

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Чернецкая Ирина Евгеньевна
Должность: Заведующий кафедрой
Дата подписания: 24.06.2024 10:51:32
Уникальный программный ключ:
bdf214c64d8a381b0782ea566b0dce05e3f5ea2d

МИНОБРНАУКИ РОССИИ

Юго-Западный государственный университет

УТВЕРЖДАЮ:

Заведующий кафедрой

вычислительной техники

И.Е. Чернецкая И.Е. Чернецкая

«31» 08 2023 г.

ОЦЕНОЧНЫЕ СРЕДСТВА

Для текущего контроля успеваемости
и промежуточной аттестации обучающихся

по дисциплине

Организация ЭВМ и систем

09.03.01 Информатика и вычислительная техника

Курск – 2023

1 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ

1.1 ВОПРОСЫ ДЛЯ СОБЕСЕДОВАНИЯ

Тема 1. Принципы Фоннеймановской организации

1. Принцип фон-неймановской концепции;
2. Принцип двоичного управления;
3. Принцип программного управления;
4. Принцип однородности памяти;
5. Принцип адресности;
6. Понятие устройства управления;
7. Понятие АЛУ;
8. Понятие вычислительных систем с общей шиной;
9. Организация вычислительных систем с общей памятью;
10. Организация вычислительных систем с распределенной памятью

Тема 2. Формат команды

1. Понятие формата команды;
2. Понятие длины команды;
3. Понятие разрядности поля кода операции;
4. Понятие поля адресной части;
5. Понятие количества адресов команды;
6. Понятие микрокоманды;
7. Понятие микрооперации;
8. Понятие микропрограммы;
9. Понятие граф–схемы микропрограммы;
10. Понятие цикла команды.

Тема 3. Способы адресации

1. Понятие исполнительного адреса;
2. Понятие адресного кода команды;
3. Понятие способа адресации;
4. Понятие неявной адресации;
5. Понятие прямой адресации;
6. Понятие косвенной адресации;
7. Понятие относительной адресации;
8. Понятие регистровой адресации;
9. Понятие адресации со смещением;
10. Понятие индексной адресации;
11. Понятие страничной адресации.

Тема 4. Передача управления

1. Моделирование арифметических операций;
2. Моделирование логических операций;
3. Моделирование операций чтения;
4. Моделирование операций записи;
5. Моделирование передачи управления;
6. Моделирование программы;
7. Моделирование фрагмента программы;
8. Моделирование фрагмента микропрограммы

Тема 5. Форматы команд

1. Приращение адреса команды;
2. Команды передачи управления;
3. Команды выполнения;
4. Команды смены состояния;
5. Команды организации запроса на прерывание;
6. Формат команды регистр-регистр;
7. Формат команды память–непосредственный операнд;
8. Формат команды память-память;
9. Формат команды регистр-стек.

Тема 6. Стек

1. Принцип организации стековой памяти LIFO,
2. Принцип организации стековой памяти FIFO,
3. Понятие и принцип использования указателя стека;
4. Принцип и правила использования указателя стека при переходе к подпрограмме;
5. Принцип и правила использования указателя стека при возврате из подпрограммы;
6. Принцип и правила использования указателя стека при реакции на прерывание;
7. Принцип и правила использования указателя стека при выходе из прерывания;
8. Организация польской инверсной записи ПОЛИЗ;
9. Принцип работы польской инверсной записи ПОЛИЗ.

Тема 7. Структурная организация процессора

1. Структурная организация процессора.
2. Реализация команды сложения;
3. Реализация команды вычитания;
4. Реализация команды деления;
5. Реализация команды конъюнкции;
6. Реализация команды дизъюнкции;
7. Реализация команды загрузки;
8. Реализация команды запоминания;

9. Реализация команды безусловного перехода;
10. Реализация команды условного перехода

Тема 8. Система прерываний

1. Понятие состояния программы;
2. Понятие состояния процессора;
3. Понятие вектора состояния;
4. Понятие слова состояния процессора;
5. Принципы организации системы прерывания программ;
6. Принципы организации запроса прерывания;
7. Ввод/вывод данных по прерываниям;
8. Множественные линии прерывания;
9. Понятие векторного прерывания;
10. Понятие приоритета прерывания

Тема 9. МПА с жесткой и программируемой логикой

1. Микропрограммный автомат с жесткой логикой;
2. Микропрограммный автомат с программируемой логикой;
3. Основные принципы организации МПА с жесткой логикой;
4. Основные принципы организации МПА с программируемой логикой;
5. Понятие горизонтального кодирования;
6. Понятие вертикального кодирования;
7. Понятие горизонтально-вертикального кодирования;
8. Понятие вертикально-горизонтально кодирования;
9. Понятие прямого кодирования;
10. Понятие косвенного кодирования.

Тема 10. Память

1. Типы памяти;
2. Блочная организация основной памяти;
3. Организация микросхем памяти;
4. Ассоциативная память;
5. Кэш-память;
6. Прямое отображение;
7. Полностью ассоциативное отображение;
8. Прямой доступ к памяти;
9. Постоянные запоминающие устройства, типы и виды;
10. Принцип организации постоянного запоминающего устройства.

Тема 11. Устройство управления

1. Определение управляющего устройства;
2. Определение микропрограммного автомата;
3. Определение модели устройства управления;
4. Обобщенная структура устройства управления;
5. Адресация микрокоманд;

6. Понятие принудительной адресации;
7. Понятие естественной адресации;
8. Варианты реализации адресации микрокоманд

Тема 12. Динамическая память

1. Принцип организации и работы динамической памяти;
2. Основные виды и типы динамической памяти;
3. Асинхронная память FPM;
4. Асинхронная память EDO;
5. Асинхронная память BEDO DRAM
6. Синхронная память SDRAM;
7. Синхронная память DDR SDRAM

Шкала оценивания: 5-балльная.

Критерии оценивания:

5 баллов (или оценка «отлично») выставляется обучающемуся, если он принимает активное участие в беседе по большинству обсуждаемых вопросов; демонстрирует сформированную способность к диалогическому мышлению, проявляет уважение и интерес к иным мнениям; владеет глубокими (в том числе дополнительными) знаниями по существу обсуждаемых вопросов, ораторскими способностями и правилами ведения полемики; строит логичные, аргументированные, точные и лаконичные высказывания, сопровождаемые яркими примерами; легко и заинтересованно откликается на неожиданные ракурсы беседы; не нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

4 балла (или оценка «хорошо») выставляется обучающемуся, если он принимает участие в обсуждении не менее 50% дискуссионных вопросов; проявляет уважение и интерес к иным мнениям; доказательно и корректно защищает свое мнение; владеет хорошими знаниями вопросов, в обсуждении которых принимает участие; умеет не столько вести полемику, сколько участвовать в ней; строит логичные и аргументированные высказывания сопровождаемые подходящими примерами; не всегда откликается на неожиданные ракурсы беседы; не нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

3 балла (или оценка «удовлетворительно») выставляется обучающемуся, если он принимает участие в беседе по одному-двум наиболее простым обсуждаемым вопросам; корректно выслушивает иные мнения; неуверенно ориентируется в содержании обсуждаемых вопросов, порой допуская ошибки; в полемике предпочитает занимать позицию заинтересованного слушателя; строит краткие, но в целом логичные высказывания, сопровождаемые наиболее очевидными примерами; теряется при возникновении неожиданных ракурсов беседы и в этом случае нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

2 балла (или оценка «неудовлетворительно») выставляется обучающемуся, если он не владеет содержанием обсуждаемых вопросов или допускает грубые ошибки; пассивен в обмене мнениями или вообще не участвует в дискуссии; затрудняется в построении монологического высказывания и (или) допускает ошибочные высказывания; постоянно нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

1.2 ВОПРОСЫ И ЗАДАНИЯ В ТЕСТОВОЙ ФОРМЕ

Тема 1. Принципы Фоннеймановской организации

1. Что понимают под фон-неймановской концепцией?

2. Сущность фон-неймановской концепции вычислительной машины

сводится к

а) Написанию программ

б) Дешифрации кодов

в) Четырем принципам

3. Соотнесите

Принципы программного управления	Принципы непрограммного управления

1) Все вычисления должны быть представлены в виде кода

2) Все вычисления должны быть представлены в виде программы

3) Все вычисления должны быть представлены в виде алгоритма

4. Расположите типы в порядке увеличения объема хранимых данных

а) 1 Байт

б) 10 МБит

в) 100 КБайт

Тема 2. Формат команды

1. Вид адресной части и число составляющих ее адресов зависят от ...

2. Каждый тип информации представляется двоичной последовательностью и имеет свой

а) Смысл;

б) Назначение;

в) Формат

3. Соотнесите

Элементы формата команд	Элементы двоичных последовательностей

1) Поле знака

2) Поле кода операции

3) Поле кода операции и поле адресов

4. Определите порядок действий при проектировании формата команды:

а) определение количества адресов;

б) определение количества операций;

в) кодирование операций;

Тема 3. Способы адресации

1. Среди перечисленных способов адресации выберите неправильный:

- а) относительная
- б) прямая
- в) ровная
- г) косвенная

2. Для доступа к ячейкам памяти используются номера соответствующих ячеек или ...

3. Соотнесите

768 команд	Разрядность поля кода операции
32 команды	Разрядность поля кода операции
159 команд	Разрядность поля кода операции

4. Расположите способы адресации по увеличению оптимальности

- а) относительная
- б) прямая
- в) косвенная

Тема 4. Передача управления

1. Доступ к любым ячейкам основной памяти может производиться:

- а) По порядку
- б) По принципу очереди
- в) В произвольной последовательности

2. Для доступа к ячейкам памяти используются номера соответствующих ячеек или ...

3. Соотнесите

Передачи управления	Способ адресации

- 1) прямой
- 2) прерывания
- 3) вызов процедуры
- 4) индексный
- 5) переход безусловный

4. Расположите виды передачи управления по увеличению времени выполнения перехода

- а) безусловный переход
- б) переход по условию
- в) вызов подпрограммы
- г) обработка прерывания

Тема 5. Форматы команд

1. Формат команды определяет ее ...

2. Типовая команда, в общем случае, должна указывать

- 1) Подлежащую выполнению операцию
- 2) Форму
- 3) Команду

3. Соотнесите

Формат команды определяет ее	
Поле называется	
Длина команды влияет на	

- а) Структура
- б) Совокупность двоичных разрядов, кодирующих составную часть команды
- в) Емкость памяти
- 4. Типовая команда, в общем случае, должна указывать ...

Тема 6. Стек

- 1. Стек растет ...
- 2. На вершину стека указывает
 - 1) регистр PC
 - 2) регистр PS
 - 3) регистр команд
 - 4) Все выше перечисленное
 - 5) Нет верного варианта
- 3. Соотнесите

Принцип записи в стек	Последним записан – первым считан
Считывание кодов из стека происходит начиная с	С последнего кода
Для организации стека используются	Старшие адреса памяти

- 4. Запишите последовательность по распространенности
Внутренний стек, аппаратный стек, аппаратно-программный стек

Тема 7. Структурная организация процессора

- 1. Выберите лишний элемент в структуре процессора:
 - а) УУ
 - б) АЛУ
 - в) память
 - г) стек
- 2. Архитектура процессора Intel – ...
- 3. Соотнесите

Элементы процессора	
Вспомогательные элементы	

- а) АЛУ
- б) УУ
- в) регистр общего назначения
- г) счетчик команд
- 4. Выберите правильный порядок действий при проектировании процессора
 - а) Решение проблемы хранения данных
 - б) Определение форматов команд
 - в) Формализация команд

- г) Определение разрядности шин
- д) Порядок действий значения не имеет

Тема 8. Система прерываний

1. Естественный порядок выполнения команд может быть нарушен
 - 1) Запросами прерывания программы
 - 2) Циклом
 - 3) Вычитанием
 - 4) Всего выше перечисленного
 - 5) Нет правильного варианта
2. Система прерываний – это ...
3. Соотнесите

Во время прерывания программы компьютер	Которые аппаратно реализованы вне программного контроля
Программа, затребовавшая запрос прерывания называется	Прерывает обработку текущей программы
Немаскируемые запросы на прерывание — это прерывания	Вектором прерывания
Сигналы немаскируемых запросов	Имеют наивысший приоритет

4. Последовательность действий при выполнении прерывания

Тема 9. МПА с жесткой и программируемо й логикой

1. МПА с жесткой логикой реализуется на ...
2. различие между автоматами сводится
 - 1) к способу реализации формирователя сигналов управления
 - 2) к способу кодирования команд
 - 3) к выбору архитектуры
 - 4) к выбору системы команд
3. Соотнесите

Тип логики	Признаки
	При проектирования каждый используемые сигнал управления описывается логическим выражением
	При значении логического выражения «истина» формируется сигнал управления

4. Запишите принципы МПА с жесткой логикой

Тема 10. Память

1. После выполнения очередной команды выбирается команда, расположенная в:
 - а) В следующей по порядку ячейке памяти,
 - б) В произвольной ячейке памяти,
 - в) В первой ячейке памяти,
2. Основная память состоит из ...
3. Соотнесите

Соседние ячейки памяти имеют	В произвольной последовательности.
Доступ к любым ячейкам основной памяти может производиться	Следующие по порядку адреса

4. Запишите последовательность действий для определения разрядности адресного входа микросхемы памяти

Тема 11.

1. Функции устройства управления ...
2. Что не входит в состав устройства управления:
 - а) дешифратор команд
 - б) регистр команд
 - в) счетчик команд
 - г) АЛУ
 - д) все перечисленное
3. Соотнесите

Операция	Примеры работы устройства управления
пересылка данных из ОЗУ в регистр	
запись результата арифметической операции по адресу	
исполнение команды условного перехода	

4. Расположите в порядке увеличения времени выполнения: Запись данных в регистр, извлечение данных из ОЗУ по косвенному адресу, чтение данных из регистра

Тема 12. Динамическая память

1. Динамическая память состоит из ...
2. Отличия SDRAM от асинхронных динамических ОЗУ:
 - а) синхронный метод передачи данных на шину
 - б) применение нескольких внутренних банков памяти
 - в) конвейерный механизм пересылки пакета
 - г) передача части функций контроллера памяти логике самой микросхемы
 - д) все перечисленное
3. Соотнесите вид динамической памяти и число контактов модуля

DRAM	30
SDRAM	72
DDR SDRAM	168
	184

4. Расположите в порядке развития: DRAM, FPM DRAM, EDO DRAM, BEDO DRAM, SDRAM, DDR SDRAM

Шкала оценивания: 48 балльная.

Критерии оценивания:

Каждый вопрос (задание) в тестовой форме оценивается по дихотомической шкале: выполнено – 1 балл, не выполнено – 0 баллов.

Применяется следующая шкала перевода баллов в оценку по 5-балльной шкале:

- 43-48 баллов соответствует оценке «отлично»;
- 35-42 баллов соответствует оценке «хорошо»;
- 25-34 баллов соответствует оценке «удовлетворительно»;
- 24 балл и менее – оценке «неудовлетворительно».

1.3 ВОПРОСЫ К ЛАБОРАТОРНЫМ РАБОТАМ

Лабораторная работа №1 Проектирование устройства управления для автомата с жесткой логикой

1. Какие действия выполняет устройство управления?
2. Какие ограничения накладывает жесткая логика?
3. Как формируется граф-схема автомата?
4. Как перейти от алгоритма функционирования к граф-схеме автомата?
5. Недостатки реализации в виде автомата с жесткой логикой?

Лабораторная работа №2 Проектирование устройства управления для автомата с программируемой логикой

1. Как реализуется программируемая логика?
2. Какие ограничения накладывает программируемая логика?
3. Как формируется схема автомата?
4. Как перейти от алгоритма функционирования к схеме автомата?
5. Недостатки реализации в виде автомата с программируемой логикой?

Лабораторная работа №3 Проектирование функциональной схемы вычислительного устройства

1. Что отображается на функциональной схеме?
2. Каким образом связаны алгоритм функционирования устройства и его функциональная схема?
3. Каким образом на функциональной схеме реализуется условный блок алгоритма?
4. Какие ограничения накладываются на способ представления движения данных?
5. Каким образом происходит переход от выполнения одной команды к другой?

Лабораторная работа №4 Проектирование алгоритма обмена данными в памяти типа DRAM

1. Особенности памяти типа DRAM.
2. Как осуществляется обмен данными в памяти типа DRAM?
3. Укажите место нахождения операнда в DRAM?
4. Зависит ли способ получения данных из памяти типа DRAM от типа адресации операндов?
5. Объясните, как получить данные из памяти типа DRAM.

1.4 ВОПРОСЫ К ПРАКТИЧЕСКИМ ЗАНЯТИЯМ

Практическое занятие 1. Расчет разрядности ША, ШД, ШУ.

Составление карты памяти

1. Что такое ША и как определить ее разрядность?
2. Что такое ШД и как определить ее разрядность?
3. Что такое ШУ и как определить ее разрядность?
4. Что такое карта памяти?
5. Как карта памяти связана с ША и ШД?

Практическое занятие 2. Определение форматов команды, разрядности и их полей для заданного набора операций

1. Какие существуют форматы команд?
2. Какие поля в команде обязательны?
3. Какая команда самая компактная?
4. От чего зависит длина команды?
5. Каким образом можно оптимизировать длину команды?

Практическое занятие 3. Способы адресации.

1. Перечислите способы адресации.
2. В чем преимущества прямой адресации?
3. В чем преимущества косвенной адресации?
4. В чем преимущества относительной адресации?
5. Что такое непосредственный операнд?

Практическое занятие 4. Проектирование алгоритма выполнения операции в зависимости от способа адресации

1. Основные этапы выполнения операции в случае прямой адресации операндов.

2. Основные этапы выполнения операции в случае относительной адресации операндов.

3. Основные этапы выполнения операции в случае косвенной адресации операндов.

4. Основные этапы выполнения операции в случае непосредственной адресации операндов.

5. Укажите местонахождение операнда с прямой адресацией.

6. Укажите местонахождение операнда с косвенной адресацией.

7. Укажите местонахождение операнда с относительной адресацией.

8. Укажите местонахождение операнда с прямой регистровой адресацией.

9. Укажите местонахождение операнда с косвенной регистровой адресацией.

10. Укажите местонахождение операнда с относительной регистровой адресацией.

11. Основные этапы выполнения операции со стеком.

12. Как зависит скорость выполнения операции от типа адресации операндов?

13. Могут ли быть в одной команде операнды с различным способом адресации?

14. Как отразить в команде способ адресации операндов?

15. Для чего используются различные типы адресации?

Практическое занятие 5. Проектирование алгоритмов сложения, вычитания, умножения, деления

1. Основные этапы выполнения операции сложения.

2. Основные этапы выполнения операции вычитания.

3. Основные этапы выполнения операции умножения.

4. Основные этапы выполнения операции деления.

5. Как сформировать значения флага признаков после окончания операции?

Практическое занятие 6. Проектирование алгоритмов вызова и возврата из подпрограммы

1. Как осуществляется вызов подпрограммы?
2. Как осуществляется возврат из подпрограммы?
3. Где хранится адрес вызываемой подпрограммы?
4. Что такое стек?
5. Что такое указатель стека?

Практическое занятие 7. Разработка обобщенной схемы алгоритма операционного автомата АЛУ

1. АЛУ. Элементы. назначение
2. Что определяет разрядность АЛУ?
3. Как зависит скорость выполнения команд в АЛУ от разрядности АЛУ?
4. Что такое регистр признаков?
5. Что входит в состав АЛУ?

Практическое занятие 8. Проектирование устройства управления для автомата с жесткой логикой

1. Какие действия выполняет устройство управления?
2. Какие ограничения накладывает жесткая логика?
3. Как формируется граф-схема автомата?
4. Как перейти от алгоритма функционирования к граф-схеме автомата?
5. Недостатки реализации в виде автомата с жесткой логикой?

Практическое занятие 9. Проектирование устройства управления для автомата с программируемой логикой

1. Как реализуется программируемая логика?
2. Какие ограничения накладывает программируемая логика?
3. Как формируется схема автомата?
4. Как перейти от алгоритма функционирования к схеме автомата?
5. Недостатки реализации в виде автомата с программируемой логикой?

Практическое занятие 10. Проектирование устройства управления АЛУ

1. Как реализуется устройство управления АЛУ?
2. Какие функции выполняет устройство управления АЛУ?
3. Как формируется схема автомата?
4. Как перейти от алгоритма функционирования к схеме автомата?
5. Какие этапы можно выделить в проектировании устройства управления АЛУ?

Практическое занятие 11. Технология обмена данными в памяти типа DRAM

1. Особенности памяти типа DRAM.
2. Как осуществляется обмен данными в памяти типа DRAM?
3. Укажите место нахождения операнда в DRAM?
4. Зависит ли способ получения данных из памяти типа DRAM от типа адресации операндов?
5. Объясните, как получить данные из памяти типа DRAM.

1.5 ТЕМЫ РЕФЕРАТОВ

1. История появления архитектуры Фон-Неймана.
2. История появления гарвардской архитектуры.
3. Вычислительные системы. Применение, перспективы развития
4. Прерывания.
5. Динамическая память.
6. Конвейерная обработка.
7. Архитектура системы команд.
8. Стандартный цикл команды.
9. Функции и структура устройства управления
10. Память. Иерархия запоминающих устройств
11. Стековая память.
12. Виртуальная память
13. Кэш-память.
14. Прямой доступ к памяти
16. Методы управления вводом/выводом

Шкала оценивания: 8 балльная.

Критерии оценки:

- 8 (или оценка «отлично») баллов выставляется обучающемуся, если он проявил самостоятельность и оригинальность; продемонстрировал культуру мышления, логическое изложение проблемы, элементы рефлексии; обобщил междисциплинарную информацию по «Организации систем искусственного интеллекта»; использовал научную и учебную литературу; выполнил структуризацию собранной информации; определил цель и пути ее достижения при анализе междисциплинарной информации; сформулировал выводы; применил анализ проблемы; сформулировал и обосновал собственную точку зрения по выбранной теме.

- 6 баллов (или оценка «хорошо») выставляется обучающемуся, если он проявил отчасти самостоятельность; продемонстрировал логическое изложение проблемы; использовал научную и учебную литературу; выполнил структуризацию собранной информации; определил цель; сформулировал некоторые выводы; сформулировал собственную точку зрения по выбранной теме.

- 4 балла (или оценка «удовлетворительно») выставляется обучающемуся, если в работе прослеживаются явные заимствования; продемонстрировано логическое изложение проблемы; использована учебная литература; выполнена структуризация собранной информации; определена цель с трудом или неявно; сформулированы некоторые выводы; не сформулирована собственная точка зрения по выбранной теме.

- 0 баллов (или оценка «неудовлетворительно») выставляется обучающемуся, если раскрытая тема работы не соответствует заявленной; отсутствует логическая связь между частями работы; использована учебная

литература; не определена цель; не сформулированы выводы; не сформулирована собственная точка зрения по выбранной теме.

2 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ

2.1 ТЕМЫ КУРСОВЫХ ПРОЕКТОВ

Специализированное вычислительное устройство

Тема единая для всех студентов. Различия темы состоят в индивидуальном задании на курсовое проектирование. В задание входят характеристики команд, арифметико-логического устройства, запоминающего устройства, данных, элементная база устройства управления.

№ п/п	Характеристики команд			Характеристики арифметико-логического устройства	Характеристики запоминающего устройства			Элементная база устройства управления	характеристика данных
	1	2	3	3	4		5	6	
	Адресность	Формат	Способ адресации	Разрядность	Разрядность слова	Емкость	Тип элементной базы	Разрядность шины данных	
1	1	AR, SI	ПКО	8	16	32	ЖЛ	32	
2	2	AS, RR	ПКО	32	8	16	ППЛ	16	
3	1	RI, RR	ПКО	16	32	64	ПЛИС	64	
4	2	AR, AS	ПКО	32	16	16	ПЛИС	8	
6	1	RI, AS	ПКО	8	16	32	ЖЛ	32	
7	2	SI, RR	ПКО	16	32	64	ППЛ	64	
8	1	RR, RI	ПКО	32	16	16	ЖЛ	8	
9	2	AR, SI	ПКО	8	16	32	ПЛИС	32	
10	1	SI, AS	ПКО	8	32	16	ППЛ	64	
11	2	RR, SI	ПКО	16	8	32	ППЛ	32	
12	1	AS, RR	ПКО	32	64	8	ЖЛ	16	
13	2	SI, AS	ПКО	16	32	16	ПЛИС	64	
14	1	RR, AR	ПКО	32	16	32	ППЛ	8	
15	2	RI, SI	ПКО	32	16	16	ЖЛ	8	
16	1	AS, AR	ПКО	8	16	16	ЖЛ	32	
17	2	SI, RS	ПКО	16	8	32	ПЛИС	32	
18	1	AS, SI	ПКО	8	16	8	ППЛ	32	
19	2	RS, AS	ПКО	16	32	64	ЖЛ	64	

20	1	RR, RS	ПКО	32	64	32	ЖЛ	16
21	2	SI, AS	ПКО	16	8	16	ППЛ	32
22	1	AS, RI	ПКО	8	32	64	ПЛИС	16
23	2	RI, AR	ПКО	8	16	16	ПЛИС	32
24	1	AR, RR	ПКО	16	32	32	ЖЛ	64
25	2	SI, RS	ПКО	8	16	64	ППЛ	32
26	1	RR, AS	ПКО	32	64	16	ЖЛ	16
27	2	SI, RI	ПКО	16	32	32	ПЛИС	64
28	1	RR, RS	ПКО	32	64	16	ППЛ	16
29	2	RI, AS	ПКО	16	8	32	ППЛ	32
30	1	AR, AS	ПКО	8	16	8	ЖЛ	32
31	2	SI, RR	ПКО	8	32	16	ПЛИС	16
32	1	AR, RR	ПКО	16	32	32	ППЛ	64
33	2	RI, SI	ПКО	32	16	16	ЖЛ	64
34	1	RS, AR	ПКО	16	64	16	ЖЛ	32
35	2	AR, RR	ПКО	8	32	32	ПЛИС	16
36	1	AS, RI	ПКО	16	8	8	ППЛ	32
37	2	RI, RR	ПКО	8	16	64	ЖЛ	32
38	1	RS, SI	ПКО	32	16	8	ЖЛ	64
39	2	AR, RR	ПКО	16	64	16	ПЛИС	32
40	1	RI, RS	ПКО	8	32	32	ППЛ	16
41	2	RR, AS	ПКО	16	32	16	ЖЛ	64
42	1	AR, SI	ПКО	16	64	16	ППЛ	32
43	2	RI, RR	ПКО	32	16	32	ЖЛ	64
44	1	SI, AS	ПКО	8	16	8	ПЛИС	32
45	2	RR, RS	ПКО	32	64	64	ПЛИС	16
46	1	RR, AS	ПКО	16	8	32	ЖЛ	64
47	2	RI, SI	ПКО	8	32	16	ППЛ	16

Шкала оценивания курсовых проектов: 100-балльная.

Критерии оценивания:

85 – 100 баллов (или оценка «отлично») выставляется обучающемуся, если тема курсового проекта раскрыта полно и глубоко, при этом убедительно и аргументированно изложена собственная позиция автора по рассматриваемому вопросу; курсовой проект демонстрирует способность автора к сопоставлению, анализу и обобщению; структура курсового проекта четкая и логичная; изучено большое количество актуальных источников, включая дополнительные источники, корректно сделаны ссылки на источники; самостоятельно подобраны убедительные примеры; основные положения доказаны; сделан обоснованный и убедительный вывод; сформулированы мотивированные рекомендации; выполнены требования к оформлению курсовой работы.

70 – 84 балла (или оценка «хорошо») выставляется обучающемуся, если тема курсового проекта раскрыта, сделана попытка самостоятельного осмысления темы; структура курсового проекта логична; изучены основные источники, правильно оформлены ссылки на источники; приведены уместные примеры; основные положения и вывод носят доказательный характер; сделаны рекомендации; имеются незначительные погрешности в содержании и (или) оформлении курсового проекта.

50 – 69 баллов (или оценка «удовлетворительно») выставляется обучающемуся, если тема курсового проекта раскрыта неполно и (или) в изложении темы имеются недочеты и ошибки; отмечаются отступления от

рекомендованной структуры курсового проекта; количество изученных источников менее рекомендуемого, сделаны ссылки на источники; приведены самые общие примеры или недостаточное их количество; вывод сделан, но имеет признаки неполноты и неточности; рекомендации носят формальный характер; имеются недочеты в содержании и (или) оформлении курсовой работы.

49 баллов и менее (или оценка «неудовлетворительно») выставляется обучающемуся, если тема курсового проекта не раскрыта и (или) в изложении темы имеются грубые ошибки; структура курсового проекта нечеткая или не определяется вообще; количество изученных источников значительно менее рекомендуемого, неправильно сделаны ссылки на источники или они отсутствуют; не приведены примеры или приведены неверные примеры; отсутствует вывод или автор испытывает затруднения с выводами; не соблюдаются требования к оформлению курсового проекта.

2.2 БАНК ВОПРОСОВ И ЗАДАНИЙ В ТЕСТОВОЙ ФОРМЕ

1 Вопросы в закрытой форме

1.1 Что понимают под фон-неймановской концепцией?

а) Непосредственные связи

б) Шины

в) Программное управление

1.2 Сущность фон-неймановской концепции вычислительной машины

сводится к

а) Написанию программ

б) Дешифрации кодов

в) Четырём принципам

1.3 Согласно принципу программного управления

а) Все вычисления должны быть представлены в виде кода

б) Все вычисления должны быть представлены в виде программы

в) Все вычисления должны быть представлены в виде алгоритма

1.4 В формате команды можно выделить

а) Поле знака

б) Поле кода операции

в) Поле кода операции и поле адресов

1.5 Команды программы хранятся

а) На винчестере

б) В ОЗУ компьютера

в) Последовательных ячейках памяти

1.6 Команды одной программы могут быть получены как результат исполнения другой программы лежит в основе

а) Трансляции

б) Локации

в) Геолокации

1.7 Основная память состоит из

а) Пронумерованных ячеек

б) Битов

в) Байтов

1.8 Функции АЛУ сводятся к

а) Логике

б) Арифметике

в) Простым арифметическим и логическим операциям.

1.9 При организации с общей шиной

а) Имеется шина

б) Имеется обод

в) Все устройства ВМ подключены к магистральной шине

1.10 Понятие «вычислительная система» предполагает наличие

а) Системы

б) Вычисления

в) Множества процессоров

1.11 В течение одного такта могут одновременно выполняться

а) Пересылка информации

б) Сохранение информации

в) Несколько микроопераций.

1.12 Действия, требуемые для выборки или извлечения из основной памяти и выполнения команды, называют

а) Циклом команды

б) Устройством управления

в) Форматом

1.13 Способ адресации это

а) Способ формирования исполнительного адреса операнда

б) Индекс

в) Код

1.14 При базовой регистровой адресации в роли базового регистра

а) Указатель стека

б) Счетчик команд

в) Регистров общего назначения.

1.15 Страничная адресация предполагает

а) Разбиение адресного пространства на страницы

б) Разбиение адресного пространства на разделы

в) Разбиение адресного пространства на части

1.16 Циклом команды называется

а) Последовательность действий, требуемые для выборки и выполнения команды

б) Вычисление адресов операндов

в) Исполнение операций

1.17 После выполнения очередной команды выбирается команда, расположенная в

а) В следующей по порядку ячейке памяти

б) В произвольной ячейке памяти

- в) В первой ячейке памяти
- 1.18 Команда безусловного перехода
 - а) Совершает переход всегда независимо от каких-либо условий
 - б) Завершает программу
 - в) Совершает прерывание
- 1.19 Условие перехода задается
 - а) Кодом операции
 - б) Способом адресации
 - в) Знаком операнда
- 1.20 Что понимают под шиной USB?
 - а) Множество проводов
 - б) Модель передачи данных
 - в) Программная система
- 1.21 Как адресуется устройство в шине PCI?
 - а) По географической адресации: номер шины, номер устройства, номер функции
 - б) По шине
 - в) По номеру устройства
- 1.22 Для чего используются терминаторы в шине SCSI?
 - а) Терминаторы не используются
 - б) Терминаторы обеспечивают электрическое закрытие линии
 - в) Для удаления сигнала
- 1.23 Для чего нужен традиционный LPT-порт?
 - а) Для матричной печати
 - б) Такого порта нет
 - в) Для вывода графической информации
- 1.24 Сколько циклов обмена существует для режима ECP?
 - а) 4
 - б) 8
 - в) 16
- 1.25 Какие специальные сигналы используются при асинхронном обмене в COM-порте
 - а) RTX, DTX
 - б) XONN, XOFF
 - в) CLK

2 Вопросы в открытой форме

- 2.1 Согласно принципу двоичного кодирования вся информация ...
- 2.2 Последовательность битов в формате называется ...
- 2.3 Код операции представляет собой указание ...
- 2.4 Вид адресной части и число составляющих ее адресов зависят от ...
- 2.5 Все вычисления, предусмотренные алгоритмом решения задачи, должны быть представлены в виде ...
- 2.6 Команды и данные хранятся ...
- 2.7 Принцип однородности это, когда ...

- 2.8 Основной функцией устройства управления является ...
- 2.9 В процессор входит ...
- 2.10 Типовая команда, в общем случае, должна указывать:...
- 2.11 Длину команды выбирают кратной ...
- 2.12 В состав кода команды вводится поле ...
- 2.13 Местонахождение операндов и результата задается...
- 2.14 Реализует микропрограмму ...
- 2.15 В общем случае цикл команды включает в себя ...
- 2.16 Исполнительный адрес операнда это ...
- 2.17 При непосредственной адресации в адресном поле команды содержится ...
- 2.18 При страничной адресации исполнительный адрес образуется ...
- 2.19 В цикле команды всегда присутствуют...
- 2.20 Сколько скоростей обмена в шине USB?...
- 2.21 Назовите основные сигналы СОМ-порта?...
- 2.22 Для чего первоначально предназначался СОМ-порт?
- 2.23 Как расшифровывается ЕРР?
- 2.24 Когда появилась первая версия шины РСІ 1.0?
- 2.25 По какой причине частоту шины РСІ разгоняют до 41, 5 МГц?

3 Вопросы на установление соответствия

3.1 Соотнесите

До какой частоты планировалось повышение в шине РСІ?	
До какой скорости можно разогнать частоту шины РСІ?	

- 1) до 66 МГц
- 2) до 100 МГц
- 3) до 400 МГц
- 4) до 41,5 МГц
- 5) до 50 МГц
- 6) до 60 МГц

3.2 Соотнесите

	максимальная пропускная способность шины РСІ
При частоте 33 МГц	
При частоте 66 МГц	

- 1) 132 Мбайт/с;
- 2) 264 Мбайт/с;
- 3) 528 Мбайт/с.

3.3 Соотнесите

Как нумеруются шины РСІ	
-------------------------	--

Как нумеруются соседние номера устройств PCI	
Как нумеруются устройства интегрирования в системную плату	

- 1) Последовательно
- 2) Параллельно
- 3) Циклически
- 4) “Запаяны намертво”

3.4 Соотнесите

Какой сигнал отвечает за синхронизацию в протоколе PCI	
По какой линии передаются данные в протоколе PCI	

- 1) CLK
- 2) FRAME
- 3) C/BE
- 4) AD

3.5 Соотнесите

Протокол USB	Программная модель
хост USB	Последовательность команд, обеспечивающих передачу данных
	Модель TCP/IP
	Центральное звено модели сети
	Центральный узел, обеспечивающий связь приемника и передатчика данных

3.6 Соотнесите

полубайтного режима LPT	Данные передаются потетрадно
байтного режима LPT	Такого режима нет
	Данные делятся пополам
	Данные передаются побайтно

3.7 Соотнесите

Сколько тактов необходимо для передачи 1 байта по COM-порту	7
Сколько уровней каскадирования допускается в шине USB	8
	4
	5
	6

3.8 Соотнесите

Какой минимальный ток не должно потреблять от шины устройство USB	50 мА
Какой ток потребляет устройство USB в режиме приостановки	100 мА
	200 мА
	не более 500 мкА

	Не более 100 мкА
	Не более 50 мкА

3.9 Соотнесите

Какой номер конечной точки используют при инициализации устройства USB	2
Сколько дополнительных точек имеет низкоскоростное устройство USB	3
По скольким проводам происходит обмен в устройствах USB	4
	1
	0
	8

3.10 Соотнесите

На сколько подканалов может разбить канал устройства USB	8
Какую разрядность имеет циклический избыточный код	16
	32

3.11 Соотнесите

В результате расшифровки команды выясняется	Какие последующие действия нужны для выполнения данной команды
	Если команда использует операнды, то откуда они должны быть взяты (номер регистра или адрес ячейки основной памяти);
	Есть ли все адреса команды
	Загружены ли все адреса команды

3.12 Соотнесите

Естественный порядок выполнения команд может быть нарушен	Сменой состояния программы
	Циклом
	Вычитанием
	Запросами прерывания программы
	Командами замещения
	Командами перехода

3.13 Соотнесите

Типовая команда, в общем случае, должна указывать	Подлежащую выполнению операцию
Формат команды определяет ее	Форму
	Команду
	Адреса исходных данных
	структуру

3.14 Соотнесите

Длина команды влияет на ...	Длину памяти
	Высоту памяти
	Емкость памяти

	Структуру шин
	Сложность процессора
	Быстродействие процессора

3.15 Соотнесите

В рамках системы команд одной ВМ используют разные	Подходы
Принципы использования информации из адресной части команды определяет	Подкаты
	Форматы команд
	Код операции
	Система адресации

3.16 Соотнесите

В общем случае цикл команды включает в себя	Формирование адреса следующей команды
	Цикл
	Круг
	Декодирование команды
	Вычисление адресов операндов
	Выборку операндов
	Исполнение операции
	Запись результата;

3.17 Соотнесите

При прямой адресации адресный код	Адрес ячейки, в свою очередь, содержащей полноразрядный адрес операнда
При косвенной адресации указывается	Индекс
	Код
	Прямо указывает номер ячейки памяти
	Сегмент и смещение

3.18 Соотнесите

Вариантом команды безусловного перехода является	Безусловный переход по косвенному адресу
Вариантом команды условного перехода является	Переход при Z=0
	Цикл

4 Вопросы на установление последовательности

4.1 Расположите единицы измерения информации в порядке увеличения длины хранимых данных

- байт
- слово
- бит

4.2 Определите порядок действий при обмене информацией между процессором и памятью:

4.3 Запишите последовательность действий при выполнении цикла команды.

4.4 Запишите последовательность действий при получении исполнительного адреса при индексной адресации

4.5 Запишите последовательность действий при получении исполнительного адреса при прямой адресации

4.6 Запишите последовательность действий при получении исполнительного адреса при относительной адресации

4.7 Запишите последовательность действий при получении исполнительного адреса при косвенной адресации

4.8 Запишите последовательность действий при получении исполнительного адреса при адресации со смещением

4.9 Запишите последовательность действий при записи данных в стек

4.10 Запишите последовательность действий при извлечении данных из стека

4.11 В результате расшифровки команды выясняется.

4.12 Запишите последовательность действий при безусловном переходе

4.13 Запишите последовательность действий при обработке прерывания

4.14 Запишите последовательность действий при передаче данных в USB

4.15 Запишите последовательность действий при обмене данными по шине PCI

4.16 Запишите последовательность действий при подсоединении нового устройства USB

4.17 Запишите последовательность действий при обмене данными PCI

Шкала оценивания результатов тестирования: в соответствии с действующей в университете балльно-рейтинговой системой оценивание результатов промежуточной аттестации обучающихся осуществляется в рамках 100-балльной шкалы, при этом максимальный балл по промежуточной аттестации обучающихся по очной форме обучения составляет 36 баллов, по очно-заочной и заочной формам обучения – 60 баллов (установлено положением П 02.016).

Максимальный балл за тестирование представляет собой разность двух чисел: максимального балла по промежуточной аттестации для данной формы обучения (36 или 60) и максимального балла за решение компетентностно-ориентированной задачи (6).

Балл, полученный обучающимся за тестирование, суммируется с баллом, выставленным ему за решение компетентностно-ориентированной задачи.

Общий балл по промежуточной аттестации суммируется с баллами, полученными обучающимся по результатам текущего контроля успеваемости в течение семестра; сумма баллов переводится в оценку по дихотомической шкале следующим образом:

Сумма баллов по 100-балльной шкале	Оценка по дихотомической шкале
100 – 50	зачтено
49 и менее	не зачтено

Критерии оценивания результатов тестирования: Каждый вопрос (задание) в тестовой форме оценивается по дихотомической шкале: выполнено – 2 балла, не выполнено – 0 баллов.

2.2 КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ЗАДАЧИ

Компетентностно-ориентированная задача №1

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Сравнение	R1	A2
-----------	----	----

R1 – адрес 1-го операнда, A2 – адрес 2-го операнда. Сравнить операнды, получить флаги

Компетентностно-ориентированная задача №2

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Сравнение	R1	R2
-----------	----	----

R1 – адрес 1-го операнда, R2 – адрес 2-го операнда. Сравнить операнды, получить флаги

Компетентностно-ориентированная задача №3

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Сравнение	A1	A2
-----------	----	----

A1 – адрес 1-го операнда, A2 – адрес 2-го операнда. Сравнить операнды, получить флаги

Компетентностно-ориентированная задача №4

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Сравнение	R1	I2
-----------	----	----

R1 – адрес 1-го операнда, I2 – непосредственный операнд. Сравнить операнды, получить флаги

Компетентностно-ориентированная задача №5

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

ЛО	R1	R2	A3
----	----	----	----

R1, R2 – адреса операндов, A3 – адрес результата.

Компетентностно-ориентированная задача №6

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

ЛО	A1	R2	A3
----	----	----	----

A1 – адрес 1-го операнда, R2 – адрес 2-го операнда, A3 – адрес результата.

Компетентностно-ориентированная задача №7

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

АО	A1	R2	R3
----	----	----	----

A1 – адрес 1-го операнда, R2 – адрес 2-го операнда, R3 – адрес результата.

Компетентностно-ориентированная задача №8

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

АО	R1	R2	R3
----	----	----	----

R1, R2 – адреса операндов, R3 – адрес результата.

Компетентностно-ориентированная задача №9

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

АО	I1	A2	R3
----	----	----	----

I1 – непосредственный операнд, A2 – адрес 2-го операнда, R3 – адрес результата.

Компетентностно-ориентированная задача №10

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Сдвиг R	R1	R2
---------	----	----

R1 – адрес операнда, R2 – адрес n и результата, где n – количество сдвигов.

Компетентностно-ориентированная задача №11

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Сдвиг L	A1
---------	----

Сдвиг аккумулятора влево. A1 – адрес n и результата, где n – количество сдвигов.

Компетентностно-ориентированная задача №12

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Сдвиг CR	A1	R2
----------	----	----

Циклический сдвиг вправо, A1 – адрес операнда и результата, R2 – адрес n, где n – количество сдвигов.

Компетентностно-ориентированная задача №13

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

АО	ПА1	R1	A2
----	-----	----	----

ПА1 – признак адресации 1-го операнда, ПА1=0 – прямая регистровая, ПА1=1 – косвенно-регистровая, A2 – адрес 2-го операнда и результата.

Компетентностно-ориентированная задача №14

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

АО	ПА1	A1	I2	R3
----	-----	----	----	----

ПА1 – признак адресации 1-го операнда, ПА1=0 – прямая регистровая, ПА1=1 – косвенно-регистровая, I2 – 2-й операнд, R3 – адрес результата.

Компетентностно-ориентированная задача №15

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

АО	R1	ПА2	R2
----	----	-----	----

R1 – адрес 1-го операнда, ПА2 – признак адресации 2-го операнда, ПА2=0 – прямая регистровая, ПА2=1 – косвенно-регистровая, результат записать в стек.

Компетентностно-ориентированная задача №16

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

ЛО	I1	ПА3	R3
----	----	-----	----

I1 – 1-й операнд, 2-й операнд взять из обратного стека, ПА3 – признак адресации результата, ПА3=0 – прямая регистровая, ПА3=1 – косвенно-регистровая.

Компетентностно-ориентированная задача №17

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Зг.3	R1	R2	n3
------	----	----	----

Загрузить массив из ОЗУ в РОН. R1 – косвенный адрес начала массива в ОЗУ, R2 – адрес начала массива в РОН, n3 – количество элементов массива.

Компетентностно-ориентированная задача №18

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Зп.ст.	ПА1	R1
--------	-----	----

Записать операнд в стек. R1 – адрес источника, ПА1 – признак адресации, ПА1=0 – прямая регистровая, ПА1=1 – косвенно-регистровая,

Компетентностно-ориентированная задача №19

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Зг.	A1	ПА2	R2
-----	----	-----	----

Переместить операнд из ОЗУ по второму адресу команды. A1 – адрес операнда в ОЗУ, R2 – адрес приемника, ПА2 – признак адресации, ПА2=0 – прямая регистровая, ПА2=1 – косвенно-регистровая.

Компетентностно-ориентированная задача №20

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Зп.	ПА2	A2
-----	-----	----

Записать операнд из стека в ОЗУ. A2 – адрес приемника, ПА2 – признак адресации, ПА2=0 – прямая регистровая, ПА2=1 – косвенная,

Компетентностно-ориентированная задача №20

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

Зп2	R1	ПА2	A2
-----	----	-----	----

Записать операнд из РОН в ОЗУ. R1 – адрес источника, A2 – адрес приемника, ПА2 – признак адресации, ПА2=0 – прямая регистровая, ПА2=1 – косвенная,

Компетентностно-ориентированная задача №21

Разработать для указанного формата команды функциональные схемы алгоритмов (ФСА) циклов исполнения команд и структурные электрические схемы операционной части блока обработки команд.

УП(F)	ПА1	A1
-------	-----	----

Перейти по флагу. A1 – адрес перехода, ПА1 – признак адресации, ПА1=0 – прямая, ПА1=1 – косвенная,

Компетентностно-ориентированная задача №22

Разработайте функциональную схему вычислительного устройства, запоминающее устройство которого имеет объем 256x16 Кбайт, АЛУ имеет разрядность 8 бит

Компетентностно-ориентированная задача №23

Разработайте функциональную схему вычислительного устройства, запоминающее устройство которого имеет объем 512x8 Кбайт, АЛУ имеет разрядность 16 бит

Компетентностно-ориентированная задача №24

Разработайте систему команд для вычислительного устройства, выполняющего 4 арифметические операции, 4 логические, 4 операции по передаче управления, 2 операции взаимодействия с внешними устройствами. Тип адресации – прямая, исполнительные адреса хранятся в командах.

Компетентностно-ориентированная задача №25

Нарисуйте диаграммы обмена данными по шине USB

Компетентностно-ориентированная задача №26

По алгоритму выполнения операций сложения/вычитания в прямом коде составьте функциональную схему вычислительного устройства

Компетентностно-ориентированная задача №27

По алгоритму выполнения операций сложения/вычитания в дополнительном коде составьте функциональную схему вычислительного устройства

Компетентностно-ориентированная задача №28

По алгоритму выполнения операций сложения/вычитания в обратном коде составьте функциональную схему вычислительного устройства

Компетентностно-ориентированная задача №29

По алгоритму выполнения операции умножения составьте функциональную схему вычислительного устройства

Шкала оценивания решения компетентностно-ориентированной задачи: в соответствии с действующей в университете балльно-рейтинговой системой оценивание результатов промежуточной аттестации обучающихся осуществляется в рамках 100-балльной шкалы, при этом максимальный балл по промежуточной аттестации обучающихся по очной форме обучения составляет 36 баллов, по очно-заочной и заочной формам обучения – 60 (установлено положением П 02.016).

Максимальное количество баллов за решение компетентностно-ориентированной задачи – 6 баллов.

Балл, полученный обучающимся за решение компетентностно-ориентированной задачи, суммируется с баллом, выставленным ему по результатам тестирования.

Общий балл промежуточной аттестации суммируется с баллами, полученными обучающимся по результатам текущего контроля успеваемости в течение семестра; сумма баллов переводится в оценку по дихотомической шкале следующим образом:

Сумма баллов по 100-балльной шкале	Оценка по дихотомической шкале
100 – 50	зачтено
49 и менее	не зачтено

Критерии оценивания решения компетентностно-ориентированной задачи:

6-5 баллов выставляется обучающемуся, если решение задачи демонстрирует глубокое понимание обучающимся предложенной проблемы и разностороннее ее рассмотрение; свободно конструируемая работа представляет собой логичное, ясное и при этом краткое, точное описание хода решения задачи (последовательности (или выполнения) необходимых трудовых действий) и формулировку доказанного, правильного вывода (ответа); при этом обучающимся предложено несколько вариантов решения или оригинальное, нестандартное решение (или наиболее эффективное, или

наиболее рациональное, или оптимальное, или единственно правильное решение); задача решена в установленное преподавателем время или с опережением времени.

4-3 балла выставляется обучающемуся, если решение задачи демонстрирует понимание обучающимся предложенной проблемы; задача решена типовым способом в установленное преподавателем время; имеют место общие фразы и (или) несущественные недочеты в описании хода решения и (или) вывода (ответа).

2-1 балла выставляется обучающемуся, если решение задачи демонстрирует поверхностное понимание обучающимся предложенной проблемы; осуществлена попытка шаблонного решения задачи, но при ее решении допущены ошибки и (или) превышено установленное преподавателем время.

0 баллов выставляется обучающемуся, если решение задачи демонстрирует непонимание обучающимся предложенной проблемы, и (или) значительное место занимают общие фразы и голословные рассуждения, и (или) задача не решена.