

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Локтионова Оксана Геннадьевна
Должность: проректор по учебной работе
Дата подписания: 20.09.2024 13:50:56
Уникальный программный ключ:
0b817ca911e6668abb13a5042001e341e11ca6b75e943df44c91daa56d089

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное
учреждение высшего образования
«Юго-Западный государственный университет»
(ЮЗГУ)

Кафедра механики, мехатроники и робототехники



УТВЕРЖДАЮ

Проректор по учебной работе

О.Г. Локтионова

«10» 02 2022 г.

СИСТЕМЫ АВТОМАТИЗИРОВАННОГО ПРОЕКТИРОВАНИЯ ЭЛЕКТРОННЫХ КОМПОНЕНТОВ

Методические указания по выполнению лабораторных работ
для студентов направления 15.03.06 Мехатроника и робототехника

Курск 2022

УДК 62.83

Составители: А.В. Мальчиков

Рецензент

Кандидат технических наук, доцент Е.Н. Политов

Системы автоматизированного проектирования электронных компонентов: методические указания по выполнению лабораторных работ по дисциплине «Системы автоматизированного проектирования электронных компонентов» для студентов направления подготовки 15.03.06 «Мехатроника и робототехника» / Юго-Зап. гос. ун-т; сост.: А.В. Мальчиков. Курск, 2022. 108 с.

Содержатся сведения по вопросам проектирования электронных компонентов мехатронных и робототехнических устройств с применением современных систем автоматизированного проектирования. Приводятся примеры выполнения лабораторных работ, краткие теоретические положения и контрольные вопросы для защиты.

Предназначены для студентов направления подготовки 15.03.06 «Мехатроника и робототехника всех форм обучения.

Текст печатается в авторской редакции

Подписано в печать 10.02.2022 . Формат 60x84 1\16
Усл.печ.л. 6,0. Уч.изд.л. 5,7 . Тираж 50 экз. Заказ 783. Бесплатно.
Юго-Западный государственный университет.
305040, г.Курск, ул.50 лет Октября, 94.

Содержание

Лабораторная работа №1. ЗНАКОМСТВО С САПР ЭЛЕКТРОННЫХ КОМПОНЕНТОВ	4
Лабораторная работа №2. СОЗДАНИЕ БИБЛИОТЕКИ УСЛОВНО- ГРАФИЧЕСКОГО ОБОЗНАЧЕНИЯ ЭЛЕМЕНТА В САПР	9
Лабораторная работа №3. РАЗРАБОТКА БИБЛИОТЕКИ ПОСАДОЧНОГО МЕСТА ЭЛЕМЕНТА НА ПЕЧАТНОЙ ПЛАТЕ	24
Лабораторная работа №4. УПАКОВКА ВЫВОДОВ КОНСТРУКТИВНЫХ ЭЛЕМЕНТОВ В САПР	36
Лабораторная работа №5. СОЗДАНИЕ ЭЛЕКТРИЧЕСКИХ ПРИНЦИПИАЛЬНЫХ СХЕМ В САПР	43
Лабораторная работа №6. РАЗМЕЩЕНИЕ ЭЛЕМЕНТОВ НА ПЕЧАТНОЙ ПЛАТЕ	55
Лабораторная работа №7. ТРАССИРОВКА ПЕЧАТНЫХ ПЛАТ В САПР В АВТОМАТИЧЕСКОМ РЕЖИМЕ	67
Лабораторная работа №8. РАБОТА СО СТАНДАРТНЫМИ БИБЛИОТЕКАМИ В САПР	94
Лабораторная работа №9. ВЫВОД НА ПЕЧАТЬ РЕЗУЛЬТАТОВ ПРОЕКТИРОВАНИЯ В САПР	102
Библиографический список	109

Лабораторная работа №1. ЗНАКОМСТВО С САПР ЭЛЕКТРОННЫХ КОМПОНЕНТОВ

Цель работы: изучение структуры САПР, интерфейсом программы, принципами создания и редактирования документов в САПР, на примере Altium Designer.

Общие сведения

Принятые в методических указаниях сокращения:

- ЛК – левая кнопка мыши;
- ПК – правая кнопка мыши;
- УГО – условно-графическое обозначение радиоэлемента;
- ПМ – посадочное место на плате.

Основные горячие клавиши:

- **Space** (пробел) – поворот (вращение) компонента или угла;
- Шаг угла задаётся в настройках **DXP / Preferences / PCB Editor**, щёлкнуть дважды ЛК и выбрать **General / Rotation Step – 45 degrees**.
- **Shift+Space** – смена угла прокладки трассы или цели;
- **X** – зеркальное отображение компонента;
- **G** – изменение шага сетки;
- **F11** – вызов инспектора;
- **Ctrl + Mouse Wheel** – масштабирование изображения;
- Включение – отключение видимой сетки выполняется нажатием клавиш **Shift+G**;
- Нажатая клавиша **Ctrl** позволяет переместить компонент без отрыва от цепи или трассы.

Основные определения

- **Designator** – номер вывода;
- **Layer** – слой расположения (multilayer для всех слоев);
- **Net** – цель;
- **Plated** – наличие металлизации;

- **Locked** – блокировка площади (перед возможным изменением параметров выдаст запрос на подтверждение действия).

Назначение слоев

- **Top layer** – верхний слой фольги;
- **Bottom layer** – нижний слой фольги;
- **Mechanical1** – габаритное изображение элемента (в этом слое нужно рисовать контур элементов);
- **Top overlay** – верхний слой маркировки (шелкографии);
- **Bottom overlay** – нижний слой маркировки (шелкографии);
- **Keep-out layer** – контур запрещения для трассировки зоны (в нем рисуется контур платы);
- **Internal Plane** – сплошной слой меди, используемый для доставки питания и земли. Как правило, отожженная фольга.

Работа с Altium Designer

Произведём создание и сохранение всех необходимых проектов, схем и библиотек.

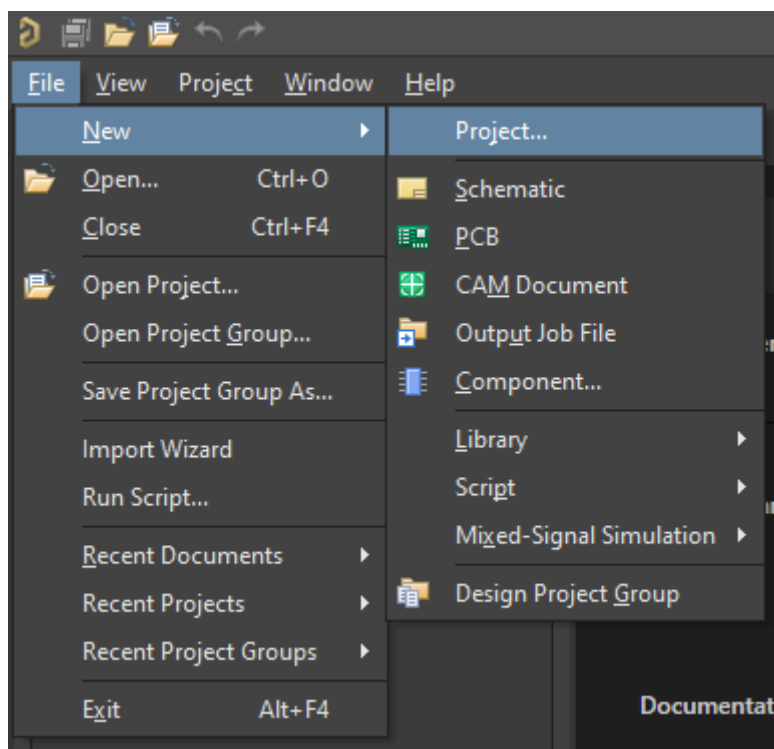


Рис.1.1 Окно создания нового проекта

Все проекты, схемы и т.д. сохраняются по одному алгоритму – ПК на название, **Save As** и далее выбираем место сохранения файлов, их название и тип файла.

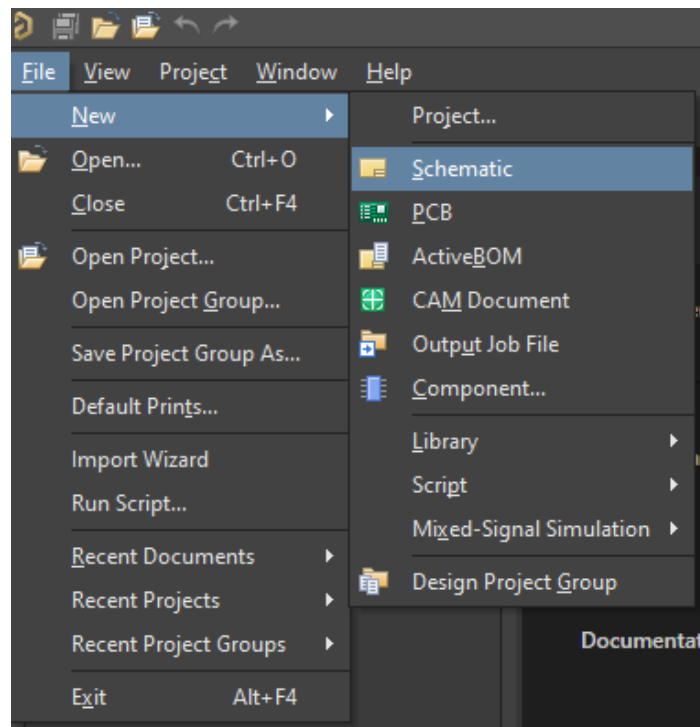


Рис. 1.2 Окно добавления поля для создания принципиальной электрической схемы

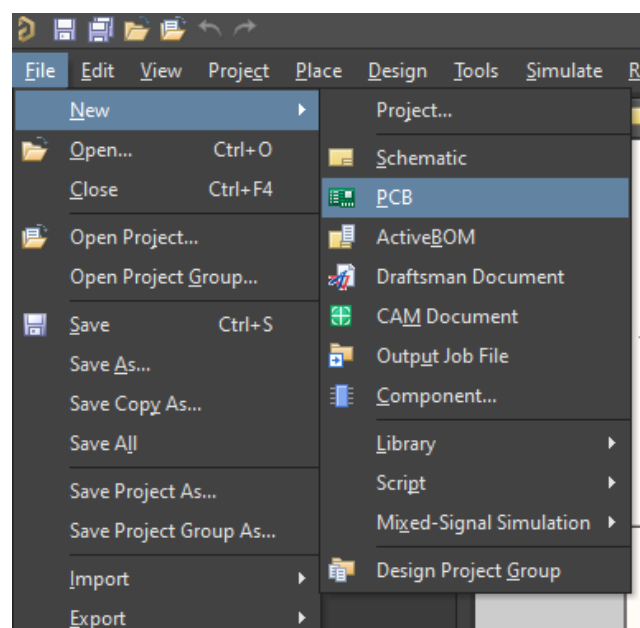


Рис. 1.3 Окно добавления конструктивного проекта платы

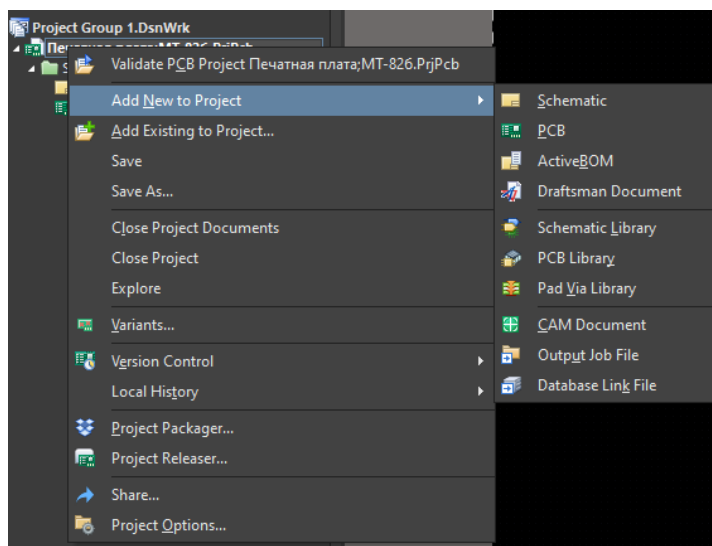


Рис. 1.4 Окно добавления новых файлов в проект

В ходе выполнения нужно создать и сохранить следующие типы файлов: файл проекта (.PrjPcb), файл принципиальной схемы проекта (.SchDoc), файл конструктива платы (.PcbDoc), файл библиотеки условно-графического обозначения компонента (.SchLib), и файл библиотеки посадочного места компонента (.PcbLib).

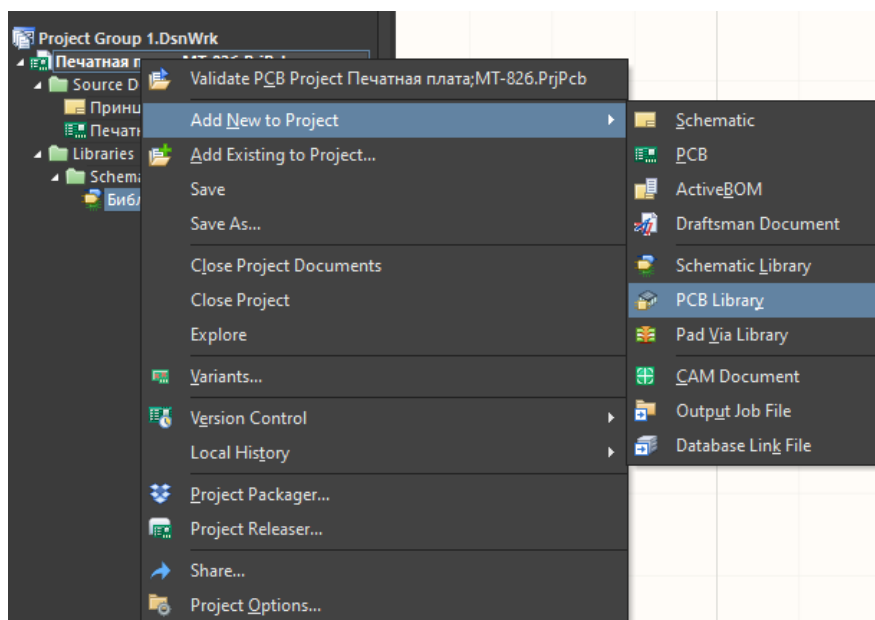


Рис. 1.5 Окно добавления библиотеки посадочных мест компонента

После всех действий ещё раз сохраняем весь проект командой **Save**, нажав ПК на файл всего проекта. Если все сделано верно то в результате получим древо файлов.

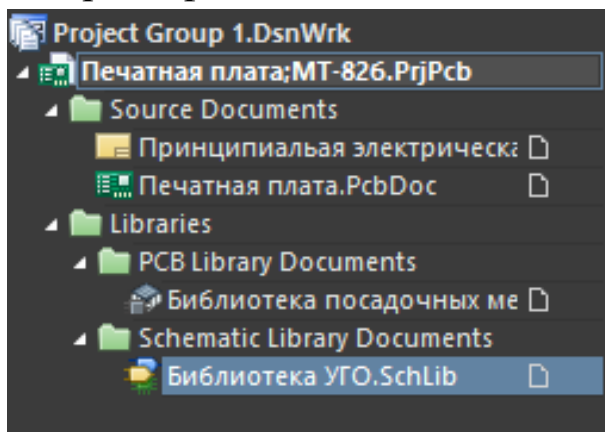


Рис. 1.6 Итоговое древо проекта

Порядок выполнения работы

1. Изучить теоретические сведения, приведенные в настоящем методическом руководстве.
2. Запустить САПР электронных компонентов *Altium Designer*;
3. Создать проект **Печатная плата** в САПР *Altium Designer*;
4. Создать файлы принципиальной схемы, конструктива платы, библиотек УГО и РСВ.
5. Сохранить результат.

Содержание отчёта

1. Цель работы;
2. Сведения о порядке создания проекта платы в САПР *Altium Designer*;
3. Организация интерфейса САПР *Altium Designer*;
4. Выводы по работе.

Контрольные вопросы

1. Назовите основные горячие клавиши системы.
2. Назовите назначение слоев САПР.
3. Как создается проект в САПР *Altium Designer*?
4. Из каких файлов состоит проект?
5. Как размещены на экране основные меню и панели системы?
6. Поясните назначение кнопок на панелях инструментов.
7. Поясните, какие слои используются в САПР *Altium Designer*?

Лабораторная работа №2. СОЗДАНИЕ БИБЛИОТЕКИ УСЛОВНО-ГРАФИЧЕСКОГО ОБОЗНАЧЕНИЯ ЭЛЕМЕНТА В САПР

Цель работы: изучение порядка работы с редактором условных графических обозначений (УГО) элементов схем средствами САПР Altium Designer; приобретение навыков создания УГО элементов на примере микросхем.

Основные настройки редактора

Выполним основные настройки редактора УГО. Для этого необходимо в менеджере проекта открыть двойным щелчком ЛК библиотеку **Libraries**, затем **PCB Library Documents**, далее **Schematic Library Documents**, чтобы открыть Библиотека УГО. **SchLib**. После этого в главном меню щелчком ЛК выполнить команды «**Tools/Document Options**». Откроется окно «**Schematic Library Options**» (рис.2.1).

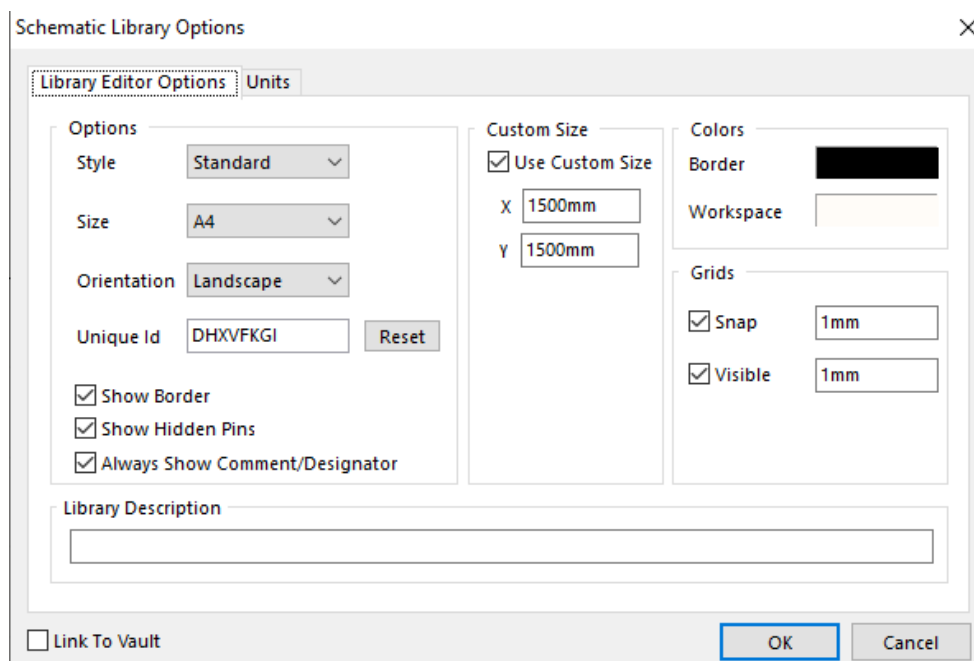


Рис.2.1 Внешний вид окна «Schematic Library Options»

На вкладке «**Library Editor Options**» выбрать в окне **Style - Standard**, размер - **A4** , в окне ориентация - **Landscape**. Установить

В окошках **Show Border**, **Show Hidden Pins**, **Always Show Comment/Designator**, в поле **Custom Size** поставить галочку и задать размеры 1500/1500. В поле **Colors** выбрать **Border** чёрным, а **Workspace** белым. В поле **Grids** установить галочки в окнах **Snap** и **Visible**, затем установить значение шага равным 1 мм. В этом же окне на закладке «Units» в поле **Metric Unit System** поставить галочку в окошке **Use Metric Unit System**, а в окне «Metric unit used» выбрать миллиметры, нажать **Ок** (рис. 2.2).

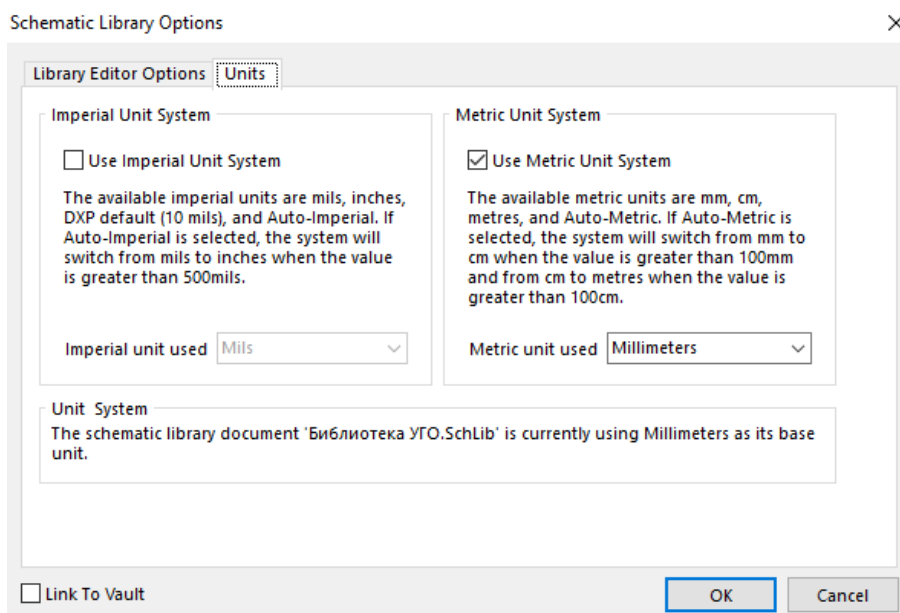


Рис.2.2 Настройка единиц измерения с помощью «Schematic Library Options»

Далее необходимо настроить шаг сетки: для этого выполнить команды «Tools/Schematic Preferences». В окне Preferences щелчком ЛК выбрать последовательно Schematic / Grids. Откроется одноименное окно, в котором в поле «Grid Options» в окне Видимая сетка установить Dot Grid или Line Grid, цвет сетки задать черным. Для этого щелкнуть ЛК в поле «Grid Color» и в выпавшей палитре цветов выбрать черный, в поле «Metric grid presets» в колонке Snap Grid задать дополнительную сетку. Щелкнуть ПК в поле сеток.

В выпавшем меню выполнить команду Add GridSetting и в поле «Metric grid presets» выбрать все шаги, представленные на рис.2.3. Нажать кнопки Apply и Ок.

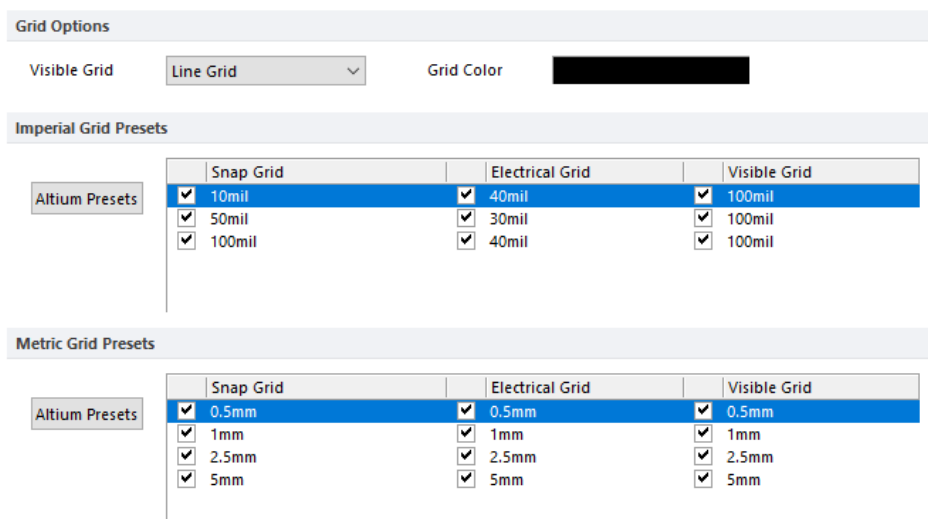


Рис.2.3 Окно настройки параметров сетки

Options/ Default primitives (рис. 2.4).

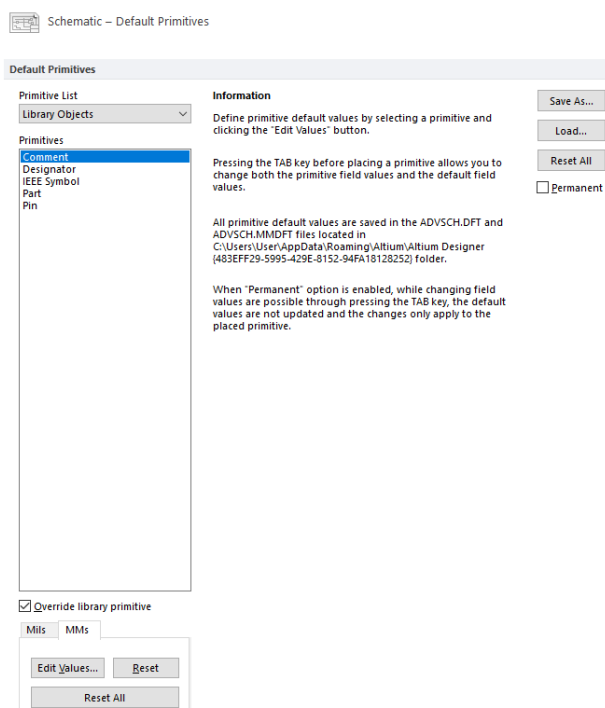


Рис. 2.4 Настройка параметров по умолчанию для библиотеки

Откроется окно «Schematic-Default primitives». В окнах «Primitive list» выбрать «Library objects», а в «Primitives» выбрать «Comment». Под этим окном установить галочку в окошке

rride library primitive», и в нижней части экрана выбрать Миллиметры и нажать кнопку **Edit Values**. Откроется окно **Parameter Properties** (рис.2.5).

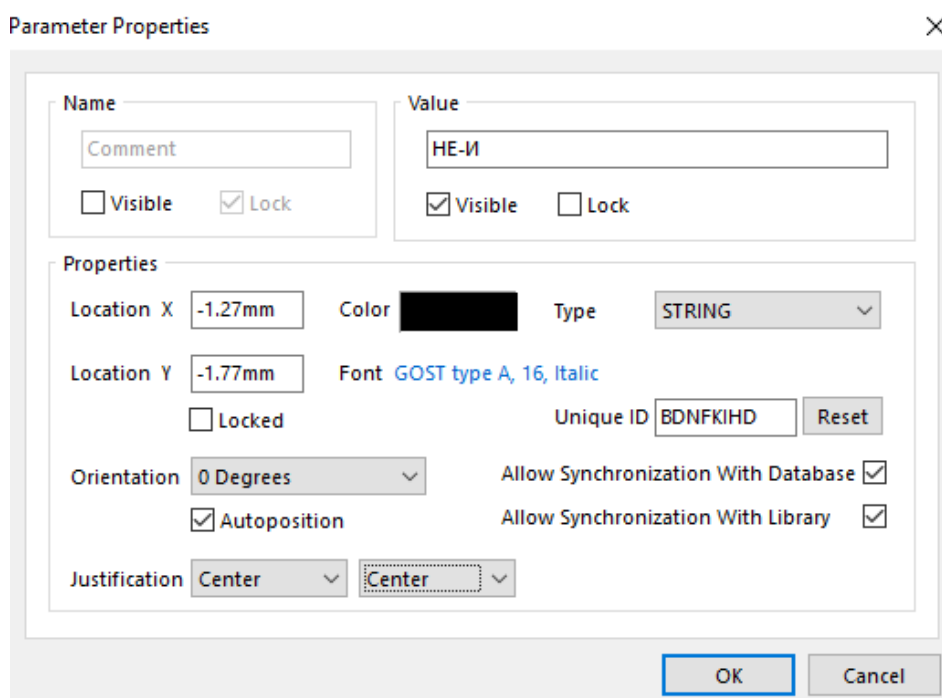


Рис. 2.5 Настройка свойств параметров для библиотеки УГО

В открывшемся окне «**Parameter Properties**» возле названия **Font** щелкнуть по названию шрифта. Откроется окно **Шрифт**. В нем выбрать необходимый тип шрифта, например, **Gost Type A**, курсив, 16, западный, цвет чёрный. (16 соответствует примерно размеру 3,5 мм) (рис.2.6). Нажать **Ок**.

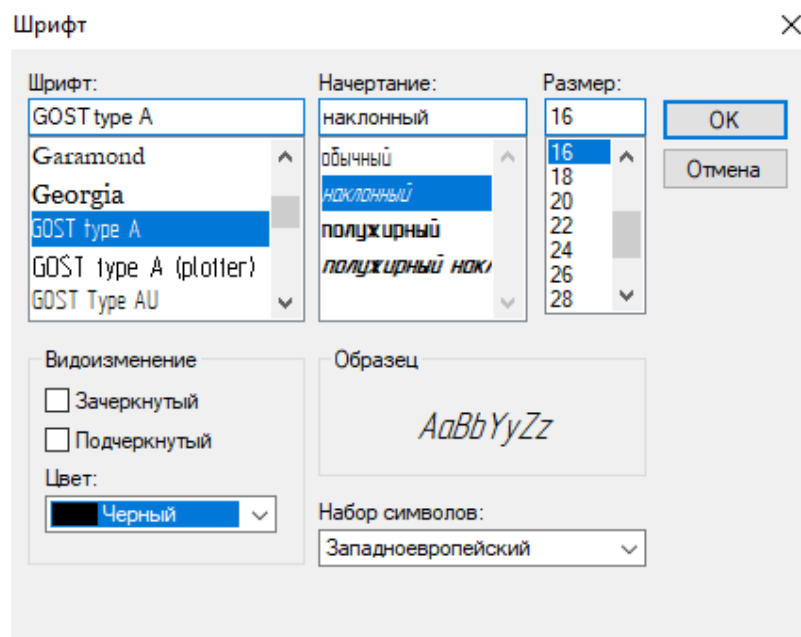


Рис. 2.6 Выбор типа шрифта используемого в УГО

В окне «**Parameter Properties**» (рис. 2.5) поставить галочку в окне **Autoposition**, а в окнах **Justification** выбрать **Center** и поставить галочки в окнах **Allow Synchronization With Database and Library**, нажать **Ок**.

Вновь в окне **Schematic - Default Primitives** (рис.2.4) в окне **Primitives** выбрать теперь **Designator**. При необходимости повторить процедуру выбора другого размера шрифта аналогичным образом. Затем в окне **Schematic - Default Primitives** в окне **Primitives** выбрать **Part** и щелкнуть кнопку **Edit Values**. Откроется окно **Library component properties**.

Выполним все настройки согласно рисунку 2.7 нажать **Ок**.

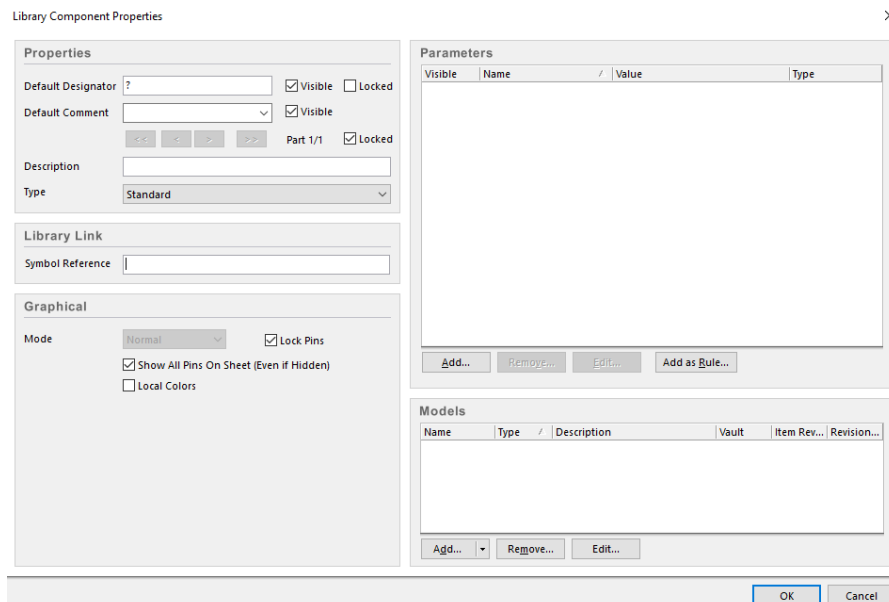


Рис. 2.7 Окно настройки параметров библиотеки

После этого в окне **Schematic - Default primitives** (рис.2.4) в окне **Primitives** выбрать **Pin** и нажать кнопку **Edit Values**. Откроется окно **Pin Properties**. Справа внизу в окошке **Length** указать 5 мм (рис. 2.8). Нажать **Ок**. Все остальные настройки оставить без изменения. Нажать последовательно **Ок** в окнах **Pin Properties** и **Schematic - Default primitives**.

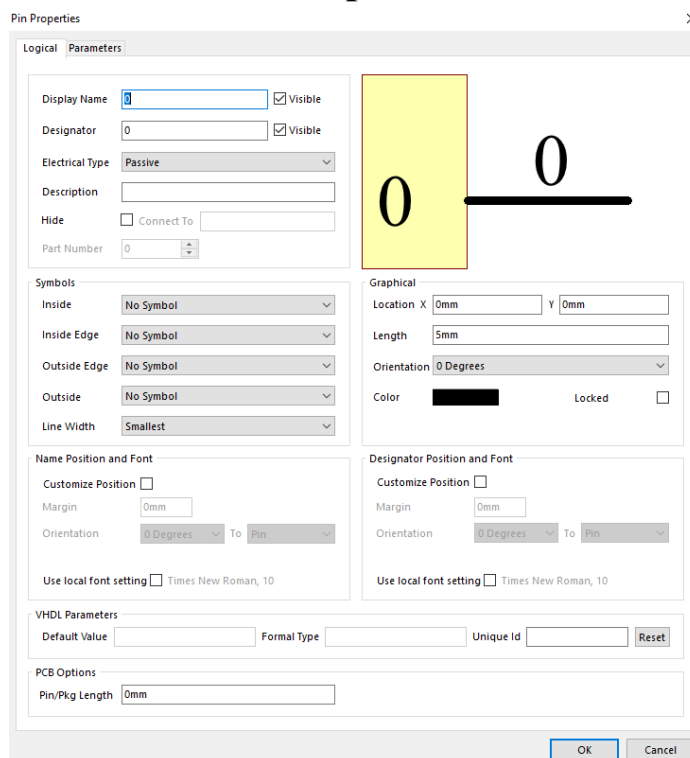


Рис. 2.8 Настройка отображения вывода компонента

Включить менеджер библиотек. Для этого щёлкнуть ЛК по вкладке **SCH** в нижней части экрана справа и в выпавшем меню выбрать **SCH Library** (рис. 2.9). Выше него откроется вертикальное окно **SCH Library**, где перечислены библиотеки проекта, с которыми можно выполнить разные действия. По стрелкам можно выбрать нужный объект, либо добавить новый элемент.

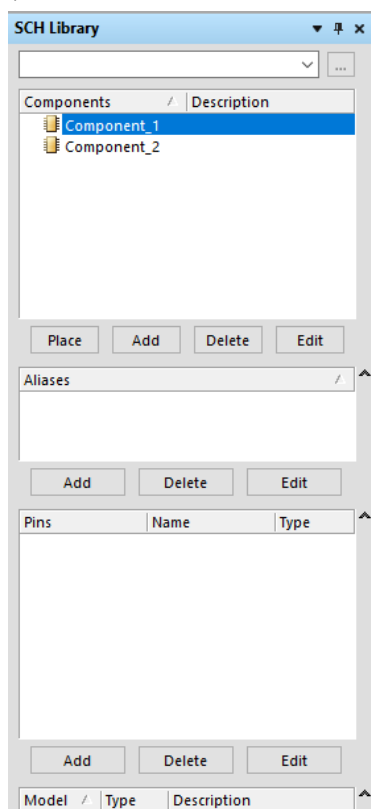


Рис. 2.9 Менеджер библиотек УГО проекта

Создание УГО микросхемы К511ПУ2

Для того чтобы пополнить содержимое библиотеки УГО новыми элементами, слева от рабочего поля в менеджере в верхнем окне щелкнем ЛК по кнопке **Add**. Появится окно **New component name**, в котором указываем название создаваемого УГО НЕ-И (рис.2.10). Щелкнуть **Ок**.

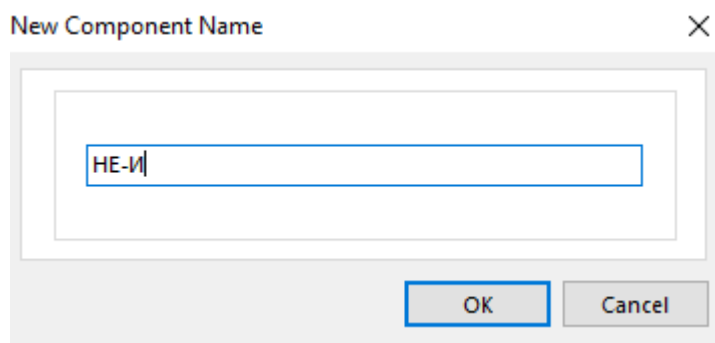


Рис. 2.10 Задание имени компонента

Чтобы получить УГО элемента HE-I, надо нарисовать прямоугольник размером 20 на 20 мм. Для этого в верхней части экрана в меню **Place** выполнить команду **Rectangle**. В рабочем поле щелкнуть ЛК в начале координат и, перемещая манипулятор, построить прямоугольник размером 20 мм на 20 мм. Нажать ЛК затем ПК. Если необходимо, то размер сетки можно переключить нажатием клавиши **G**, а чтобы видимую сетку отключить, нажать **Shift+G**. Масштаб изображения изменяется вращением колесика на мышке при нажатой клавише **Ctrl**. После этого командами **Place / Line** на расстоянии 5 мм от левого края провести вертикальную линию внутри прямоугольника.

Установить выводы логического элемента. Входные выводы установить слева, а выходные справа. Щелкнуть ПК в рабочем поле и в выпавшем меню выполнить команды **Place/Pin**. За курсором потянется вывод, который необходимо установить слева у прямоугольника, отступая сверху и снизу соответственно по 5 мм от края: 1-й и 2-й выводы слева, а 3-й справа посередине. После этого надо задать свойства каждого из выводов. Для чего щелкнуть ЛК по верхнему левому выводу, затем ПК и в выпавшем меню выбрать свойства - **Properties**.

Откроется окно **Pin Properties**. Для левого верхнего вывода в окне **Display Name** указать **In**; в окне **Designator** 1; тип **Input**; длина 5, в окне **Orientation** выбрать 180.

Аналогичным образом для левого нижнего указываем **E**; в окне обозначения 2; тип **Input**; длина 5, в окне **Orientation** выбрать 180.

Display Name

«Out», **Designator** 3, тип **Output**, в окне ориентация выбрать 0, в окне **Outside Edge– Dot**.

Затем снизу УГО установить выводы питания и корпуса. У микросхем обычно 7-й вывод корпус, а 14-й – питание. Поэтому для 7-го вывода задаем **Display Name** GND, **Designator** – 7, тип – **Power**, **Orientation** -270, а для 14-го – **Display Name** +5v, **Designator** – 14, тип – **Power**, **Orientation** -270 (рис.2.11-2.12).

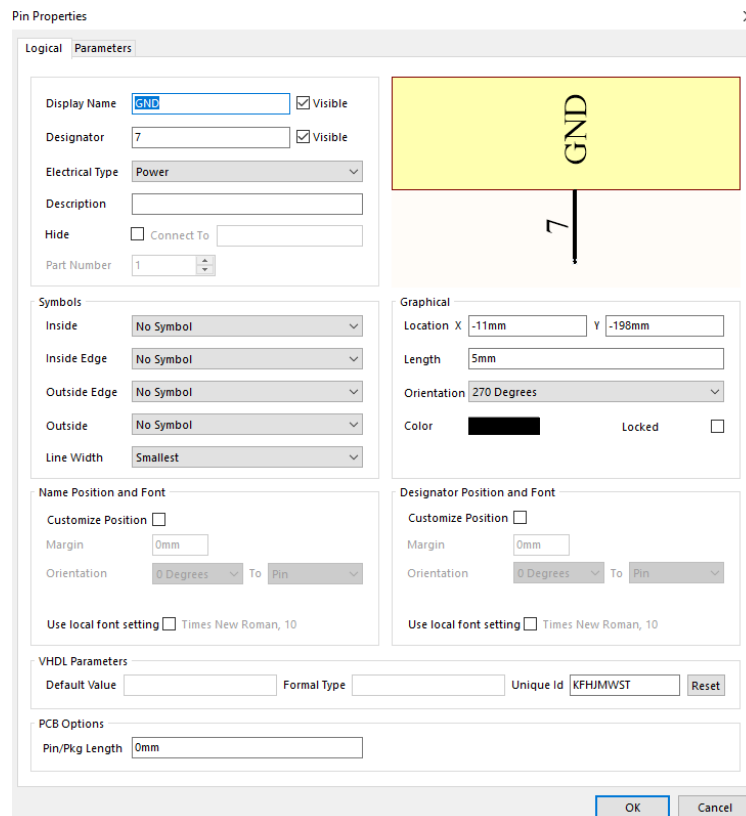


Рис. 2.11 Настройка параметров для вывода GND

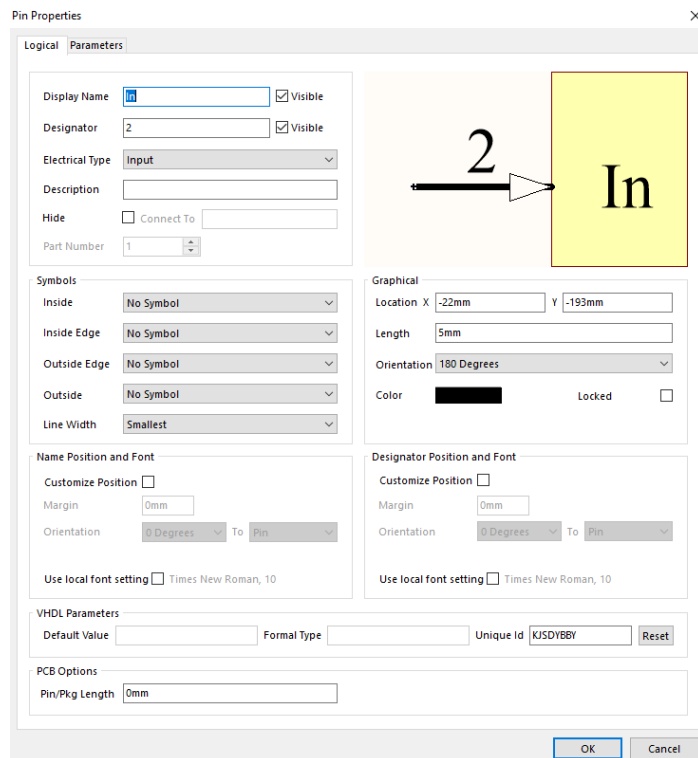


Рис.12 Настройка параметров для вывода IN

Если все действия выполнены верно, то получим рисунок УГО (рис.2.13).

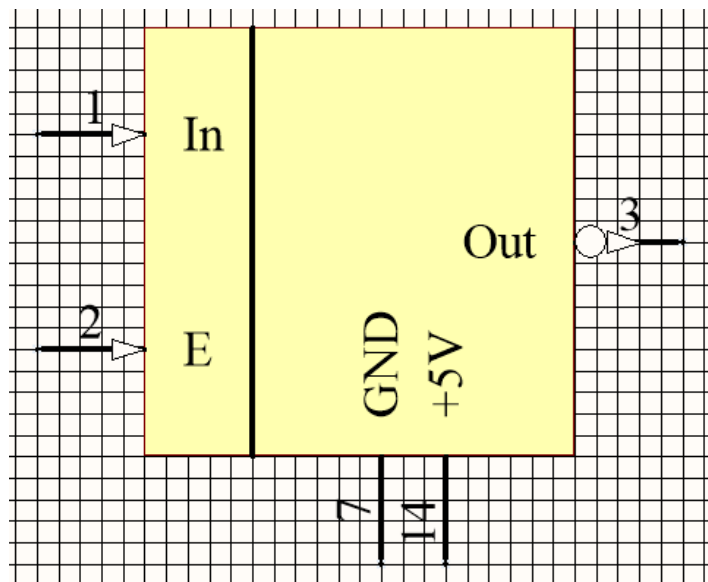
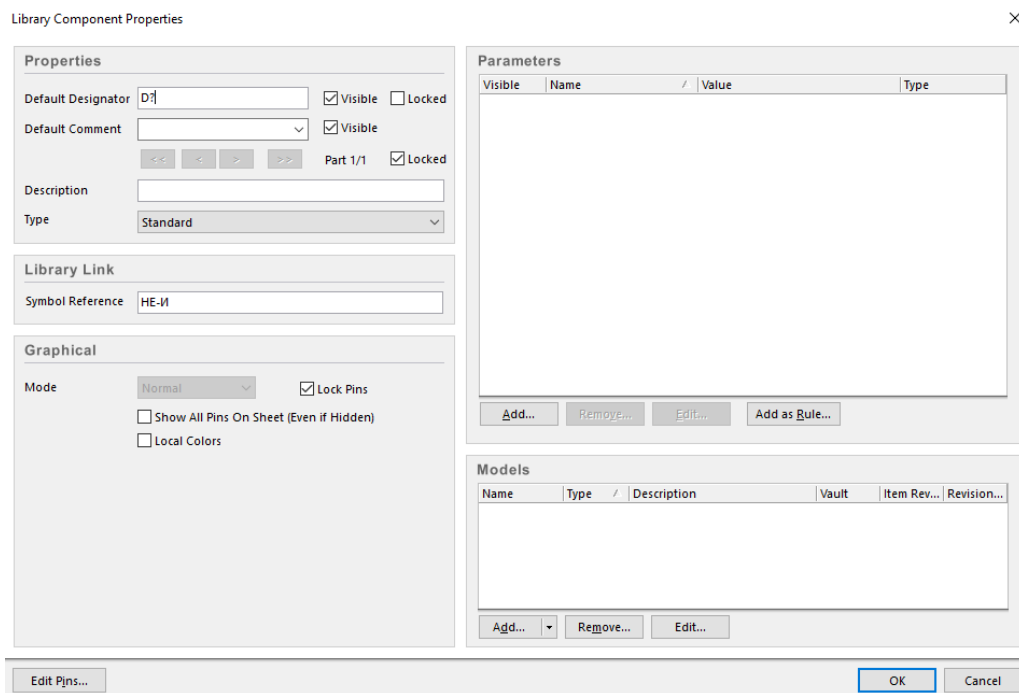


Рис.2.13 УГО отображение микросхемы К511ПУ2

Далее необходимо выполнить команды **Tools/ Component properties**. В открывшемся окне для редактирования выводов компонентов нажать кнопку **Edit Pins** (рис.2.14).



Component Pin Editor

Design...	Name	Desc	Type	Owner	Show	Number	Name	Pin/Pkg Length
1	in		Input	1	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	0mm
2	E		Input	1	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	0mm
3	Out		Output	1	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	0mm
7	GND		Power	1	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	0mm
14	+5V		Power	1	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>	0mm

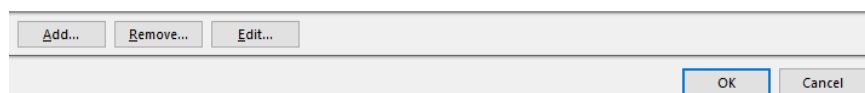


Рис.2.14 Окна настройки параметров вывода УГО

После этого командами **Place / Text String** переместить курсором появившееся слово **Text** в верхнюю часть прямоугольника. Затем щелкнуть ЛК по слову **Text**, нажать ПК. В выпавшем окне щелкнуть ЛК по **Properties** и в открывшемся окне **Text** записываем в окошке Текст «&» затем, щелкнув по кнопке **Font**, выбрать шрифт «Gost Type A» / Курсив / 16 / Западный (рис.2.15).

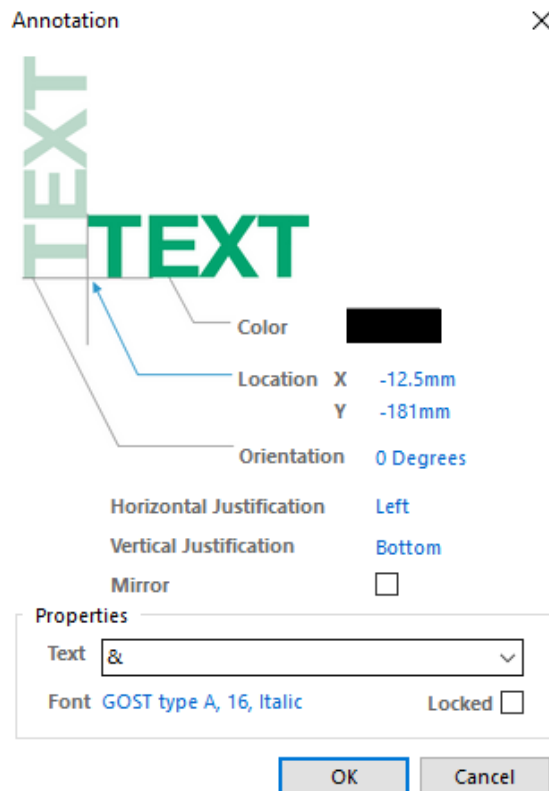


Рис.2.15 Окно настройки шрифта отображаемого имени УГО

Далее необходимо нажать **Ок**. Получили изображение символа УГО НЕ-И (рис.2.16). Сохраним его в создаваемую библиотеку.

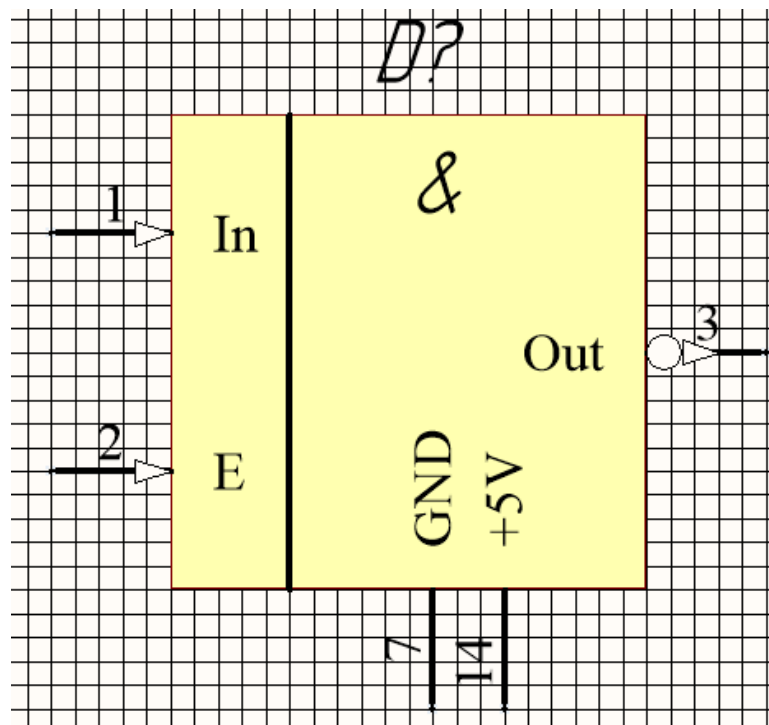


Рис.2.16 Итоговый вид УГО элемента НЕ-И

Аналогично создадим УГО элемента 2И-НЕ (рис.2.17).

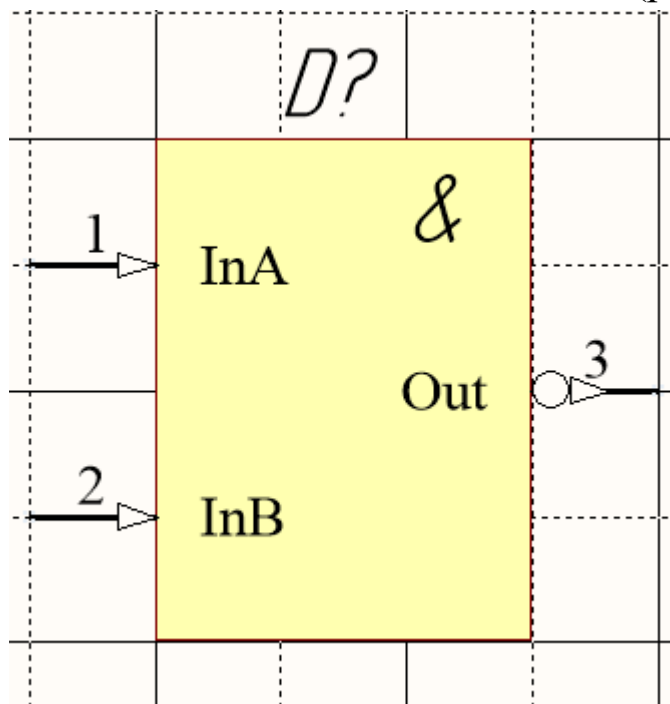


Рис.2.17 Итоговый вид УГО элемента 2И-НЕ

Reports/ Component Rule Check. В открывшемся окне вставить везде галочки (рис.2.18) и нажать **Ок**.

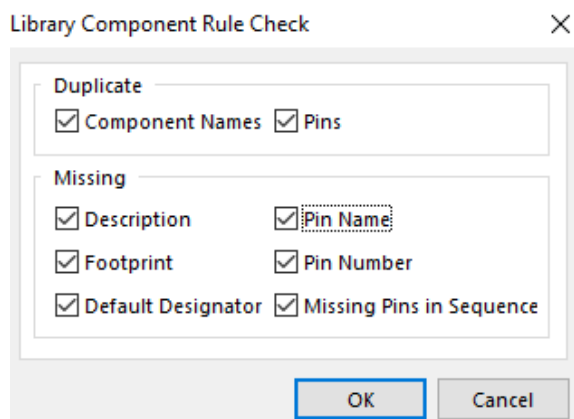


Рис.2.18 Окно проверки соблюдения правил

Будет выведен файл ошибок (рис.2.19). Чтобы сохранить элемент 2И-НЕ, в котором нет ошибок, надо выполнить команды **File/Save All**.

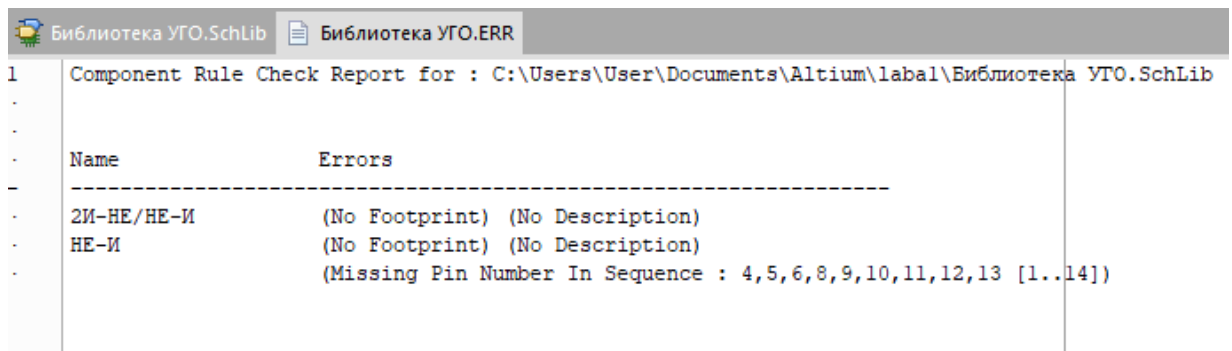


Рис. 2.19 Вывод отчета о проверке библиотеки УГО элемента

Порядок выполнения работы

1. Запустить САПР Altium Designer;
2. Открыть редактор схем Schematic;
3. Установить начальные настройки рабочего поля;
4. Создать библиотеку УГО ЭРЭ;
5. Создать УГО элементов НЕ-И и 2И-НЕ;
6. Сохранить результат.

Содержание отчёта

1. Цель работы;
2. Сведения о графическом редакторе Schematic;
3. Порядок создания библиотеки УГО и элементов НЕ-И и 2И-НЕ;
4. Эскизы схем УГО.
5. Выводы.

Контрольные вопросы

1. Каким образом выполняются основные настройки редактора УГО?
2. Как настраивается шаг, вид и цвет сетки?
3. Как задается тип шрифта?
4. Каким образом задаются основные примитивы системы?
5. Как изменяется масштаб изображения?
6. Каким образом задаются основные параметры входных и выходных выводов ЭРЭ?
7. Каким образом задается на экране видимая сетка в виде линий или точек?
8. Как задаются основные параметры выводов питания и корпуса ЭРЭ?

9. Как пополнить содержимое библиотеки УГО новыми элементами?
10. Какой порядок присвоения элементам схемы позиционных обозначений?
11. Каков порядок создания УГО элемента НЕ-И?
12. Каков порядок создания УГО элемента 2И-НЕ?
13. Каким образом выполняется вращение УГО элементов?
14. Каким образом выполняется прорисовка контура УГО?
15. Какими командами выполняется размещение текстовой строки?
16. Какими командами выполняется сохранение результатов проектирования?

Лабораторная работа №3. РАЗРАБОТКА БИБЛИОТЕКИ ПОСАДОЧНОГО МЕСТА ЭЛЕМЕНТА НА ПЕЧАТНОЙ ПЛАТЕ

Цель работы: изучение методики разработки библиотек посадочных мест (ПМ) элементов средствами САПР Altium Designer, приобретение навыков разработки посадочных мест конструктивных элементов РЭС.

Основные настройки редактора посадочных мест

Открыть менеджер проекта САПР Altium Designer. Для этого выполнить команды **File/Open Печатная плата.PrjPCB**. В подпапке **Libraries / PCB Library Documents** щелкнуть дважды ЛК по названию **Библиотека посадочных мест**.

Щелкнуть ПК и выполнить команды **Options/ Library Options**. Открываем окно **Board Options** (рис.3.1), в котором необходимо установить:

- единицы измерения: **Metric**,
в поле **Sheet Position**: $x = 0; y = 0$,
- ширина и высота: 1500 мм.

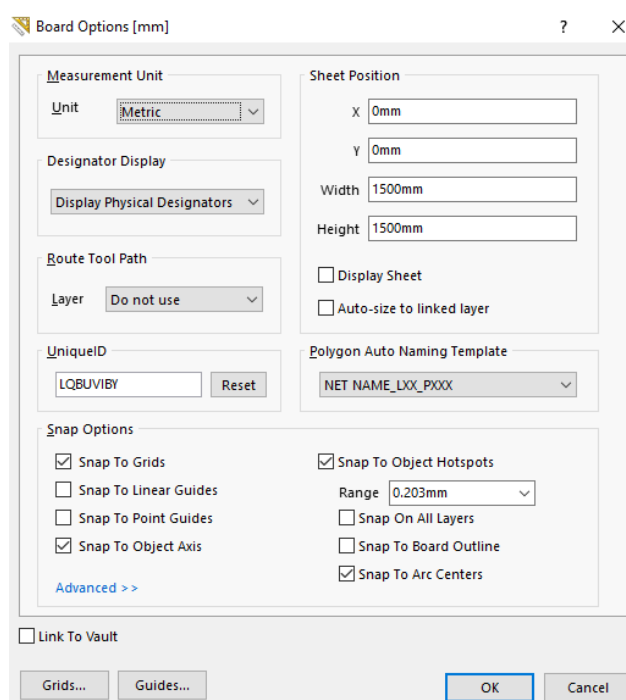


Рис. 3.1 Настройка основных параметров библиотеки ПМ

Далее необходимо выполнить команды **Tools/ Grid Manager**. Откроется одноименная панель, на которой щелкнуть ПК и в выпавшем меню выбрать **Properties**. Откроется окно **Cartesian Grid Editor**, в котором в поле **Steps** задать шаг по ОХ 1 мм, а в поле **Display** выбрать **Lines**, **Multiplier** 10 шаг сетки (рис. 3.2).

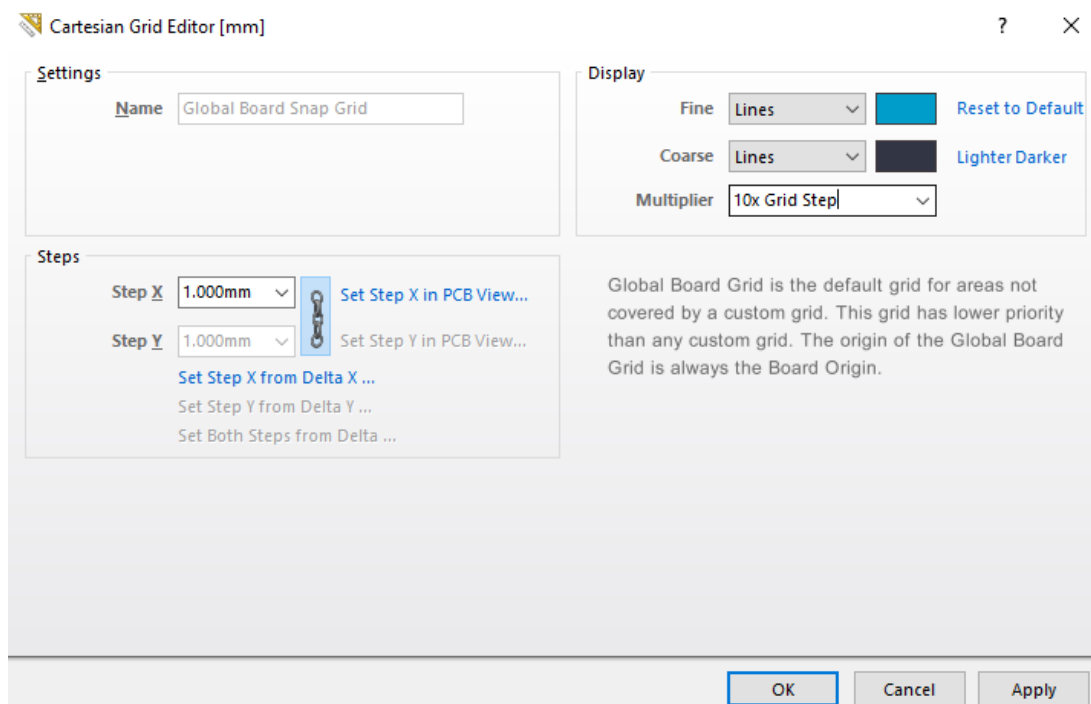


Рис.3.2 Настройка параметров разметки

Создание посадочного места микросхемы 133ЛА6

Для создания ПМ необходимо в менеджере открыть **PCB Library**, ... **PCBLib**, затем справа в нижней части экрана выполнить команды **PCB / PCB Library**. Открывается менеджер библиотеки компонентов, который можно переместить в необходимое место экрана.

При создании нового посадочного места надо щелкнуть ПК в поле **Components** менеджера библиотеки компонентов **PCB Library**. Выпадет меню, в котором выбрать **New Blank Component**. В поле **Components** появится запись создаваемого посадочного места **PCBCOMPONENT0_0**. Чтобы присвоить ему название надо щелкнуть ЛК по этому названию, а затем ПК. В выпавшем меню выбрать **Component Properties** (рис.3.3).

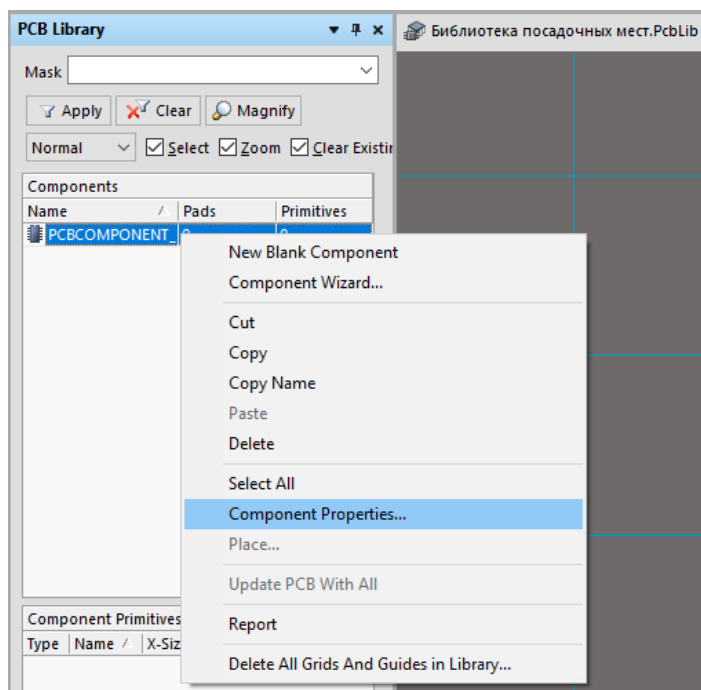


Рис.3.3 Вызов окна настройки параметров файла библиотеки ПМ

Откроется окно **PCB Library Component** (рис.3.4), в котором записать название посадочного места ЭРЭ.

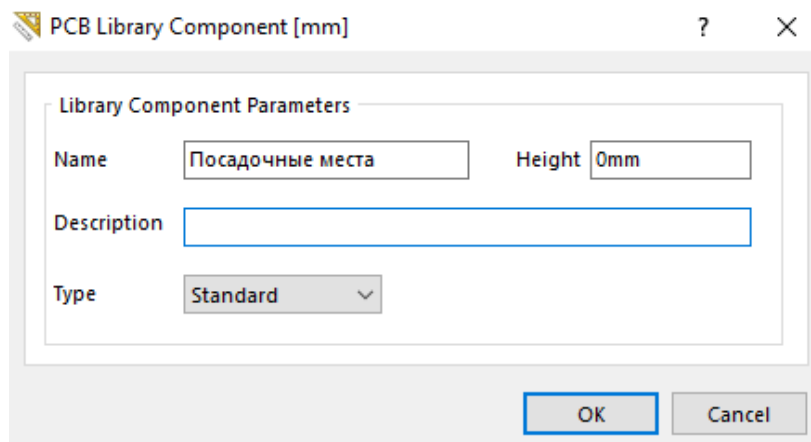


Рис. 3.4 Основные настройки файла библиотеки ПМ

В нижней части рабочего поля выбрать верхний слой - **Top Layer**. Для этого использовать две объединенные небольшие стрелки, расположенные внизу справа от названия слоев платы. Затем задать шаг сетки = 1.25 мм. Для этого нажать **Shift+Ctrl+G**. Откроется окно, в котором выставить размер 1.25 (мм) (рис.3.5). Нажать **Ок**.

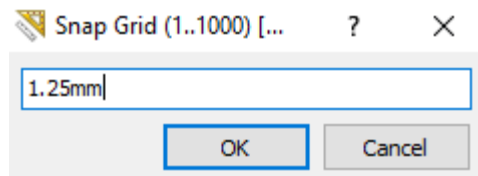


Рис. 3.5 Настройка шага сетки библиотеки ПМ

Далее необходимо выполнить команды **Place/ Pad** и нажать TAB. Откроется окно настройки контактных площадок (КП), в котором зададим

- **Designator** – 1,
- слой **Top Layer**,
размер 2,1x0,8 мм,
- **Shape** – **Rectangular** (рис.3.6),

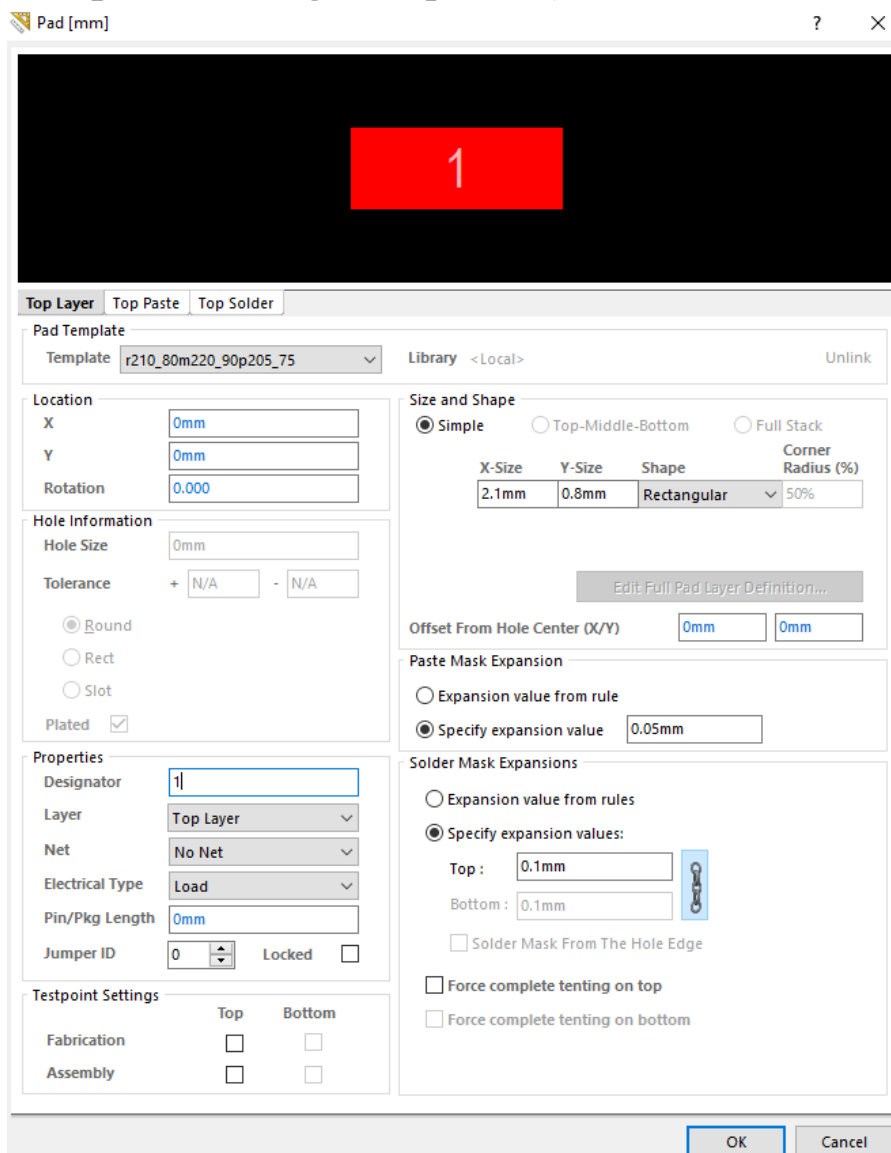


Рис.3.6 Окно настройки контактной площадки для вывода элемента

Далее нажать **Ок**.

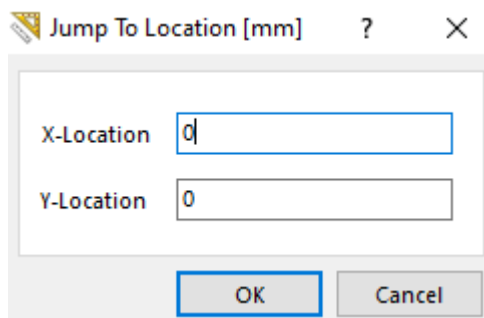


Рис.3.7 Установка курсора в указанное место по координатам

Следующие шесть КП установить на расстоянии друг от друга с шагом 1.25 мм, затем отступить по оси ОУ вправо на 11.25 мм и установить следующие семь КП, перемещаясь снизу вверх. Размеры соответствуют справочным данным корпуса микросхемы. Каждый раз при размещении КП щелкать ЛК (рис.3.8).

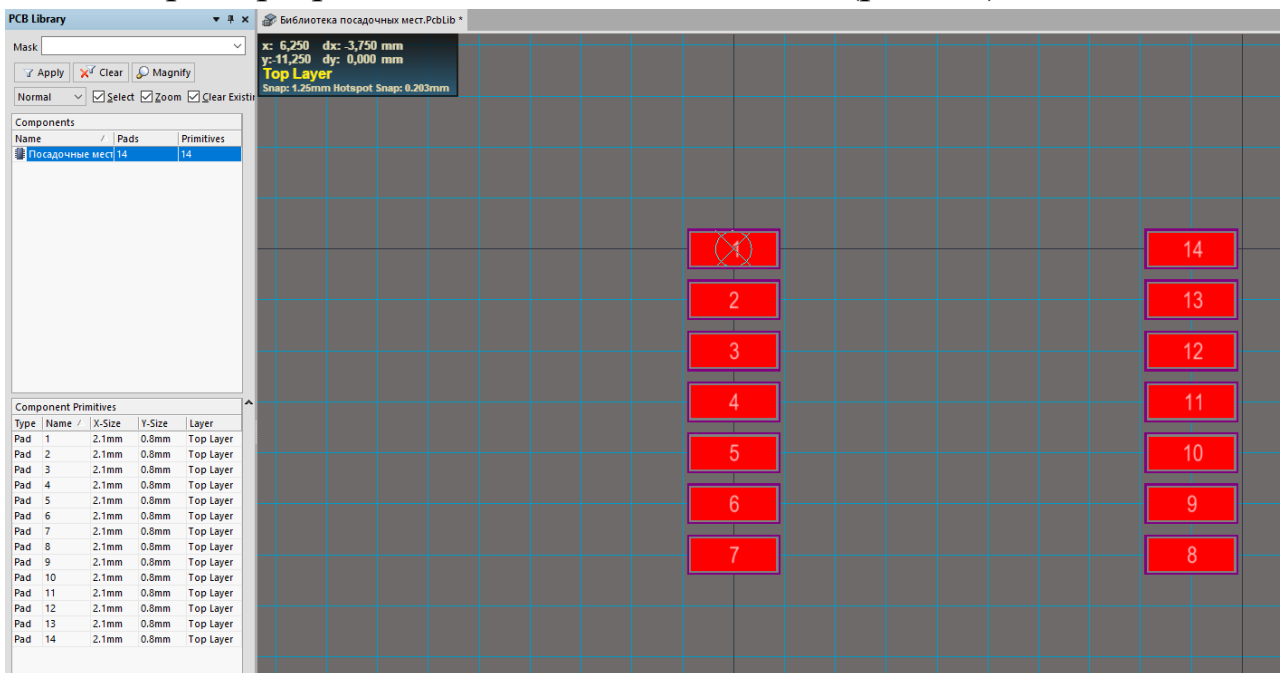


Рис. 3.8 Размещение контактных площадок элемента

Теперь надо нарисовать контур микросхемы. Для этого выбрать слой **Top Overlay** и выполнить команды **Place/Line**. Щелкая дважды в углах создаваемого контура и перемещая курсор в следующий, нарисовать контур микросхемы (рис.3.9). Завершить процедуру щелчком ЛК и затем ПК. Чтобы рисунок не перемещался по экрану за курсором, надо завершить процедуру щелчком ПК в рабочем поле.

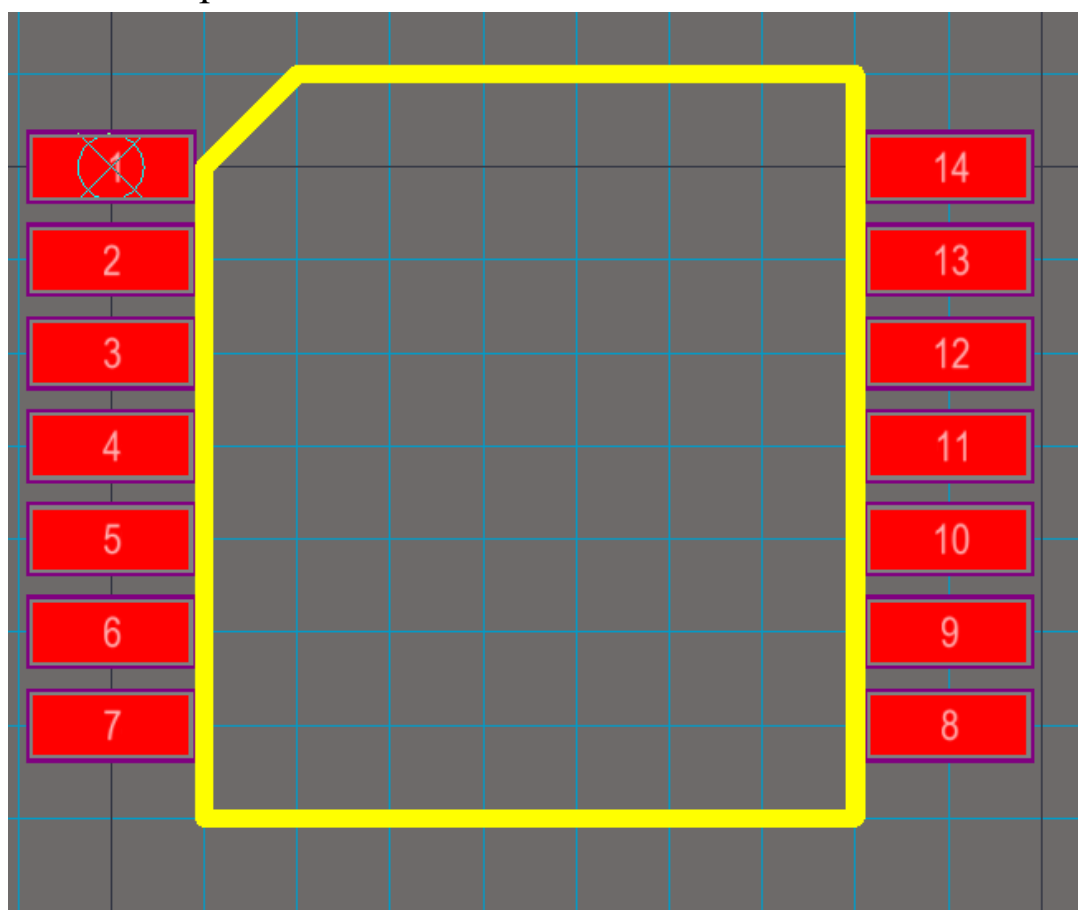


Рис.3.9 Добавление контура микросхемы

После этого в поле **Components** окна **PCB Library** двойным щелчком ЛК по названию компонентов открыть окно **PCB Library Component**, в котором указать тип ПМ 401.14 (рис.3.10). Нажать **Ок**.

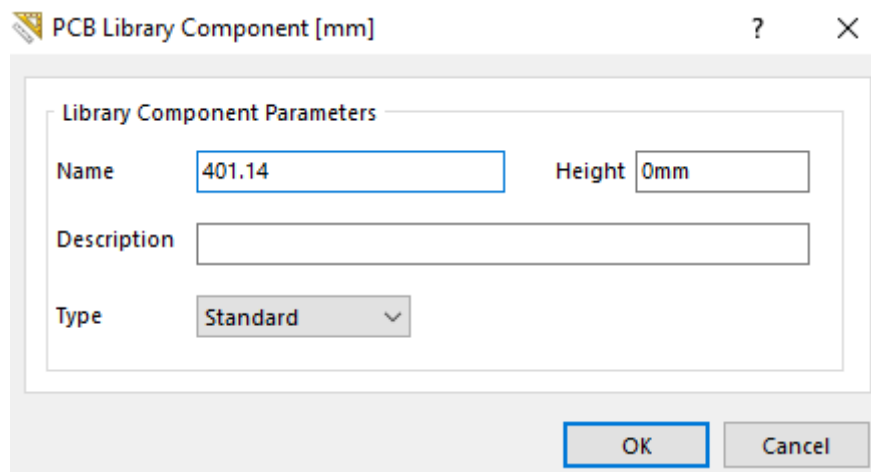


Рис.3.10 Задание имени компонента

Создание посадочного места микросхемы К511 ПУ2

Аналогично предыдущим пунктам необходимо выполнить команды **Place/ Pad** и нажать TAB. Откроется окно настройки контактных площадок – **Pad[mm]**, в котором задать в поле **Properties**:

- **Designator 1,**
- слой **Multi - Layer,**
- цепь – **No Net,**
- тип **Load,**
- в **Size and Shape** выбрать **Top-Middle-Bottom**
- задать в поле длина везде – 1.4 (мм),
- в поле ширина – 1.4 (мм),
- в поле форма **Rectangular,**
- смещение от центра отверстия – 0 мм,
- в поле **Paste Mask Expansion–Specify 0,**
- в поле **Solder Mask Expansion** также **Specify — 0.1 (мм).**

Нажать **Ок.** (рис.3.11).

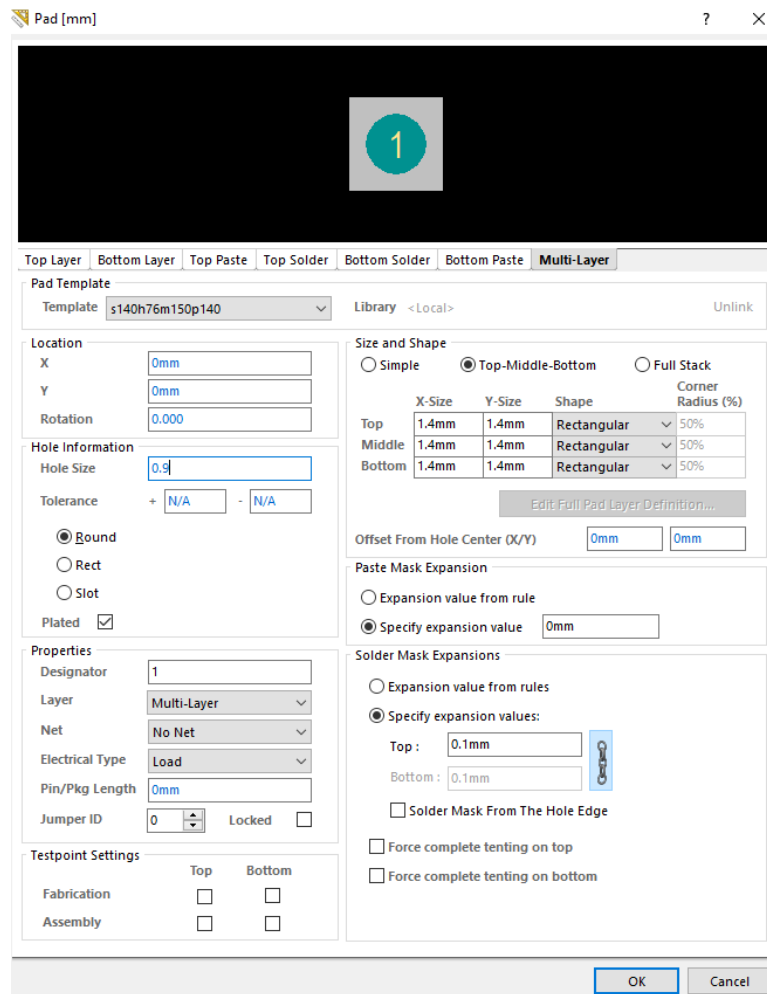


Рис. 3.11 Настройка штыревого КП

1-ю КП установить в начало координат. Для этого щелкнуть ЛК на рабочем поле и нажать клавишу **J**. Откроется окно **Jump To Location**. В нем задать по оси **OX** и оси **OY** значения 0 и нажать **Ок**. На рабочем поле в указанном месте появится перечеркнутый кружок. Щелкнуть по нему ЛК, появится 1-я КП, щелкнуть ЛК, затем щелкнуть ПК. Следующие тринадцать КП имеют круглую форму, поэтому необходимо вернуться в меню **Pad**, для чего нажать **ТАВ**. В поле **Size and Shape** в колонке **Shape** везде указать **Round** (круг). Нажать **Ок**.

Номер КП автоматически стал вторым и круглой формы. После этого с шагом 2,5 мм установить в левом ряду шесть КП, затем отступить по оси **OX** вправо на 7.5 мм и установить следующие 7 КП, перемещаясь снизу вверх (нумерация КП, как и выводов на микросхемах, выполняется против часовой стрелки).

Каждый раз при размещении очередной КП нажимать ЛК. Получили 14 КП (рис.3.12).

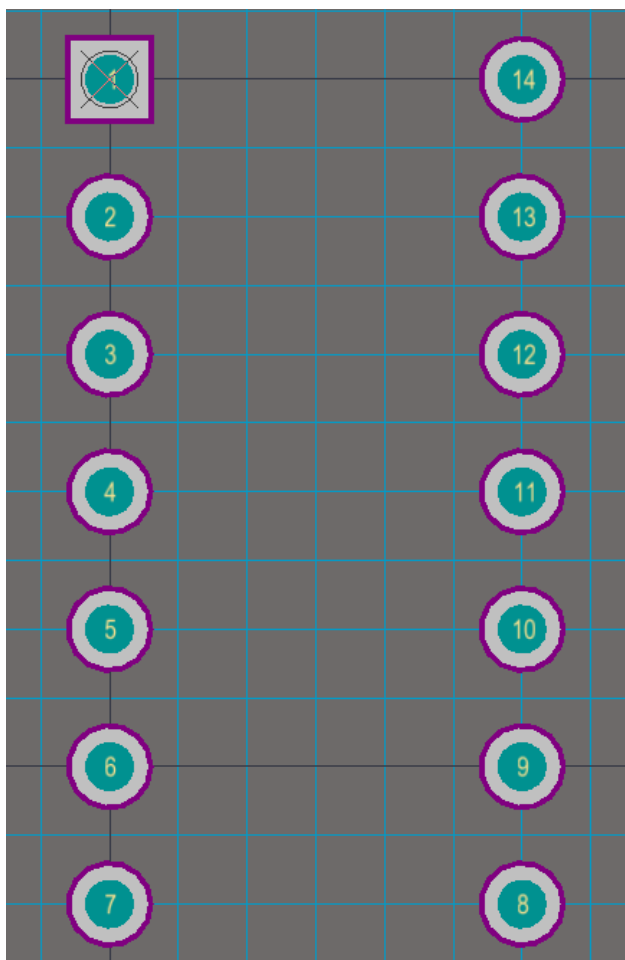


Рис. 3.12 Расположение КП в окне редактирования библиотеки ПМ

Далее необходимо нарисовать контур микросхемы. Для этого выбрать слой **Top Overlay**, выполнить команды **Place/Line** и нарисовать контур микросхемы перемещением ЛК. Вначале щелкнуть ЛК в 1-й точке рисуемого контура, затем потянуть курсором линию до ближайшего поворота и щелкнуть ЛК, далее снова прорисовать продолжение линии, перемещая курсор. В последней точке нажать ЛК, затем ПК или нажать ESC (рис.3.13).

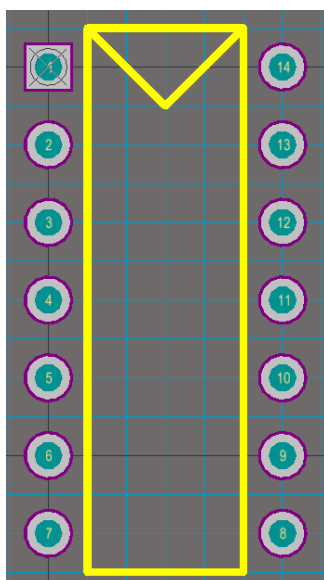


Рис. 3.13 Внешний вид посадочного места выводной микросхемы

После этого в поле **Components** выполнить двойной щелчок ЛК по названию компонентов. Откроется окно **PCB Library Component**, в котором указать тип ПМ DIP14, а в графе Описание указать К511ПУ (рис.3.14).

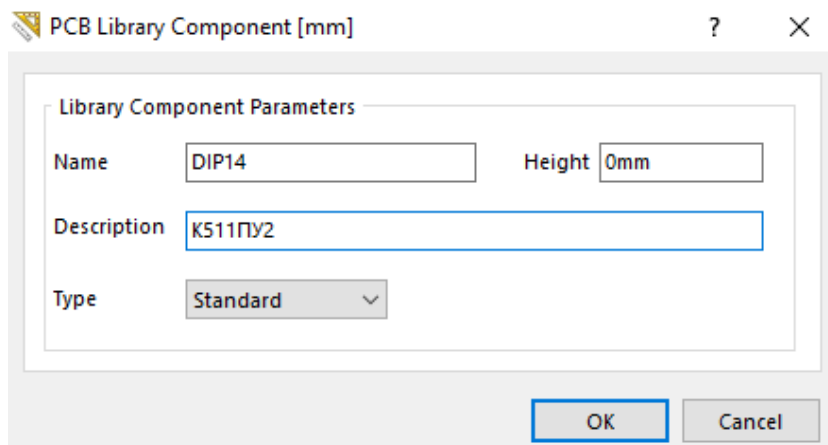


Рис.3.14 Задание имени и описания элемента

Проверить наличие ошибок. Для этого выполнить команды **Reports/ Components Rule Check**. В открывшемся окне поставить везде галочки. Нажать Ок. Откроется отчет (рис.3.15).

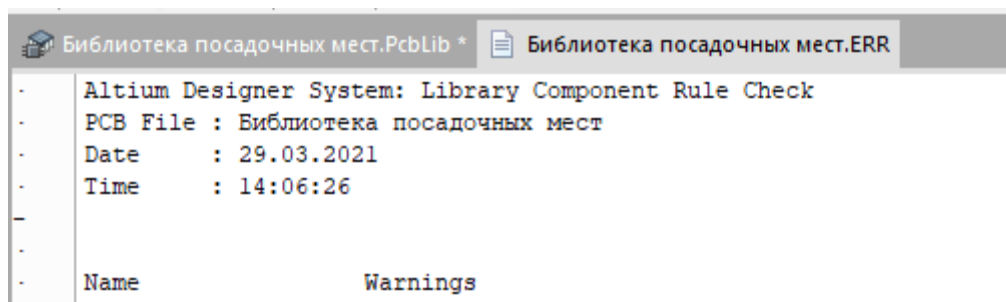


Рис. 3.15 Отчет об ошибках при создании ПМ

Порядок выполнения работы

1. Запустить САПР Altium Designer;
2. Открыть редактор РСВ и создать файл библиотеки посадочных мест;
3. Выполнить начальные настройки рабочего поля;
4. Создать посадочное место для микросхемы с планарными выводами;
5. Создать посадочное место для микросхемы со штыревыми выводами.
6. Сохранить результат.

Содержание отчёта

1. Цель работы;
2. Сведения о графическом редакторе РСВ и библиотеке посадочных мест;
3. Порядок создания посадочного места для микросхемы с планарными выводами;
4. Порядок создания посадочного места для микросхемы со штыревыми выводами;
5. Эскизы посадочных мест или распечатки;
6. Выводы.

Контрольные вопросы

1. Каким образом выполняются основные настройки редактора ПМ?
2. . Каким образом создается библиотека посадочных мест?
3. Поясните назначение основных команд редактора.
4. Как задается шаг сетки?
5. В каком слое размещаются контактные площадки микросхемы с планарными выводами?

6. В каком слое размещаются контактные площадки микросхемы со штыревыми выводами?
7. В каком слое размещается контур микросхемы?
8. Как задаются параметры контактной площадки для планарных выводов?
9. Как задаются параметры контактной площадки для штыревых выводов?
10. Поясните порядок создания посадочного места 401.14 для микросхемы 133ЛА6?
11. Поясните порядок создания посадочного места тип ПМ DIP14 для микросхемы К511 ПУ2?
12. Каким образом задается на экране видимая сетка в виде линий или точек?

Лабораторная работа №4. УПАКОВКА ВЫВОДОВ КОНСТРУКТИВНЫХ ЭЛЕМЕНТОВ В САПР

Цель работы: изучение методики упаковки выводов конструктивных элементов средствами САПР **Altium Designer**; приобретение навыков упаковки выводов конструктивных элементов РЭС.

Создание библиотечного элемента микросхемы К511ПУ2

Микросхема К511ПУ2 состоит из двух секций **НЕ-И** и двух секций **2И-НЕ**. Цоколевка дана на рис. 4.1.

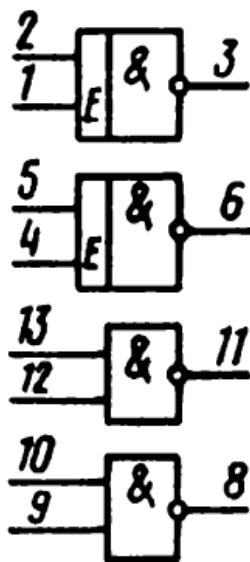


Рис. 4.1. Цоколевка микросхемы К511ПУ2

В менеджере библиотек в поле **Components** щелчком ЛК по **НЕ-И** открываем этот элемент **НЕ-И**. Затем в менеджере библиотек переименуем элемент **НЕ-И** в элемент **2И-НЕ / НЕ-И**. Для чего дважды щелкнем ЛК по нему. Откроется окно **Library Component Properties**. Нажать **Ок**.

В меню **Tools** выбираем **New Part**. В менеджере появился компонент Part A, затем повторим процедуру, и появится компонент Part B (рис.4.2).

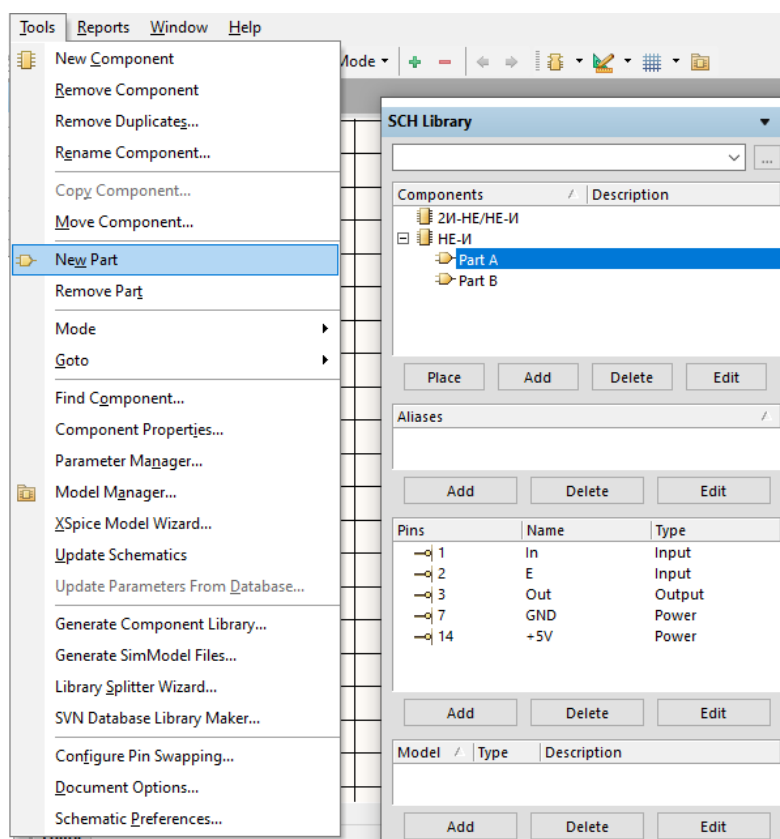


Рис. 4.2 Создание блока выводов

Настроим все 4 элемента в соответствии с распиновкой схемы К511ПУ2.

Теперь Part В надо отредактировать согласно цоколевке микросхемы. Для этого щелкнуть ЛК дважды по первому выводу и в открывшемся окне поменять номер первого вывода Е с 1-го в соответствии с цоколевкой микросхемы на 4-й. Аналогично поступить со всеми выводами Part В: 2-й (In) на 5-й; 3-й (Out) на 6-й (рис. 4.3). Удаляем выводы 7 (GND) и 14 (+5 в). Одновременно поставить галочку **Hide**.

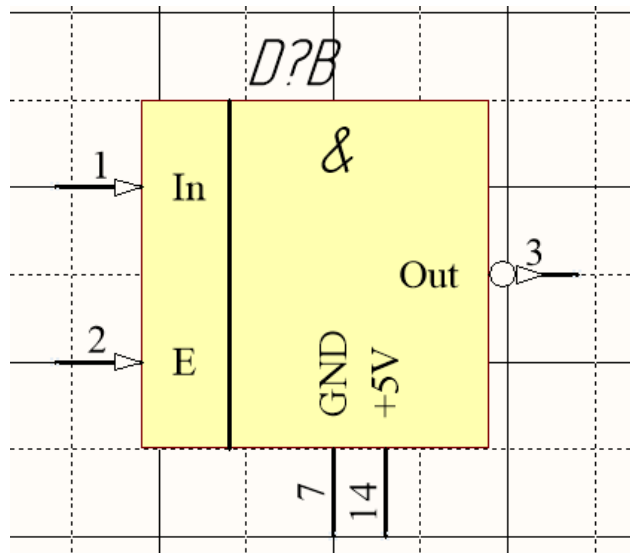


Рис. 4.3 Подготовка блока элемента

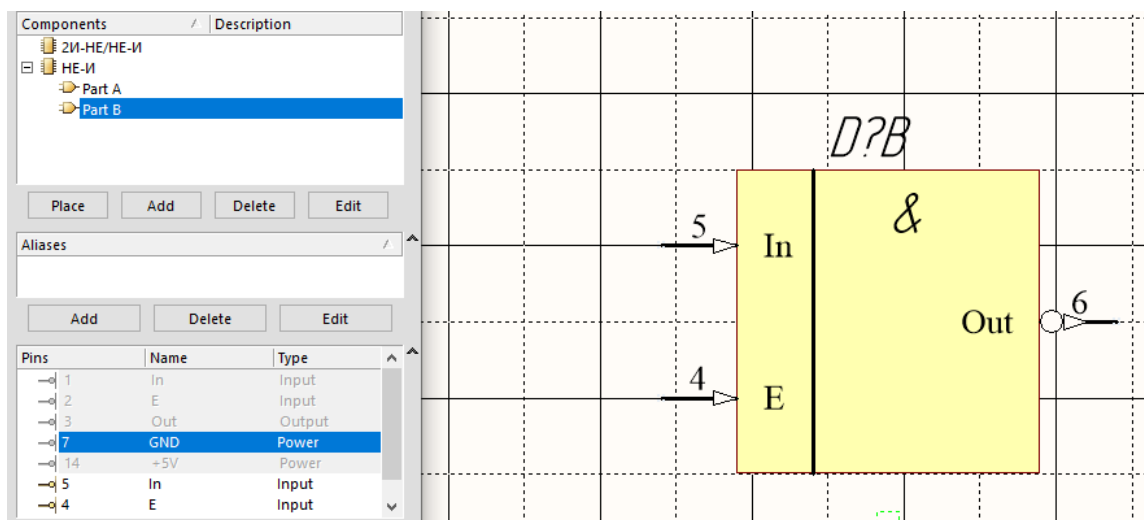


Рис. 4.3 Настройка выводов элемента

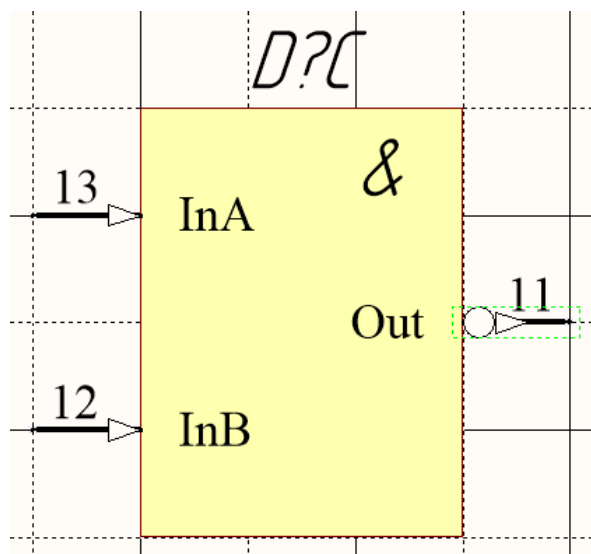
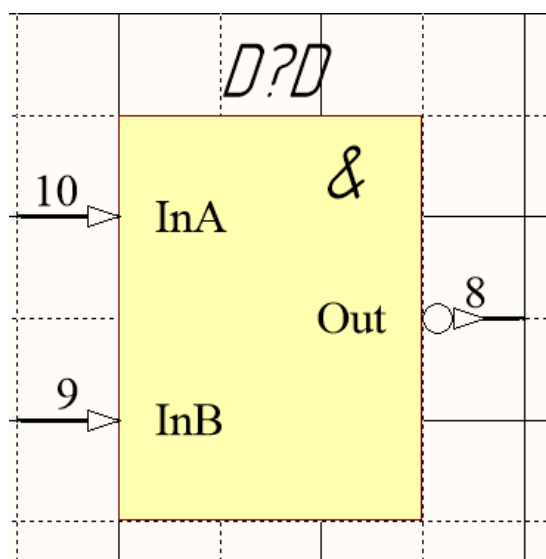


Рис. 4.4 Подготовка блока элемента Part C



Part D

Затем в нижней части экрана в поле **Editor** щелкнуть по кнопке **Add Footprint**. Откроется окно **PCB Model**. В поле **Name** щелкнуть по кнопке **Browse**. Откроется окно **Browse Libraries** (рис. 4.6).

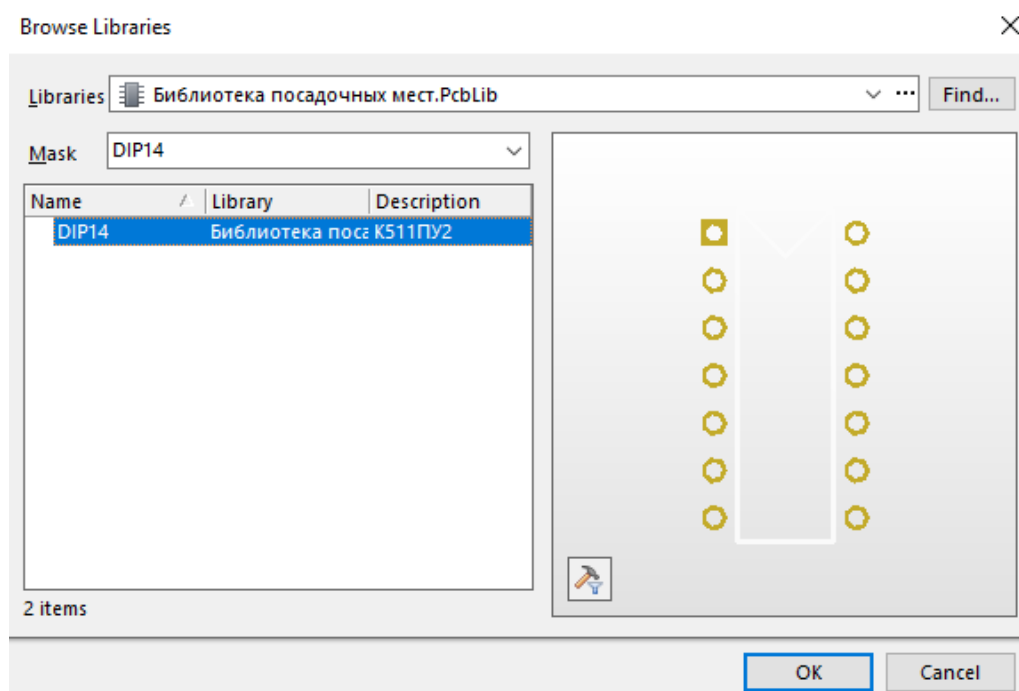


Рис. 4.6 Открытие библиотеки посадочного места

В окне **Libraries** выветится название **Библиотека посадочных мест .PcbLib**. В окне **Mask** выбрать тип корпуса **DIP 14** и нажать **Ок**. Далее в окне **PCB Model** щелкнуть по кнопке **Pin**

Map. Откроется дополнительное окно **Model Map**. По нему проверить соответствие выводов в УГО с выводами корпуса микросхемы (рис.4.7), нажать **Ок** в обоих окнах.

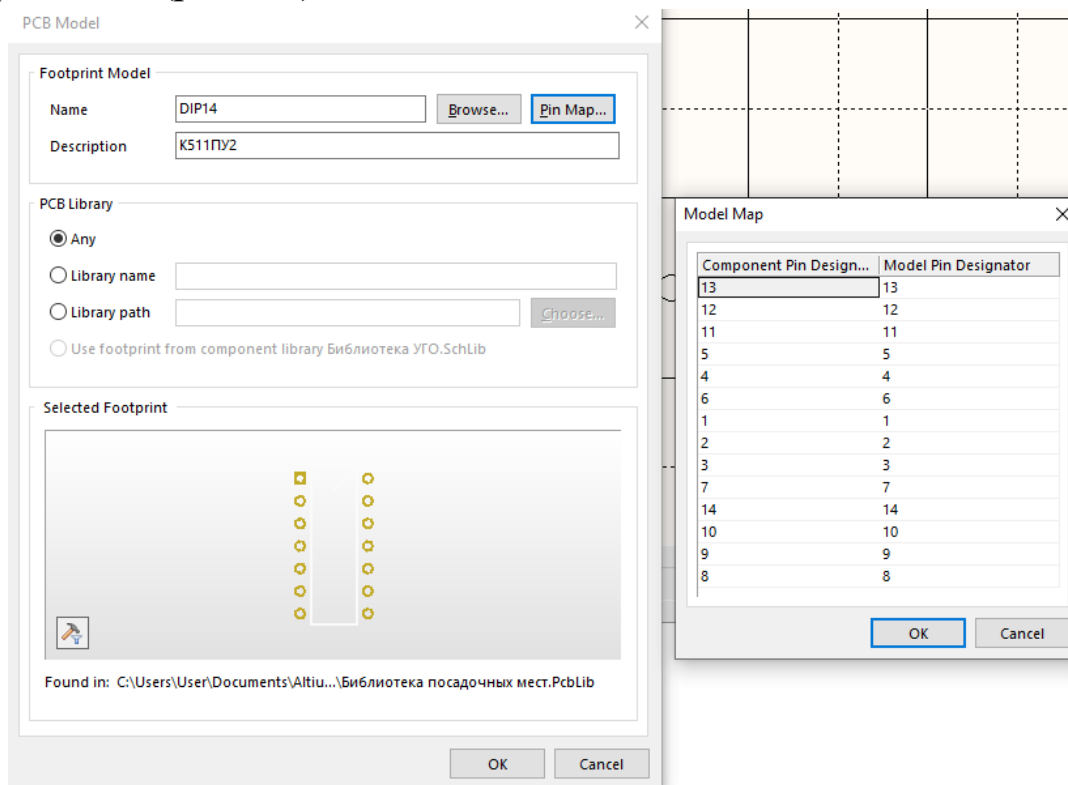


Рис. 4.7 Сверка соответствия выводов в УГО с выводами корпуса

В нижней части экрана в поле **Editor** и в менеджере библиотеки УГО в списке моделей появится запись упакованного библиотечного компонента **DIP14 Footprint К511ПУ2**. Чтобы проверить правильность выполненной упаковки, щелкаем дважды ЛК по названию компонента 2И-НЕ/НЕ-И в окне **Components**. Откроется окно **Library Component Properties** (рис.4.8).

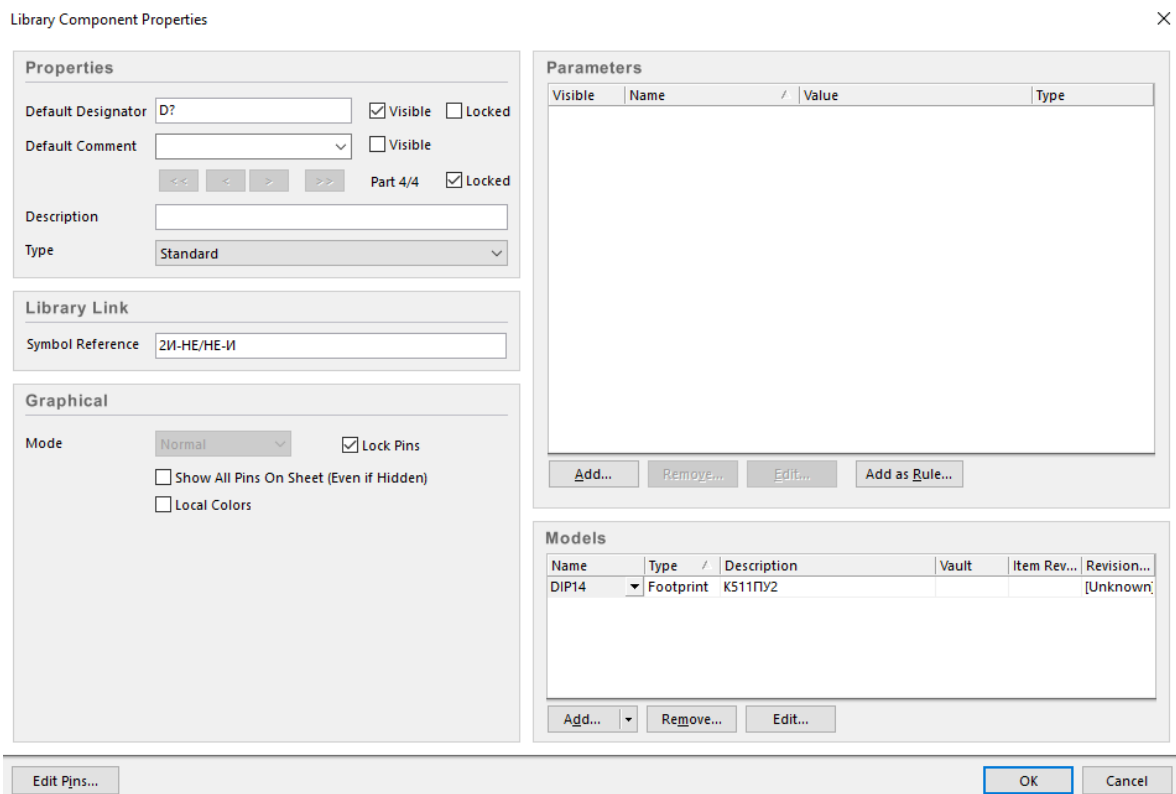


Рис. 4.8 Настройка свойств библиотеки компонента

Щелкнув по кнопке **Edit Pins**, откроется окно **Component Pin Editor**, по которому можно проверить правильность упаковки (рис.4.9).

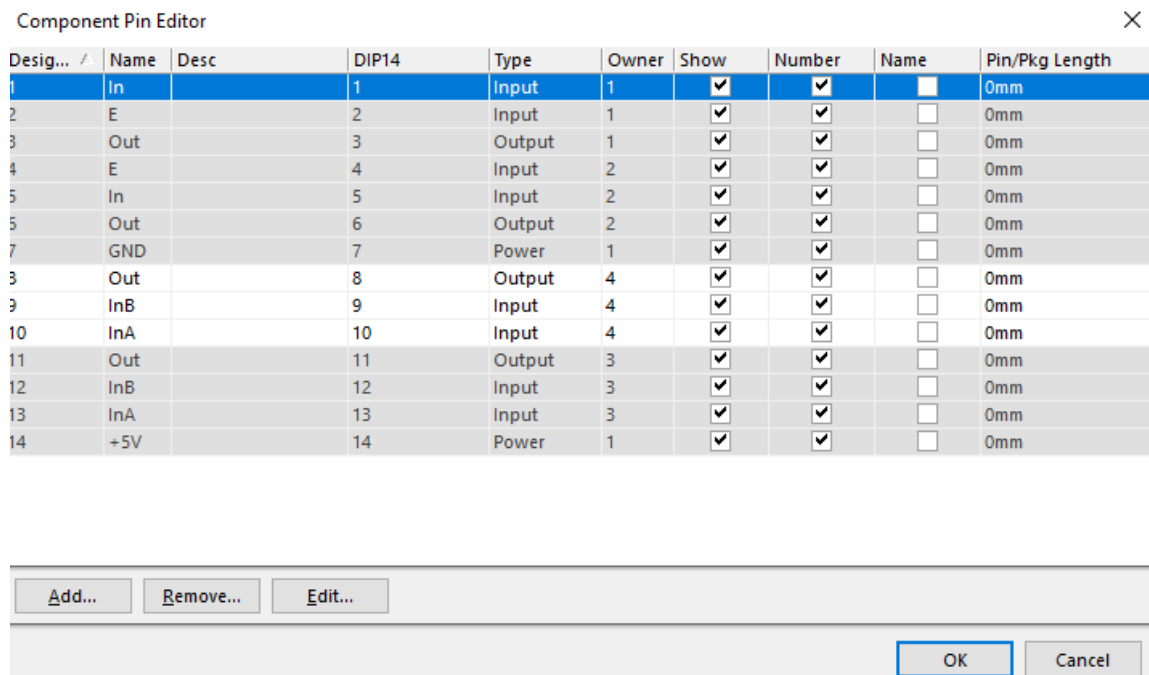


Рис. 4.9 Упаковка выводов микросхемы

Нажать **ОК**. Создан библиотечный компонент микросхемы

К511ПУ2. Проверить наличие ошибок. Для этого выполнить команды **Reports/ Component Rule Check**. В открывшемся окне поставить везде галочки. Нажать **Ок**. Откроется отчет (рис.4.10).

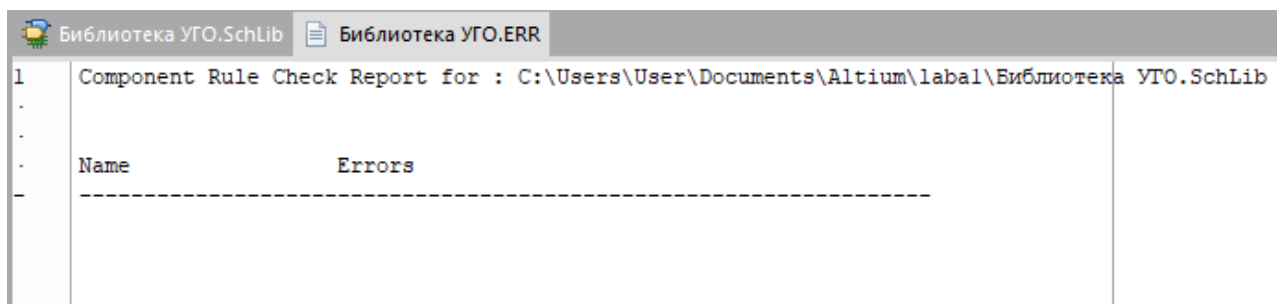


Рис. 4.10 Проверка правильности проектирования

Порядок выполнения работы

1. Запустить САПР Altium Designer;
2. Выбрать Библиотека УГО SchLib;
3. Создать библиотечный элемент микросхемы К511ПУ2;
4. Сохранить результат.

Содержание отчёта

1. Цель работы;
2. Сведения о порядке создания библиотечных элементов в САПР Altium Designer;
3. Порядок создания библиотечного элемента микросхемы К511ПУ2;
4. Эскиз и цоколевка микросхемы К511ПУ2;
5. Выводы;

Контрольные вопросы

1. Каким образом открывается Библиотека УГО SchLib.?
2. Каким образом создается библиотечный элемент?
3. Как создается библиотечный элемент микросхемы К511ПУ2?
4. Как создается новый компонент микросхемы?
5. Как редактируется новый компонент микросхемы? 7
6. Как подключается посадочное место к электрической части микросхемы?
7. Как проверить соответствие выводов в УГО выводам корпуса микросхемы?
8. Как редактируются выводы компонентов микросхемы?

Лабораторная работа №5. СОЗДАНИЕ ЭЛЕКТРИЧЕСКИХ ПРИНЦИПИАЛЬНЫХ СХЕМ В САПР

Описание редактора Altium Designer Schematic

В САПР Altium Designer для создания схем электрических принципиальных используется графический редактор **Schematic**. Интерфейсы графических редакторов САПР имеют много общих черт, поэтому, изучив один редактор, легко можно перейти к работе с другими редакторами.

Открыть файл **Печатная плата.PrjPCB**. Появится менеджер проектов. Щёлкнуть дважды ЛК по **Принципиальная электрическая схема**. На рабочем поле появится форматка аналог А4. Настроим редактор. Для этого щёлкнуть ПК в рабочем поле и выполнить команды **Options / Document Options** (рис.5.1).

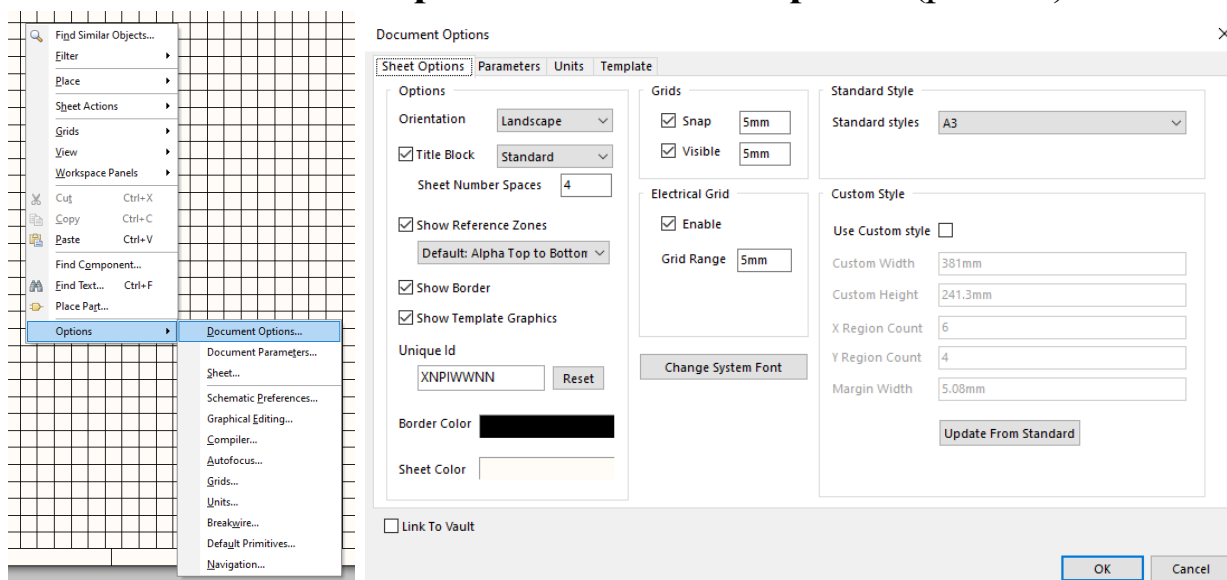


Рис. 5.1 Окно настройки проекта принципиальной схемы

Откроется окно **Document Options**, в котором на закладке **Sheet Options** выполнить основные настройки формата А3 либо А4, а на закладке **Units** установить метрическую систему Millimeters.

Далее щёлкнуть ПК в рабочем поле и выполнить команды

DXP / Preferences. Открывшееся окно **Настройки Schematic – General** заполнить согласно рис.5.2. Нажать **Ок**.

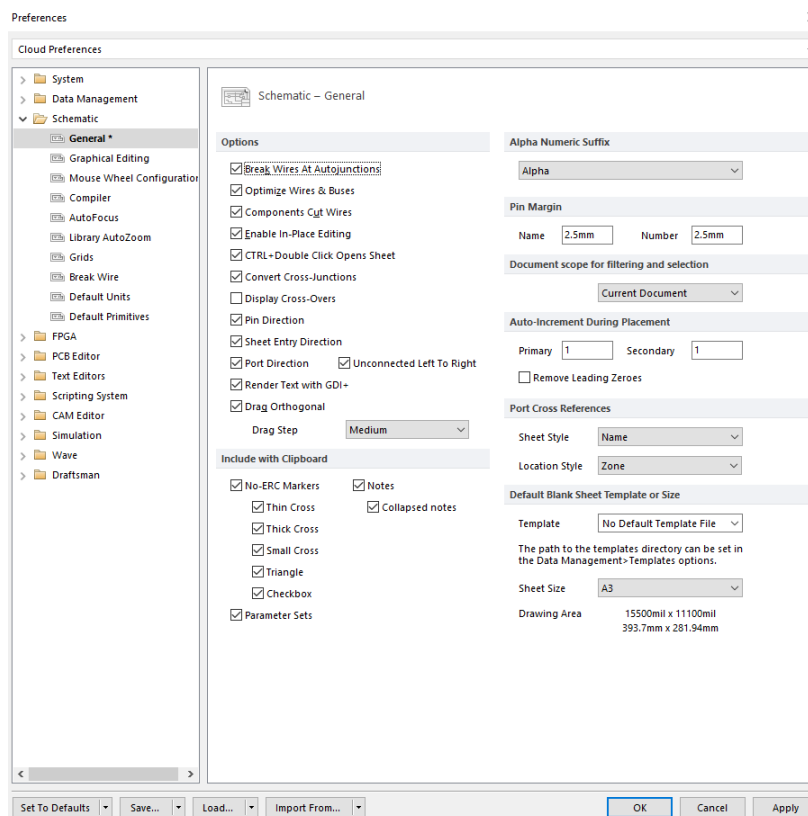


Рис. 5.2 Настройка проекта принципиальной схемы

Затем выполнить команды **Options / Graphical Editing** и сделать настройки согласно рис. 5.3.

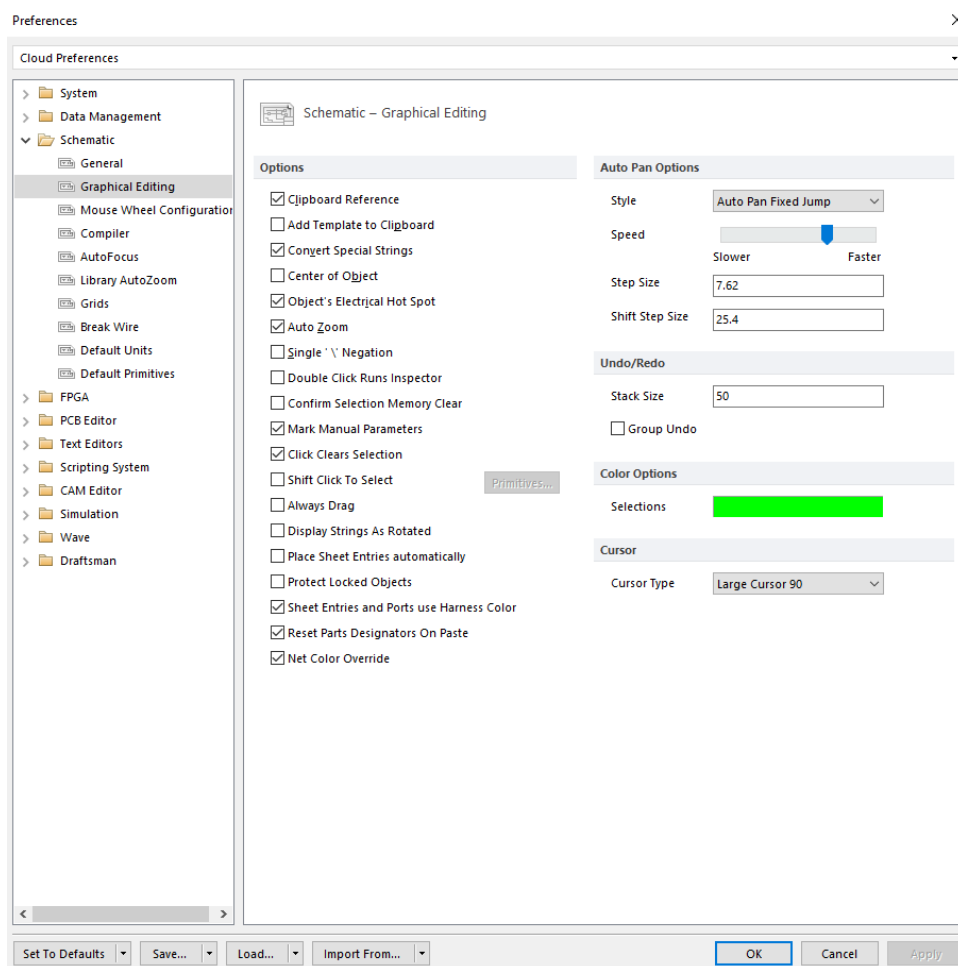


Рис. 5.3 Настройки графического отображения

Чтобы создать схему из библиотечных элементов надо вызвать на экран созданные библиотеки. Для этого в меню нижней части экрана щелкнуть ЛК по **System**. В выпадающем меню выбрать **Libraries**. Справа откроется менеджер **Libraries**, в котором выбрать библиотеку УГО **Библиотека УГО SchLib** (рис.5.4). Далее переключиться в менеджере проекта на **Принципиальная электрическая схема.SchDoc** и проверить, какого цвета листок справа от **Схема....SchDoc**. Если он красный, то выполнить команды **File/Save All**.

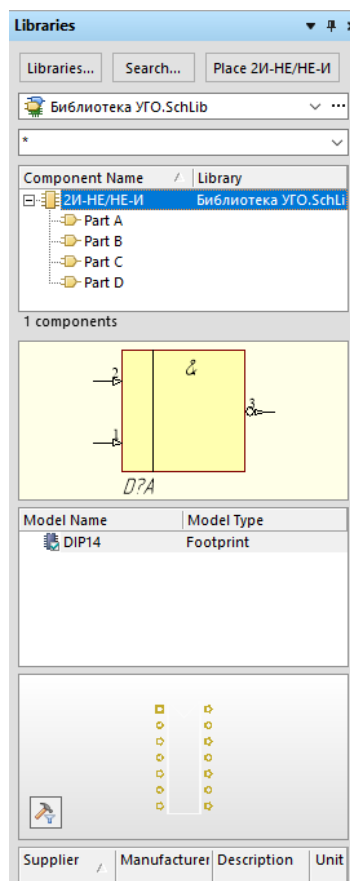


Рис. 5.4 Добавление библиотеки УГО в проект

Для размещения всей микросхемы щёлкнуть последовательно четыре раза сверху вниз, размещая при каждом щелчке следующую по порядку секцию. Затем аналогично установить еще две микросхемы 2И-НЕ/НЕ-И (рис.5.5). Для завершения процедуры размещения щелкнуть ПК.

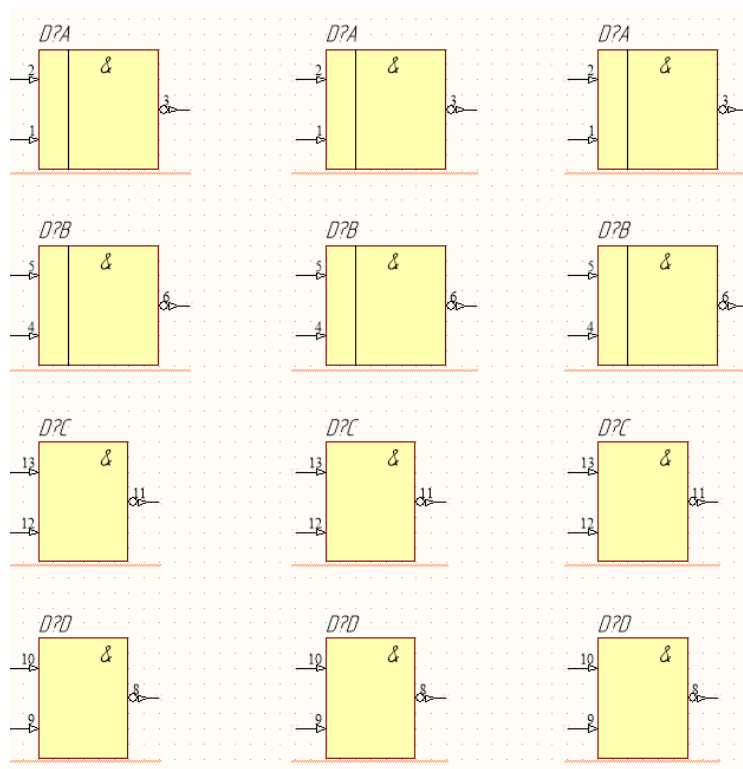


Рис. 5.5 Добавление компонентов на принципиальную схему

Размещение соединений на схеме

Теперь соединить выводы ЭРЭ электрическими цепями. Для этого выполнить команды **Place / Wire**. Курсор превратится в двойное перекрестие. Навести его на 1-й по порядку соединяемый вывод. В момент совмещения его с выводом крестик в форме буквы х станет красного цвета. Это свидетельствует о совмещении курсора с выводом УГО. В этот момент щелкнуть ЛК. Начнется построение цепи. Переместить курсор в следующий вывод и в момент совмещения с очередным выводом снова щелкнуть ЛК. Процедуру продолжать до построения всей цепи. Когда цепь будет построена, щелкнуть ПК (рис. 5.6). После этого построить следующую цепь и так до тех пор, пока не будут построены все цепи схемы.

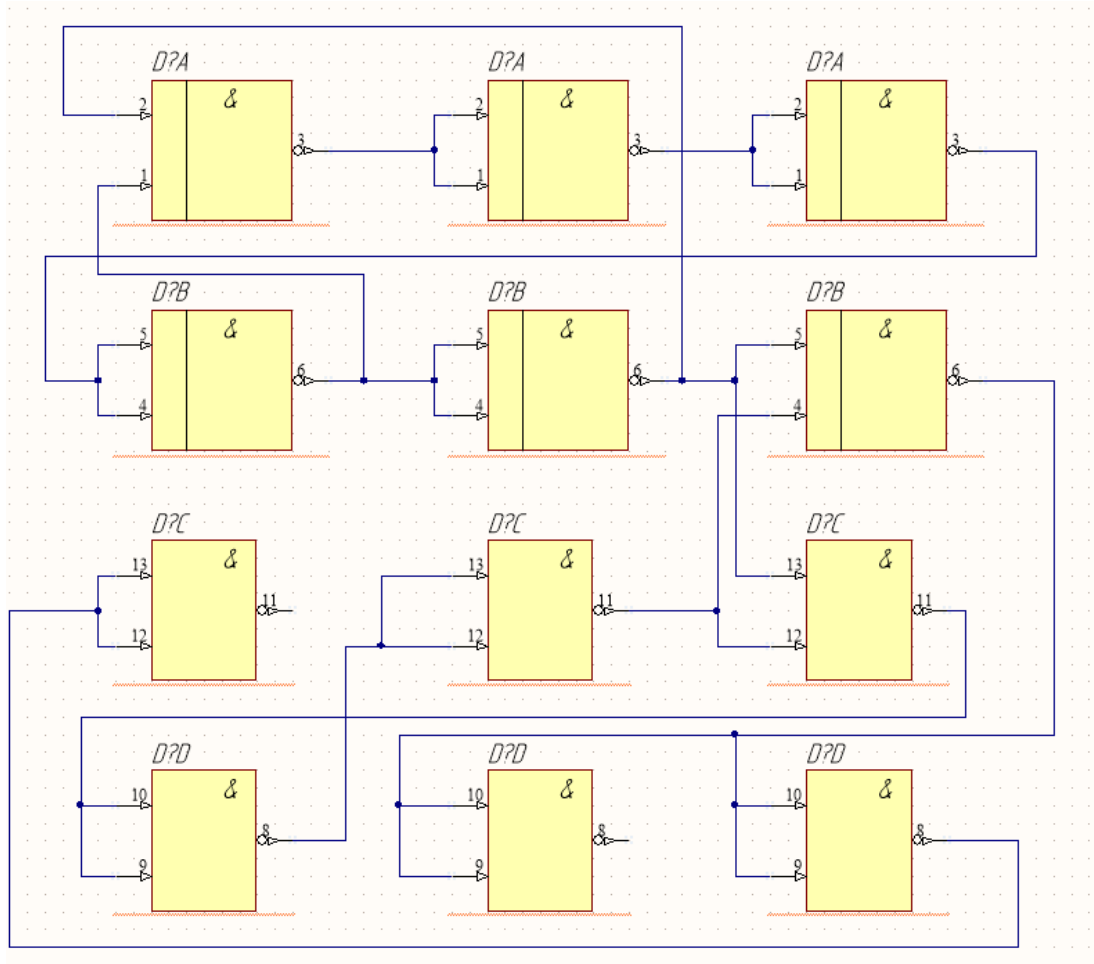


Рис. 5.6 Соединение компонентов принципиальной схемы

После построения схемы элементы на ней еще не имеют позиционных обозначений. Чтобы их присвоить, выполнить команды **Tools /Annotate Schematics**. Появится окно **Annotate**. В окне поля **Order of Processing** выбрать **Down Then Across** (рис.5.7).

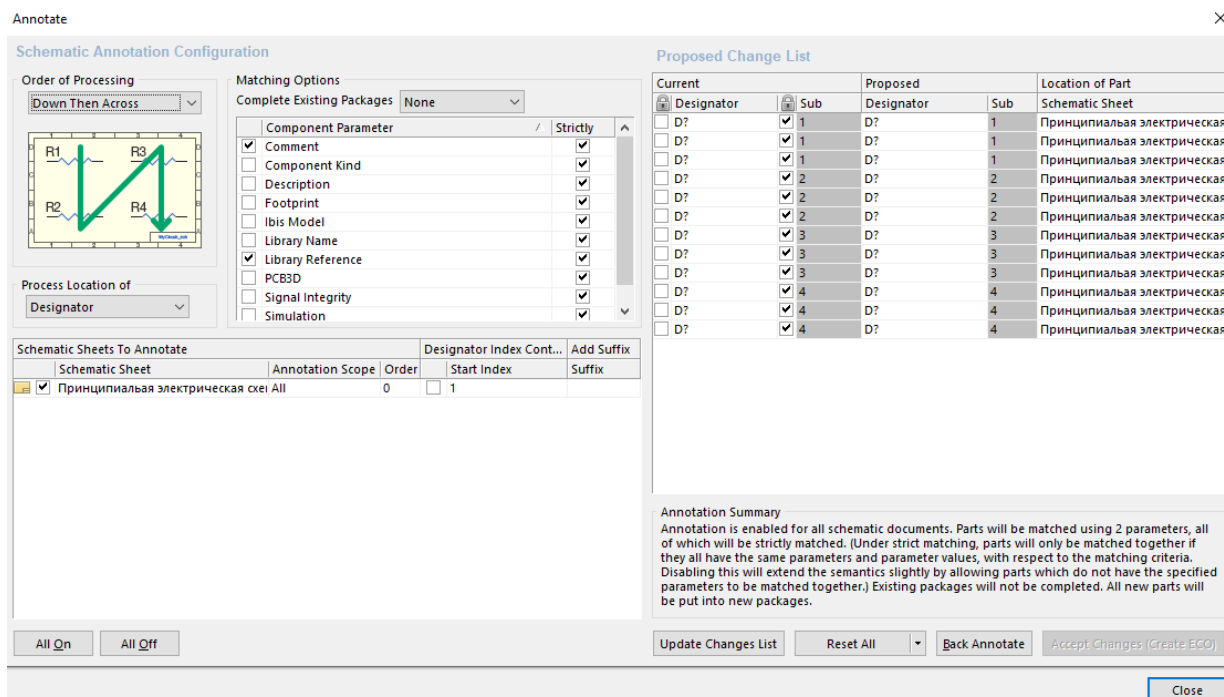


Рис.5.7 Присвоение позиционных обозначений

Нажать кнопку **Update Change List**. Появится окно **Information** (рис.5.8), в котором указано число изменений в схеме. Нажать **Ок**.

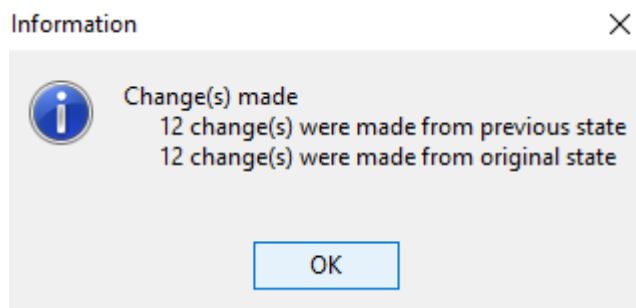


Рис.5.8 Отображение изменений в схеме

В нижней части этого окна нажать кнопку **Accept Changes (Create ECO)**. Откроется окно **Engineering Change List**, в котором указаны изменения позиционных обозначений на схеме. Слева внизу этого окна нажать кнопку **Execute Changes**. В колонке **Status** в двух столбцах **Check** и **Done** появятся галочки, что свидетельствует об отсутствии ошибок и о выполненном изменении (рис.5.9). Нажать кнопку **Close**.

Engineering Change Order

Modifications				Status		
Enable	Action	Affected Object	Affected Document	Check	Done	Message
<input checked="" type="checkbox"/>	Annotate Component(12)					
<input checked="" type="checkbox"/>	Modify	D7(1) -> D1(1)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(1) -> D2(1)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(1) -> D3(1)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(2) -> D1(2)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(2) -> D2(2)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(2) -> D3(2)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(3) -> D1(3)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(3) -> D2(3)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(3) -> D3(3)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(4) -> D1(4)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(4) -> D2(4)	In	Принципиальная электрическая схем	✓	✓
<input checked="" type="checkbox"/>	Modify	D7(4) -> D3(4)	In	Принципиальная электрическая схем	✓	✓

Validate Changes Execute Changes Report Changes... Only Show Errors Close

Рис. 5.9 Применение изменений в схеме

Закрывать следующее окно. На схеме появятся новые позиционные обозначения. Рядом с измененными новыми позиционными обозначениями мелким шрифтом будут указаны старые обозначения (рис.5.10).

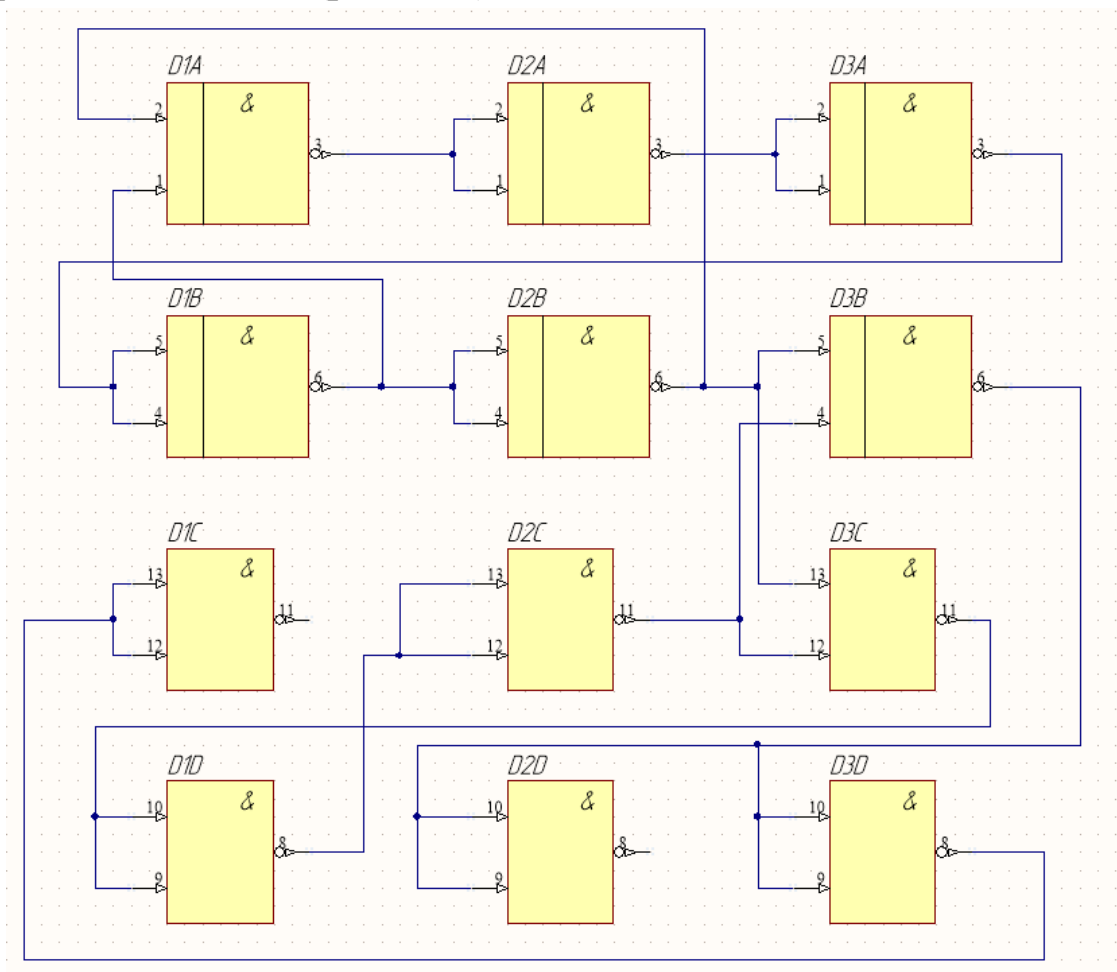


Рис. 5.10 Вид принципиальной схемы с исправленными позиционными обозначениями

Схема готова. Выполнить **File/Save All**. Затем компилируем схему командами **Project (C) / Compile PCB Project Печатная плата.PrjPCB**. Далее выполнить команды **System / Messages**. Появится окно **Messages**, в котором будут показаны все предупреждения и ошибки (рис.5.11).

Class	Document	Source	Message	Time	Date	No.
[Warni...]	Принципиаль...	Compi...	Off sheet at 70mm,300mm	21:09:32	29.03.2021	1
[Warni...]	Принципиаль...	Compi...	Off sheet at 70mm,332.5mm	21:09:32	29.03.2021	2
[Warni...]	Принципиаль...	Compi...	Off sheet at 71mm,365mm	21:09:32	29.03.2021	3
[Warni...]	Принципиаль...	Compi...	Off sheet at 72mm,400.5mm	21:09:32	29.03.2021	4
[Warni...]	Принципиаль...	Compi...	Off sheet at 117.5mm,300mm	21:09:32	29.03.2021	5
[Warni...]	Принципиаль...	Compi...	Off sheet at 117.5mm,332.5mm	21:09:32	29.03.2021	6
[Warni...]	Принципиаль...	Compi...	Off sheet at 118.5mm,365mm	21:09:32	29.03.2021	7
[Warni...]	Принципиаль...	Compi...	Off sheet at 119.5mm,400.5mm	21:09:32	29.03.2021	8
[Warni...]	Принципиаль...	Compi...	Off sheet at 162.5mm,300mm	21:09:32	29.03.2021	9
[Warni...]	Принципиаль...	Compi...	Off sheet at 162.5mm,332.5mm	21:09:32	29.03.2021	10
[Warni...]	Принципиаль...	Compi...	Off sheet at 163.5mm,365mm	21:09:32	29.03.2021	11
[Warni...]	Принципиаль...	Compi...	Off sheet at 164.5mm,400.5mm	21:09:32	29.03.2021	12
[Info]	Печатная плат...	Compi...	Compile successful, no errors found.	21:09:32	29.03.2021	13

Рис. 5.11 Окно сообщений, показывающее наличие ошибок

Создание линии групповых соединений

В том случае, если схема сложная, число цепей может быть, значительное и простая их разводка на чертеже затушевывает его и тем самым делает трудным для чтения. Поэтому в таких случаях используется линия групповых соединений, т. е. проводится одна общая линия большей толщины, к которой присоединяются отдельные цепи. В местах подключения цепей к линии групповых соединений указываются номера входящих и выходящих цепей.

В рассматриваемом примере введем такую линию групповых соединений (шину). Для этого выполнить команды **Place / Bus** и курсором указать начало линии (слева сверху) и щелкнуть левой клавишей манипулятора (ЛК), затем провести ее до поворота, щелкнуть ЛК и так провести всю линию. Затем в местах подключения цепей к шине командами **Place / Bus entry** установить значок подключения и подвести к шине подключаемые цепи командами **Place/ Wire** (рис. 5.12).

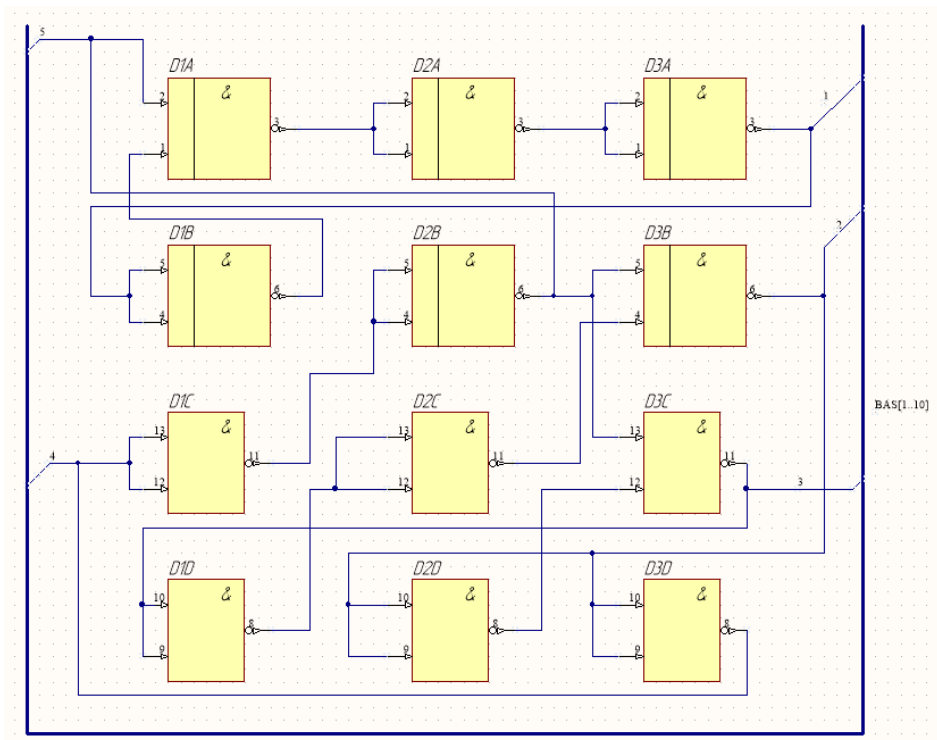


Рис. 5.12 Объединение соединений шинами

После этого присвоить метки все цепям, подключенным к линии групповых соединений (шине), а также и самой шине. Для этого выполнить команды **Place / Net Label** и щелкнуть ЛК по каждой цепи в месте входа ее в шину, поставить над цепью метку **Net Label** с номером, а затем и в месте выхода цепи из нее. Далее такую же метку присвоить и шине.

После этого надо в местах меток указать номера цепей, а на шине указать, что это шина и число подключенных к ней цепей. Для этого щелкнуть дважды ЛК по номеру шины и в открывшемся окне указать **BAS [1..10]** (рис. 5.13). При этом число входящих цепей указывается в квадратных скобках с первоначальным номером цепи, например от 1 и до цифры, превышающей число входящих цепей. В данном примере пять подключений, а указано 10. Сделано это на случай возможного увеличения таких цепей.

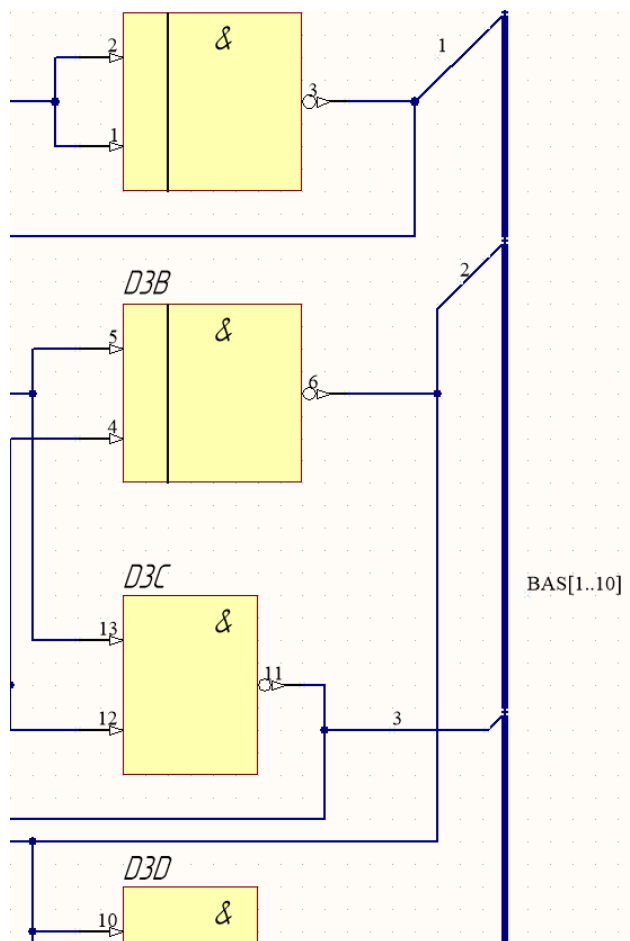


Рис. 5.13 Настройка шины

Полученную схему сохранить с соответствующим названием. Например, Схема электрическая принципиальная печатной платы.

Порядок выполнения работы

1. Запустить САПР Altium Designer;
2. Открыть редактор схем Schematic;
3. Настроить начальные установки;
4. Установить ЭРЭ электрической схемы;
5. Разместить на схеме шину и расставить метки цепям и шине;
6. Провести электрические цепи между остальными ЭРЭ.
7. Сохранить результат.

Содержание отчёта

1. Цель работы.
2. Сведения о графическом редакторе Schematic.
3. Порядок создания схемы электрической принципиальной.
4. Чертёж схемы.

5. Выводы.

Контрольные вопросы

1. Каким образом настраивается редактор Schematic?
2. Поясните назначение кнопок на панелях инструментов.
3. Как задается шаг сетки?
4. Как вызываются библиотечные элементы?
5. Каким образом размещаются на рабочем поле отдельные элементы и разные секции микросхем?
6. Каким образом задается на экране видимая сетка в виде линий или точек?
7. Как производится соединение выводов ЭРЭ электрическими цепями?
8. Как размещается на схеме линия групповых соединений (шина) и как помечается она?
9. Как размещаются на схеме метки цепям, подключенным к линии групповых соединений (шине)?
10. Каков порядок присвоения элементам схемы позиционных обозначений?
11. Как выполняется проверка схемы на отсутствие ошибок и что является признаком их отсутствия?
12. Каким образом выполняется вращение УГО элементов?
13. Каков порядок сохранения разработанной схемы и передачи её в редактор РСВ?

Цель работы: изучение методики размещения конструктивных элементов РЭС на печатных платах средствами графического редактора САПР **Altium Designer PCB**; приобретение навыков работы с ним при решении задачи размещения.

Основные настройки редактора

Выполнить основные настройки. Для этого открыть файл **Печатная плата.PCB.doc**. В рабочем поле графического редактора щелкнуть ПК. Откроется выпадающее меню, в котором выполнить команды **Options/ Board Options** (рис. 6.1).

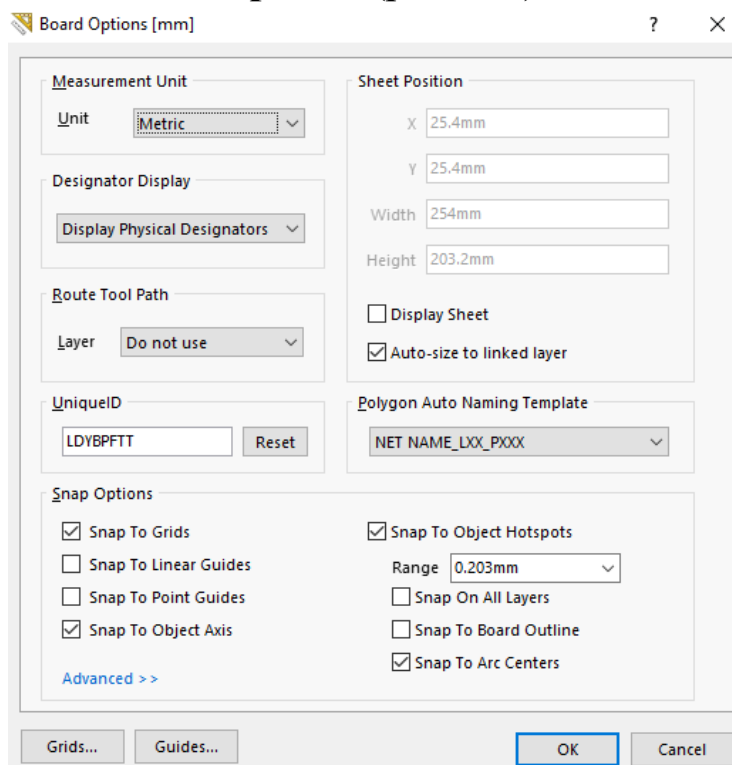


Рис.6.1 Окно настройки параметров платы

Зададим шаг сетки (ПК по плате, **Snap Grid\Grid Properties**) (рис.6.2).

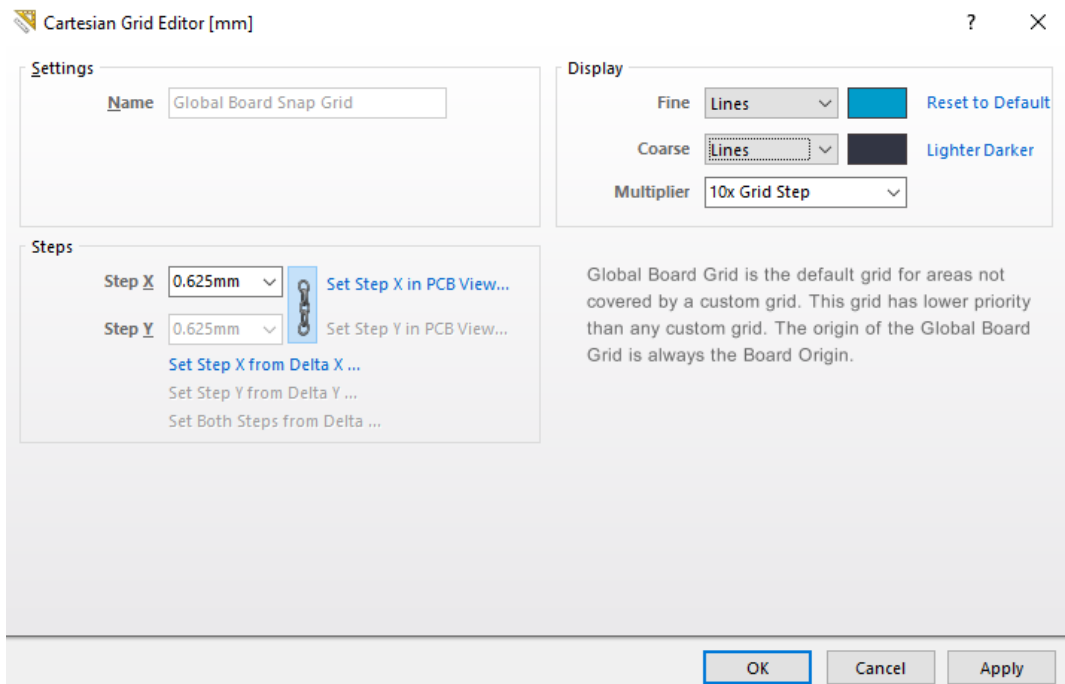


Рис.6.2 Настройка шага сетки

Зададим структуру платы. Для этого щелкнуть правой клавишей манипулятора (ПК) на рабочем поле и выполнить команды **Options/ Layer Stack Manager** (структурой печатной платы). Откроется одноименное окно с рисунком печатной платы (рис. 6.3).

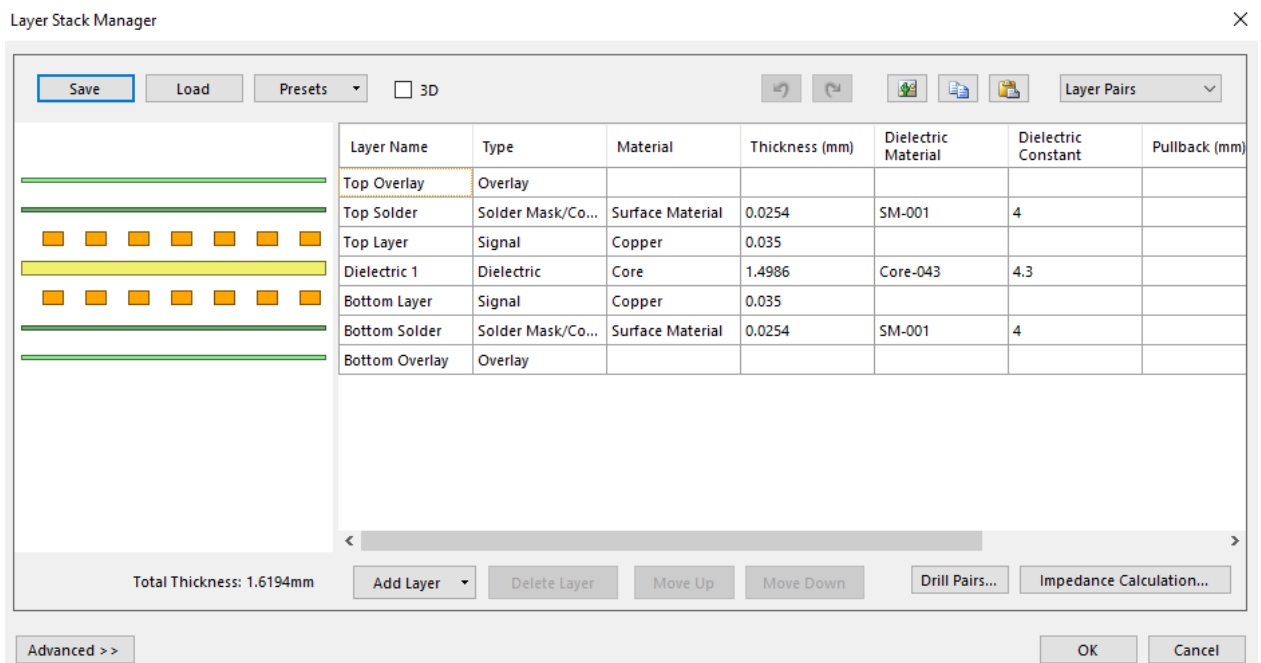


Рис.6.3 Настройка структуры платы

Выполнить основные настройки характеристик печатной платы согласно рисунку 6.4. Для этого в верхнем окне выбрать **Internal Layers Pairs**. Новые слои добавляются путём выбора слоя внесения (ЛК по нужному слою в списке **Layer Name**) и нажатием кнопки **Add Layer** (в выпавшем меню выбираем тип добавляемого слоя). Суммарная толщина получившейся платы – 0.97 (мм).

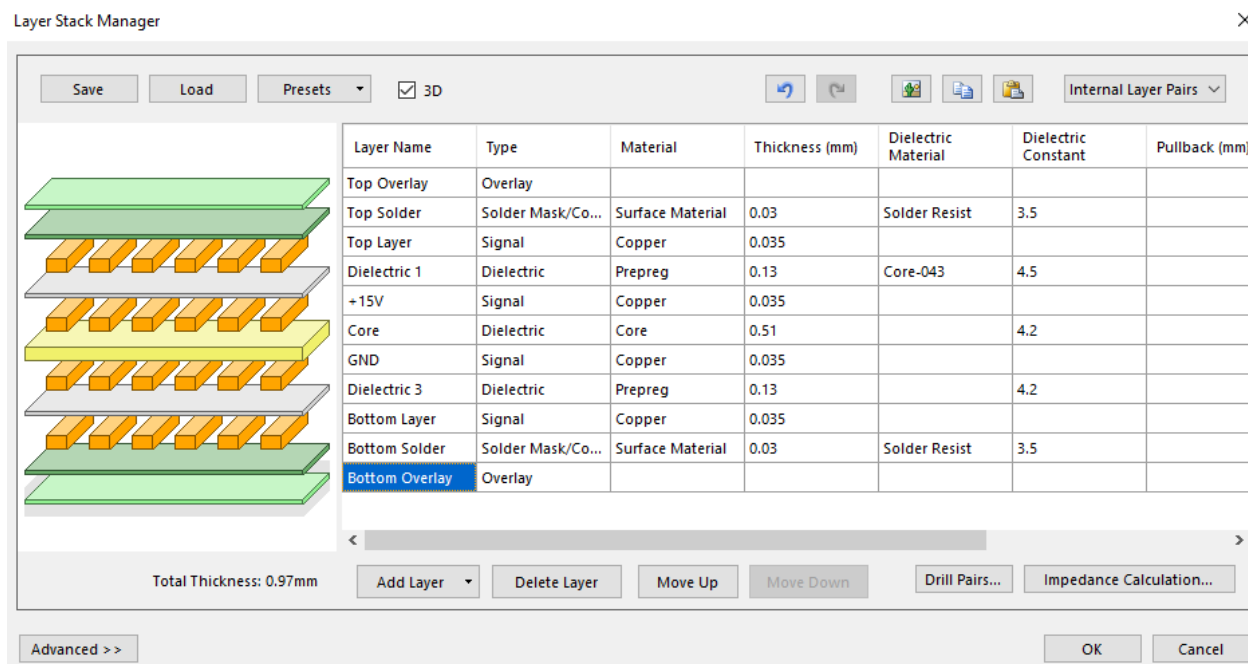


Рис. 6.4 Настройка параметров слоев платы

Размещение электро-радиоэлементов на печатной плате

Сформировать контур платы. Затем задать начало координат, выполнив команды **Edit/Origins/Set**. Нажать ЛК. Переключиться на слой **Mechanical 1**, командой **Place\Line** нарисовать контур платы нужного размера (40x40 мм). Далее, командой **Board Shape\ Define from selected objects** (рис. 6.5) обрезать плату до нужного размера (рис. 6.6).

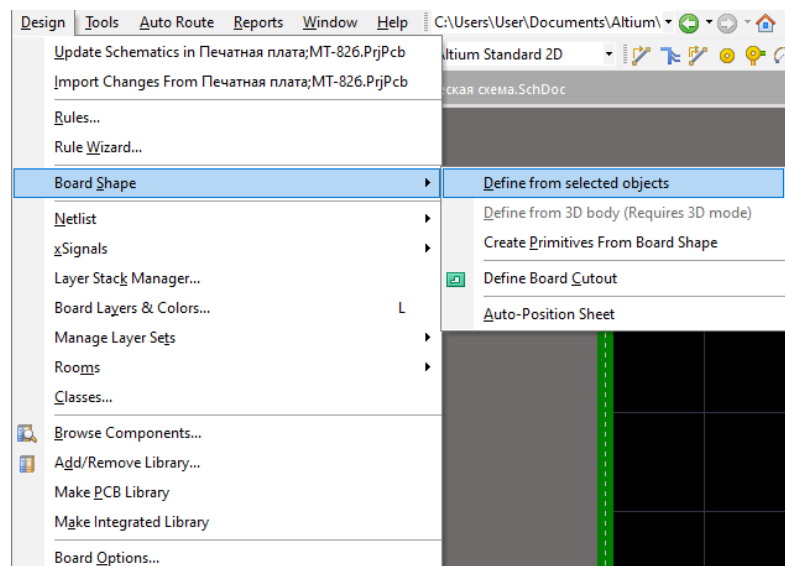


Рис.6.5 Определение контура платы

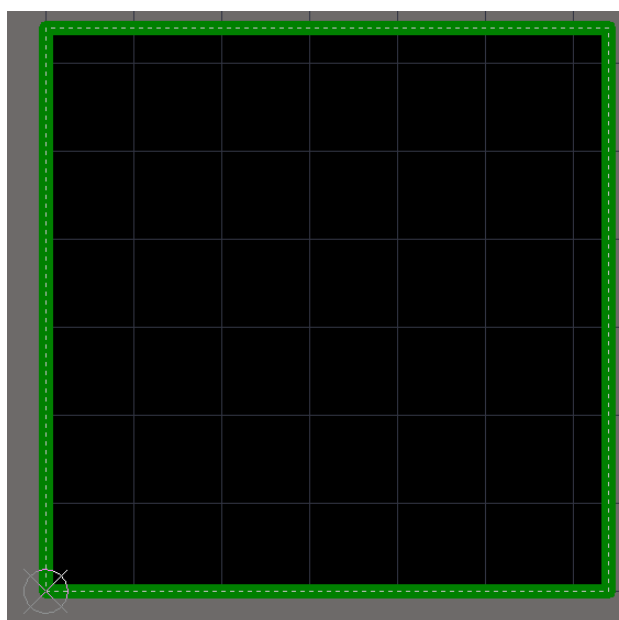


Рис. 6.6 Результат задания контура платы

Далее необходимо выполнить импорт разработанной электрической схемы в редактор РСВ. Для этого выполнить команды **Design / Import Changes From Печатная плата. PrjPcb**. После этого открывается окно **Engineering Change Order**. В нем нажать кнопку **Validate changes**, а затем **Execute Changes**. Если нет ошибок, то в разделе **Status** в колонках **Check** и **Done** появляются зелёные галочки (рис. 6.7). Нажать кнопку **Close**.

Это свидетельствует о том, что редактором РСВ схема электрическая принципиальная преобразована в схему соединения

корпусов ЭРЭ. Её рисунок появится справа снизу от контура созданной печатной платы (ПП) (рис. 6.8).

Engineering Change Order

Modifications					Status		
Enable	Action	Affected Object	Affected Document	Check	Done	Message	
Add Components(3)							
<input checked="" type="checkbox"/>	Add	D1	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	D2	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	D3	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
Add Nets(10)							
<input checked="" type="checkbox"/>	Add	3	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	4	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	5	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	NetD1_1	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	NetD1_3	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	NetD1_4	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	NetD1_8	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	NetD2_3	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	NetD2_9	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
<input checked="" type="checkbox"/>	Add	NetD2_11	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
Add Component Classes(1)							
<input checked="" type="checkbox"/>	Add	Принципиальная электрическая схем	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
Add Net Classes(1)							
<input checked="" type="checkbox"/>	Add	BAS[1..10]	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		
Add Rooms(1)							
<input checked="" type="checkbox"/>	Add	Room Принципиальная электрическая схем	To Печатная плата.PcbDoc	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>		

Validate Changes Execute Changes Report Changes... Only Show Errors Close

Рис. 6.7 Добавление элементов в проект платы

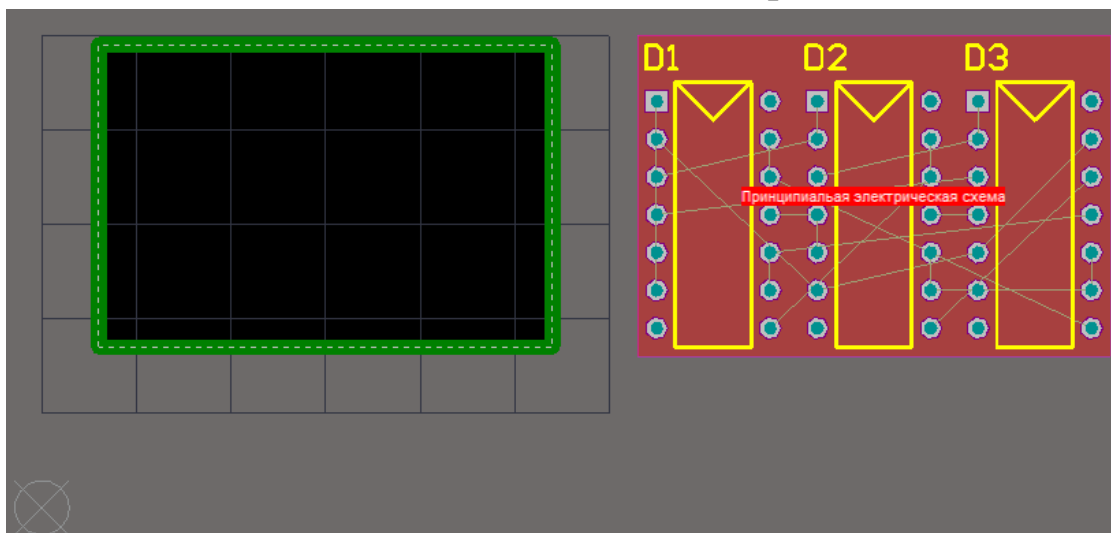


Рис. 6.8 Результат добавление элементов

После этого можно расставлять ЭРЭ на ПП. Выделять элементы для размещения необходимо щелчком ЛК по выбранному элементу. Он становится полупрозрачным. Для размещения выбранного элемента в нужное место печатной платы, достаточно навести на него курсор и, при нажатой ЛК, переместить в заданную точку. Вращать элемент можно нажатием на клавишу **Space**. Шаг поворота задается в настройках **DXP / Preferences/ PCB Editor**, щелкнуть дважды ЛК и выбрать **General / Rotation Step – 45** градусов (рис. 6.9).

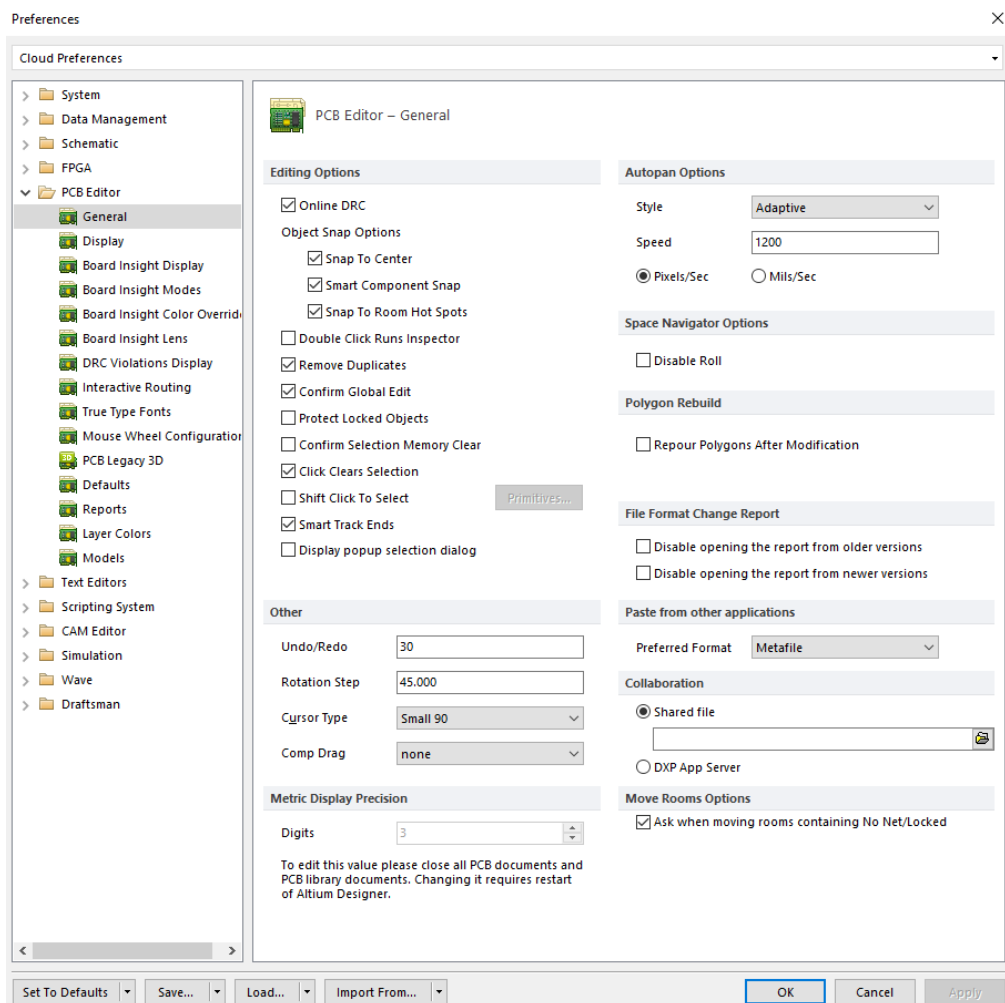


Рис. 6.9 Настройка параметров проекта платы

Установить ЭРЭ на плату. В процессе размещения позиционные обозначения **D?** ЭРЭ целесообразно устанавливать в пределах площади элементов. Для этого выбрать слой **Top Overlay**, щелкнув ЛК по позиционному обозначению, например **D1**, выделить его и переместить в контур микросхемы. Шрифт позиционного обозначения можно менять в процессе размещения, для этого достаточно щелкнуть дважды по **D?**. Вначале откроется окно с характеристиками позиционного обозначения. Затем щелкнуть ЛК по строке текста, например **D1**, надпись выделится, нажать ПК и выбрать **Properties**.

Откроется окно **Designator** (рис.6.10), в котором можно выбрать или задать необходимый шрифт. Для этого в поле **Font** выбрать **True Type**, а затем в поле **Select True True Font** шрифта в окне **Font Name** выбрать соответствующий шрифт.

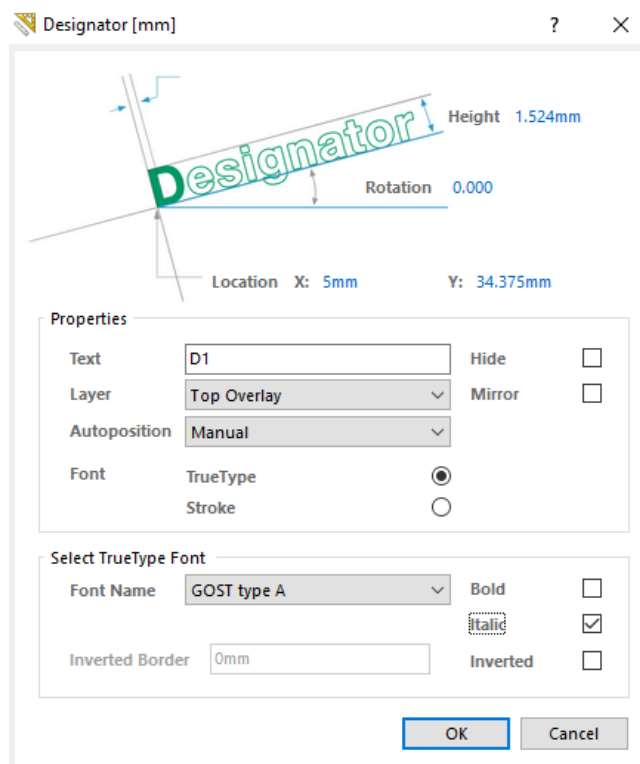


Рис.6.10 Настройка обозначений элементов

Для того чтобы все позиционные обозначения привести к одному типу шрифта, выделить любое позиционное обозначение ЛК, затем щелкнуть ПК и в выпавшем контекстном меню выбрать **Find Similar Objects**. Нажать ЛК. Появится одноименное окно, в котором высветятся все свойства, характерные для данного позиционного обозначения (рис.6.11).

Поскольку позиционные обозначения имеют все элементы на плате, в поиске по умолчанию примут участие все указанные элементы. Нажать кнопку **Ok**. Появится окно **PCB Inspector** в котором задать высоту шрифта 3,5 мм, ширину 0,3 мм, тип шрифта **Gost Type A** и тип шрифта **True Type Font**. Нажать **Enter** (Ввод).

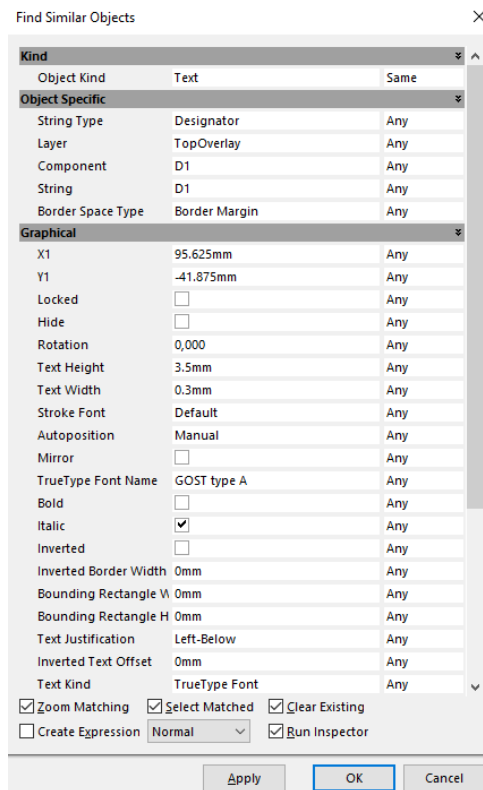


Рис. 6.11 Окно поиска подобных объектов **Find Similar Objects**

В результате получили размещение ЭРЭ на печатной плате, выводы которых соединены линиями в соответствии с заданной электрической схемой (рис.6.12).

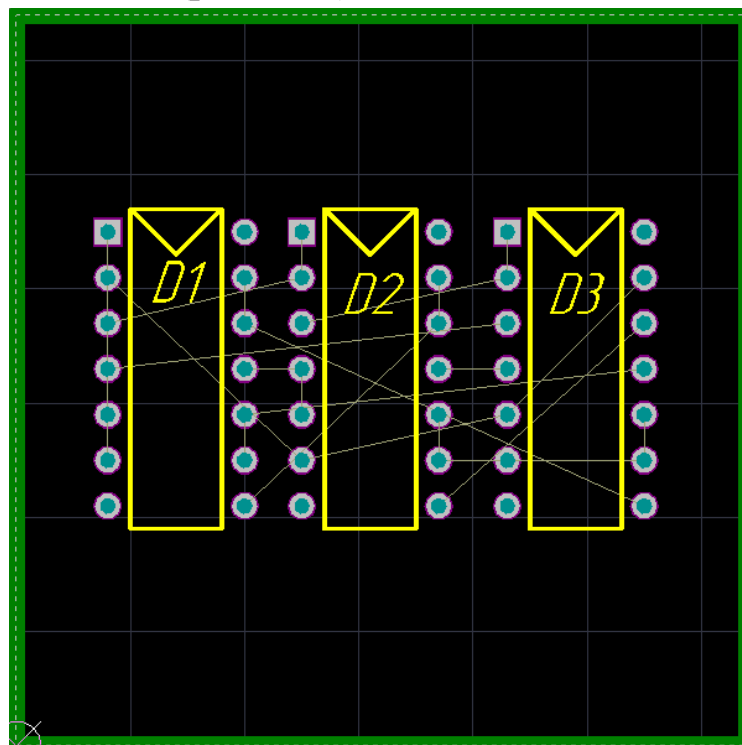


Рис. 6.12 Размещение элементов на плате

Задать размеры платы, соответствующие стандартному ряду плат. Для этого переключиться на слой Mechanical 1, выполнить команды **Place/Dimension/Linear** (рис.6.13), нажать клавишу TAB, откроется окно **Linear Dimension**, в котором задать **Text Position – Automatic**, **Unit – Millimeters**, параметры размерной стрелки, например, все по 0.2 мм, а высоту размера цифр 2.5 мм. Угол при размещении размера вдоль оси OX задать = 0, а вдоль оси OY = 90 (рис.6.14).

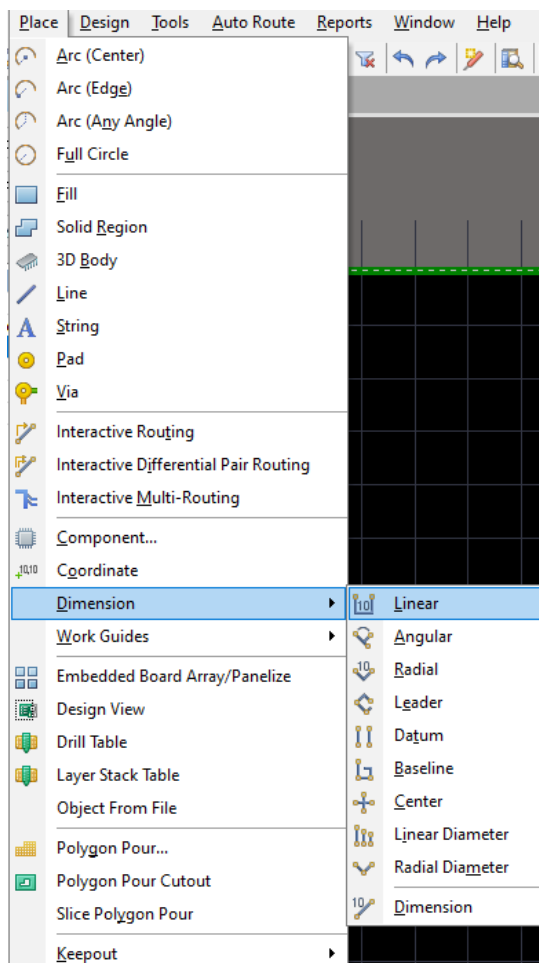


Рис.6.13 Задание размеров платы

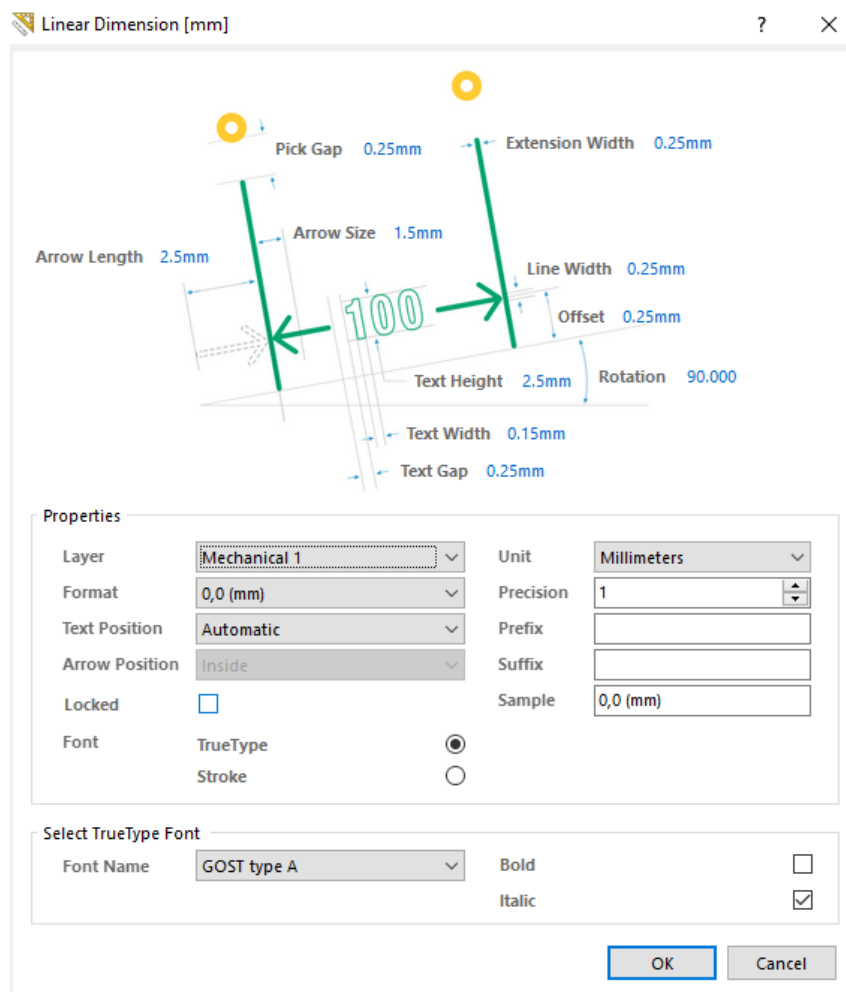


Рис. 6.14 Настройка параметров размеров платы

Если все действия были выполнены верно, то получим плату нужных размеров (рис.6.15).

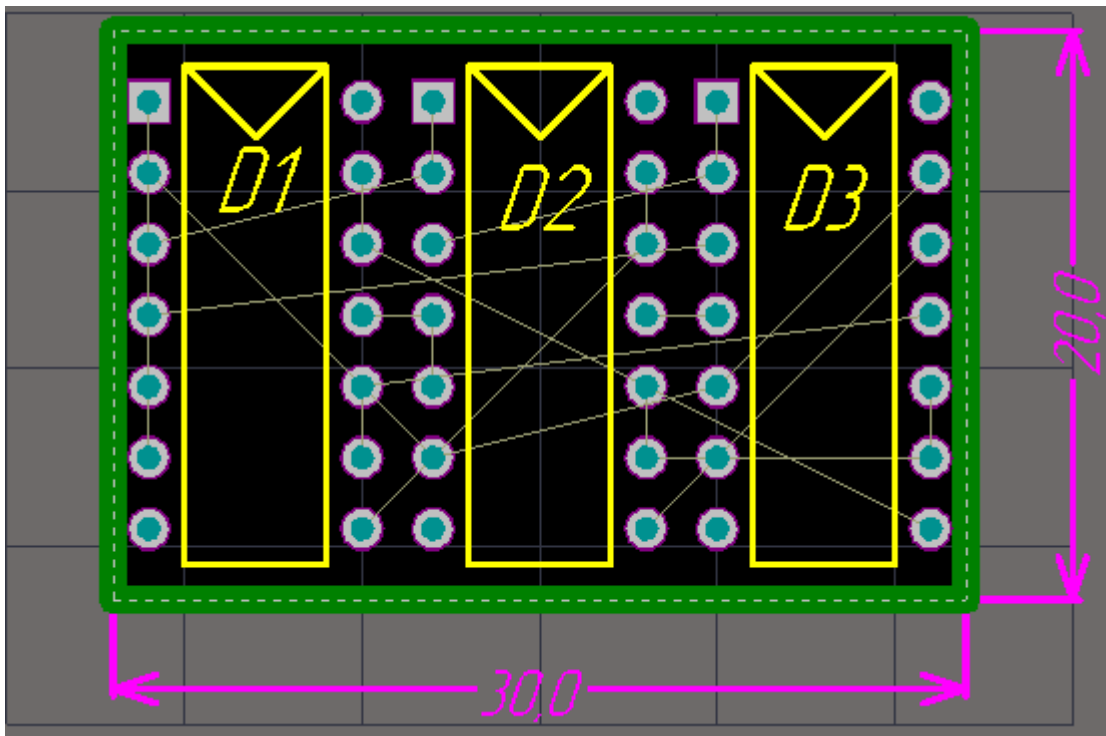


Рис.6.15 Итоговый вид платы с размещенными элементами

Порядок выполнения работы

1. Запускаем САПР Altium Designer.
2. Настраиваем начальные установки редактора.
3. Задаем характеристики печатной платы.
4. Выполняем импорт разработанной электрической схемы в редактор РСВ.
5. Выводим контур платы (предварительно рассчитав коэффициент заполнения).
6. Выполняем размещение элементов.
7. Сохраняем результаты.

Содержание отчёта

1. Цель работы.
2. Сведения о редакторе РСВ.
3. Порядок настройки конфигурации.
4. Порядок задания характеристик печатной платы и размещения ЭРЭ.
5. Распечатки или эскизы размещения элементов на печатной плате.
6. Оценка результата размещения.
7. Выводы.

Контрольные вопросы

1. Поясните порядок настройки конфигурации редактора.
2. Как установить метрическую систему измерения?
3. Какими командами задается структура печатной платы?
4. Как задать свойства диэлектрика печатной платы?
5. Каким образом задаются дополнительные внутренние слои печатной платы?
6. Как формируется контур печатной платы?
7. Как выполняется импорт разработанной электрической схемы в редактор РСВ?
8. Каким образом выбираются и размещаются ЭРЭ на печатную плату?
9. Как выбирается тип шрифта?
10. В каком слое, и какими командами указываются размеры на ПП?
11. Какие параметры шрифта настраиваются при задании размеров ПП?

Лабораторная работа №7. ТРАССИРОВКА ПЕЧАТНЫХ ПЛАТ В САПР В АВТОМАТИЧЕСКОМ РЕЖИМЕ

Цель работы: изучение методики интерактивной трассировки печатных плат средствами графического редактора **Altium Designer PCB**; приобретение навыков работы с ним при решении задач трассировки.

Задание правил проектирования

Вначале необходимо задать правила трассировки. Для этого выполнить команды **Design / Rules**. Открывается окно **PCB Rules and Constraints Editor**, в котором в левой части указаны группы правил трассировки (рис. 7.1).

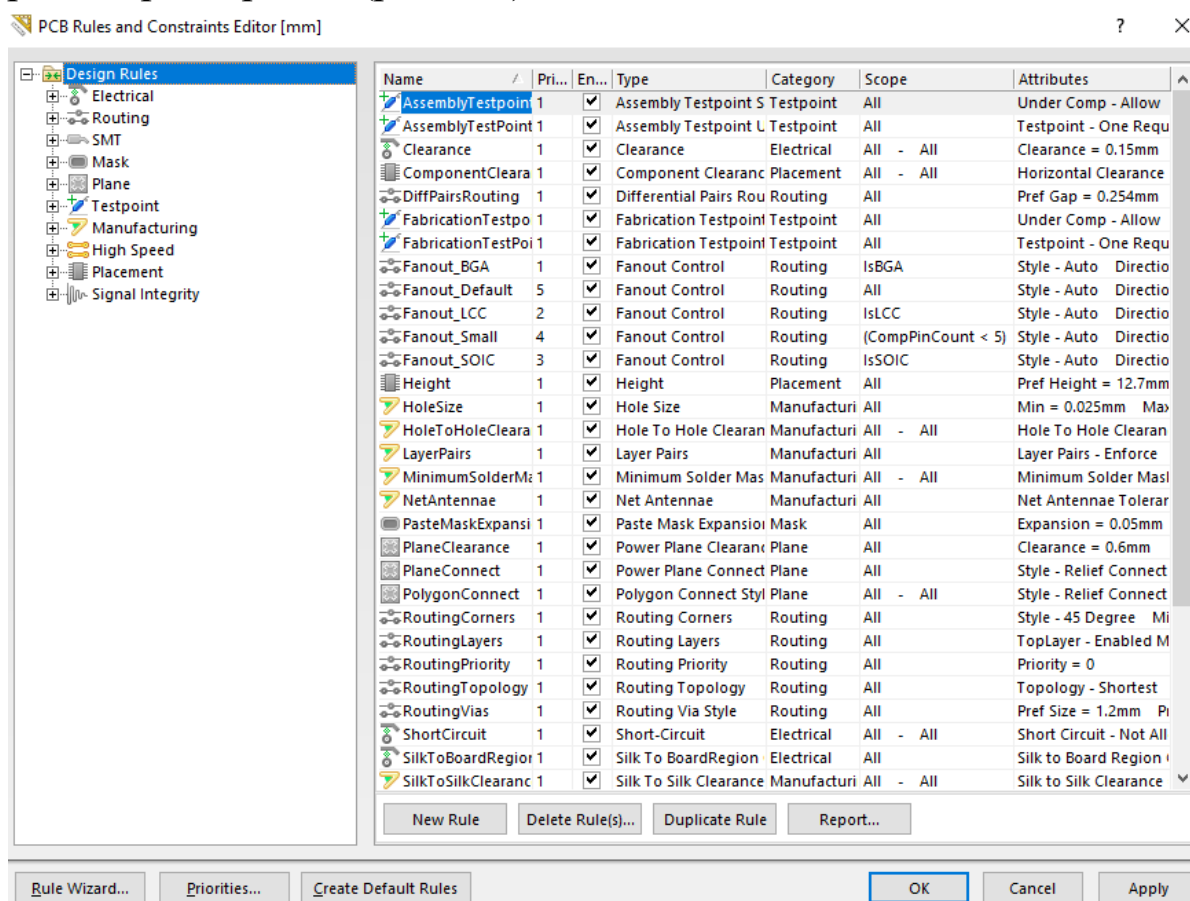


Рис. 7.1 Окно настройки правил трассировки

Для раскрытия каждой из групп правил проектирования необходимо щёлкнуть ЛК по знаку плюс перед названием правила.

Первая группа правил **Electrical**. В неё входят: задание зазоров (**Clearance**), короткое замыкание (**Short– Circuit**),

неразведённые цепи (**Un-Routed Net**) и не присоединённые контакты (**Un-Connected Pin**) (рис.7.2).

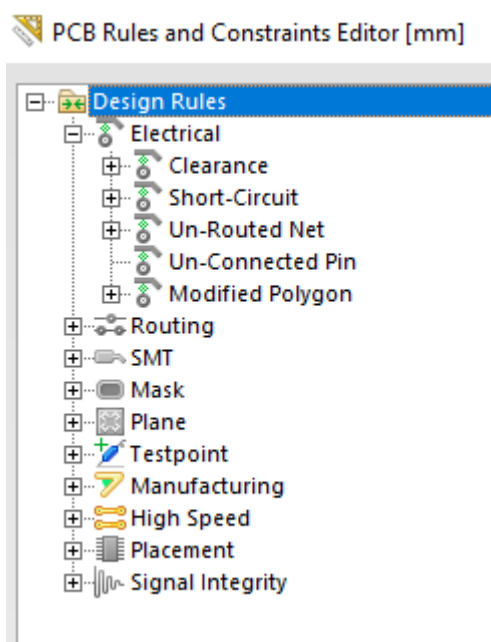


Рис. 7.2 Настройка правил проектирования

Вторая группа правил **Routing** (трассировка). В неё входят: задание ширины печатных проводников (**Width**), алгоритм трассировки (**Routing Topology**) (при открытии его появляется окно с графическим изображением соединённых контактов), приоритет трассировки (**Routing Priority**), разрешенные слои трассировки (**Routing Layers**), вариант построения углов трасс (**Routing Corners**), задание размеров переходных отверстий (**Routing Via Style**), правила подключения к контактной площадке (**Fanout Control**), трассировка дифференциальных пар (**Differential Pairs Routing**) (рис. 7.3).

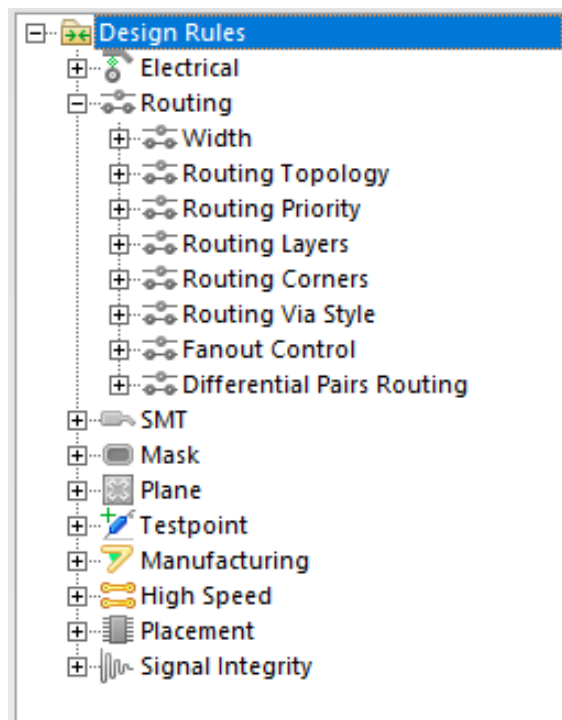


Рис. 7.3 Настройка правил соединений

Третья группа правил **SMT** – настройка размеров проводника, подключаемого к планарным контактным площадкам. Настройка расстояния от контактной площадки до поворота трассы (**SMD To Corner**), настройка минимального расстояния до переходного отверстия (**SMD To Plane**), настройка сужения ширины проводника (**SMD Neck-Down**) (рис. 7.4).

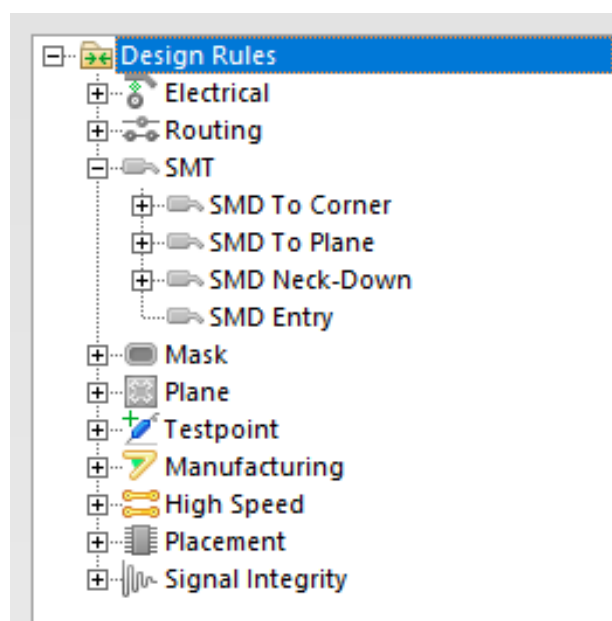


Рис. 7.4 Настройка параметров проводников

Четвертая группа правил **Mask**. В неё входят настройка зазоров для паяльной маски (**Solder Mask Expansion**) и настройка зазоров для паяльной пасты (**Paste Mask Expansion**) (рис. 7.5).

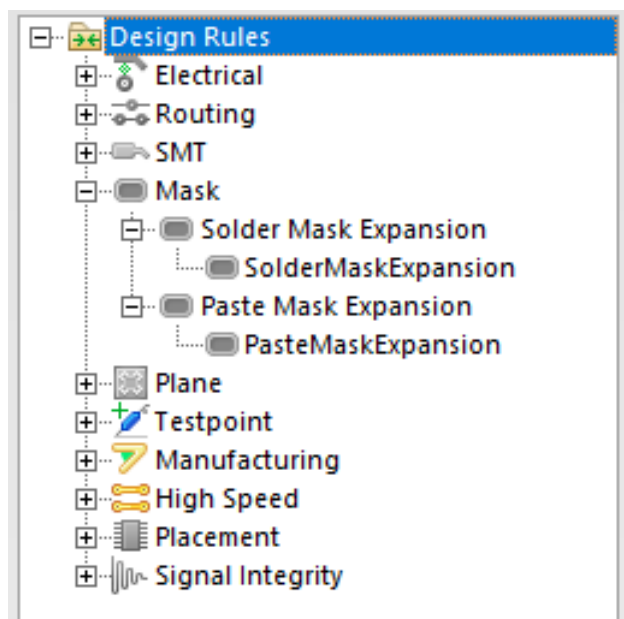


Рис.7.5 Настройка параметров маски

Пятая группа правил подсоединения полигонов и экранных слоёв **Plane**. В неё входят **Power Plane Connect Style** (стиль соединения переходных отверстий и контактных площадок со слоем питания), **Power Plane Clearance** (зазоры в слоях питания), **Polygon Connect Style** (стиль соединения переходных отверстий и контактных площадок с полигоном) (рис. 7.6).

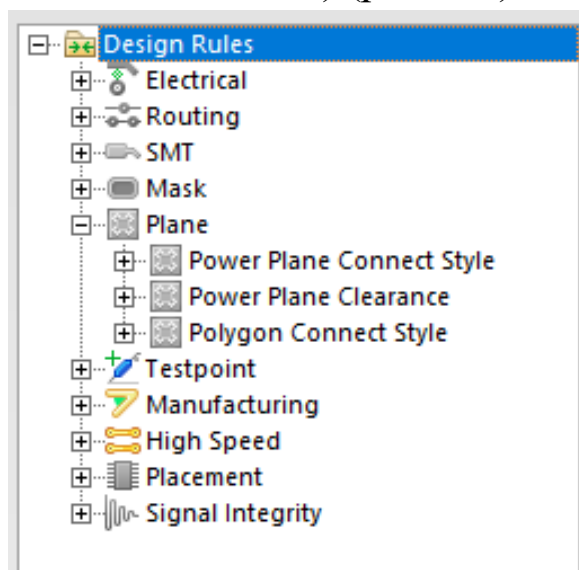


Рис. 7.6 Настройка экранов и полигонов

Группа **Testpoint** описывает разные виды контрольных точек (рис. 7.7).

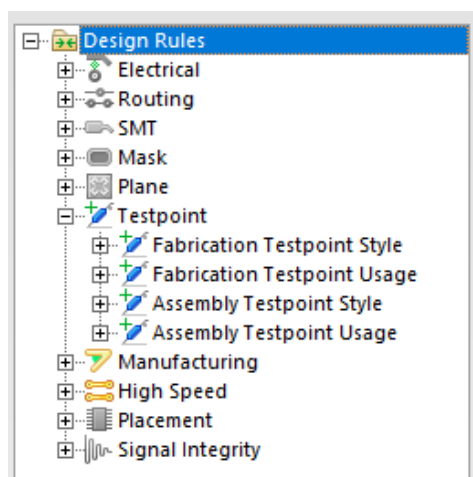


Рис. 7.7 Настройка параметров контрольных точек платы

Следующая группа **Manufacturing** учитывает следующие технологические условия производства. **Minimum Annular Ring** (минимальный размер контактной площадки), **Acute Angle** (ограничение на размер острых углов), **Hole Size** (диаметр отверстий), **Layer Pairs** (пары слоёв), **Hole to Hole Clearance** (совпадение и пересечение отверстий), **Minimum Solder Mask Silver** (минимальная ширина участка в защитной маске), **Silkscreen Over Component Pads** (зазор между маркировкой и вскрытыми от маски металлизированными контактными площадками), **Silk to Silk Clearance** (проверка зазоров на слое шелкографии), **Minimum copper width** (анализ участков металлизации, которые могут или не могут быть сформированы на этапе производства печатной платы), **Net Antennae** (определяет не подключённые участки трасс и дуг на сигнальных слоях) (рис.7.8).

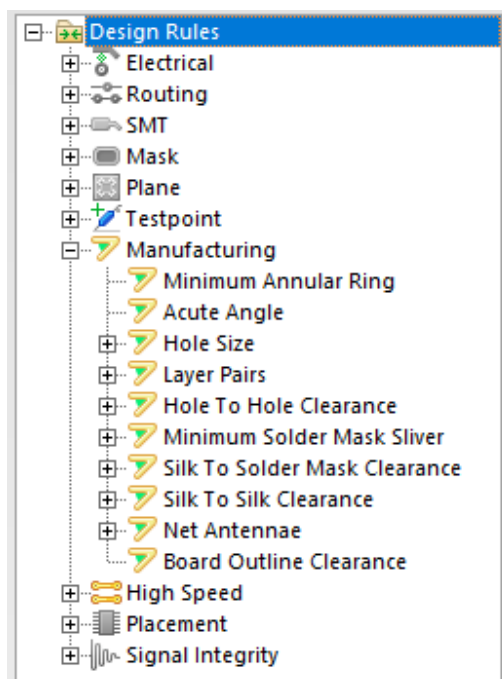


Рис. 7.8 Настройка технологических параметров платы

Задание правил трассировки для высокоскоростных цепей **High Speed. Parallel Segment** (длина параллельных трасс), **Length** (длина определённой цепи), **Matched Net Lengths** (настройка разницы в длине определённых цепей или дифференциальных пар), **Daisy Chain Stub Length** (настройка Т-образного соединения до контактной площадки), **Vias Under SMD** (разрешение переходного отверстия под контактной площадкой), **Maximum Via Count** (максимальное число переходных отверстий) (рис.7.9).

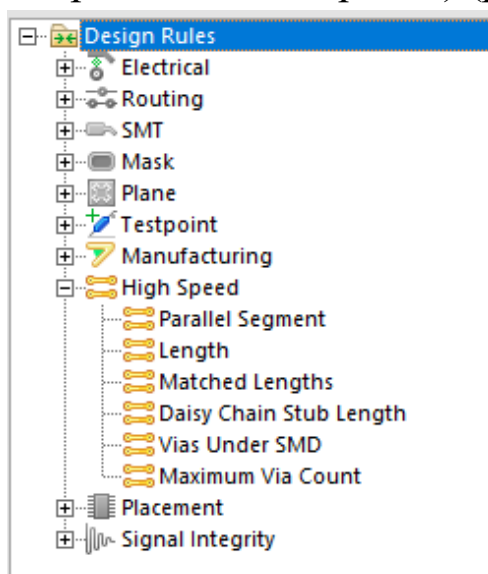


Рис. 7.9 Настройка параметров трассировки высокочастотных цепей

Группа задания правил размещения элементов на плате **Placement. Room Definition** (область размещения), **Component Clearance** (расстояние между компонентами), **Component Orientations** (ориентация компонентов), **Permitted Layers** (размещенные слои), **Nets to Ignore** (игнорируемые цепи), **Height** (высота) (рис.7.10).

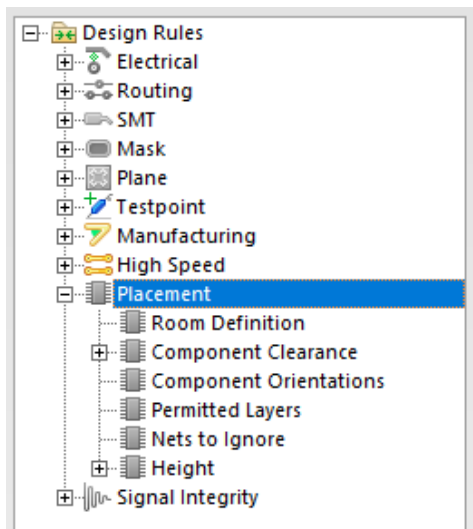


Рис. 7.10 Настройка правил размещения элементов на плате

Последняя группа **Signal Integrity** задает правила для моделирования электрических схем печатных плат (рис.7.11).

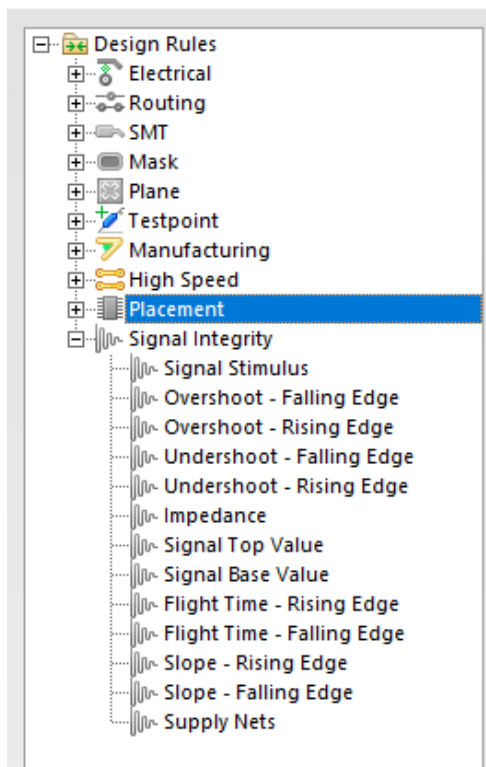


Рис. 7.11 Настройка правил моделирования схемы

Пример трассировки печатной платы

В данном проекте зададим следующие условия трассировки. Изготовить плату по четвертому классу точности. Поэтому в группе правил **Electrical** задать **Clearance** (зазор) 0.15 мм (рис.7.12).

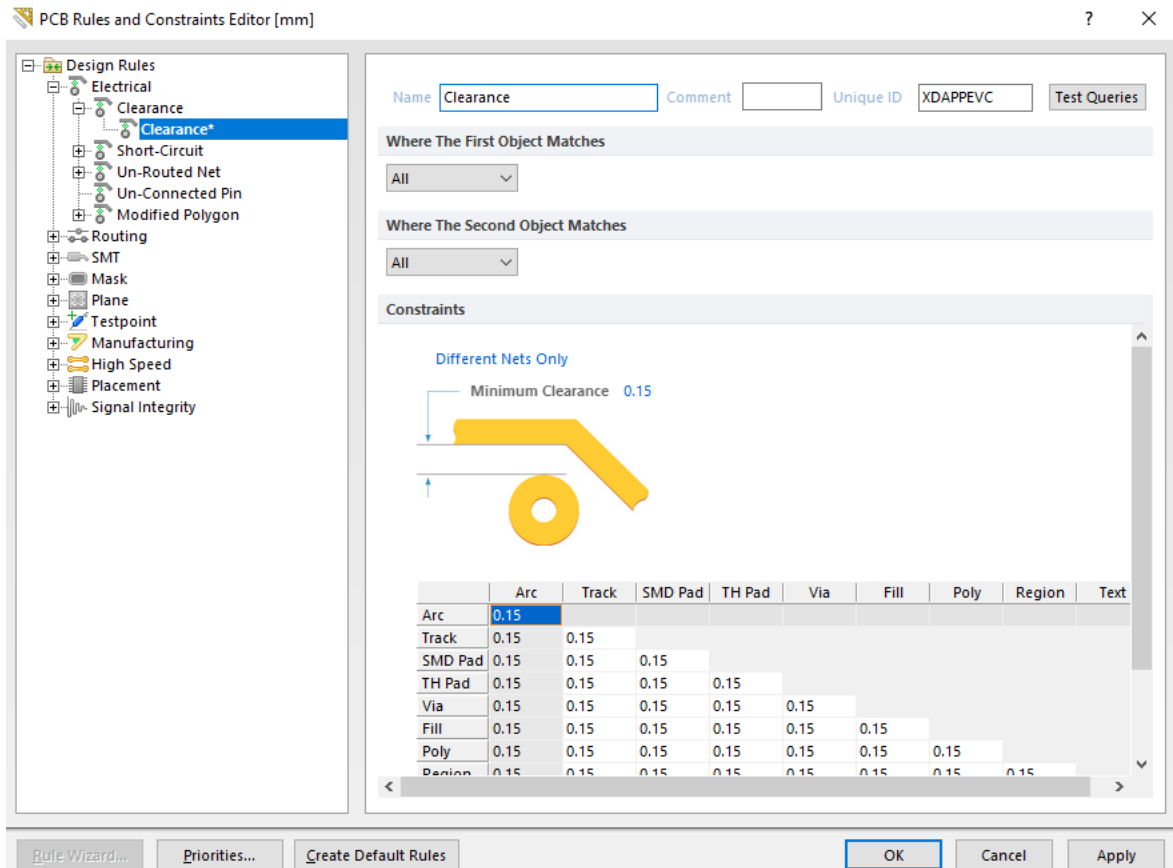


Рис. 7.12 Настройка зазора между проводниками

В группе **Short Circuit** убрать галочку с **Allow Short Circuit** (рис.7.13), а в группе неразведенные цепи – **Un-Routed Net** оставить по умолчанию.

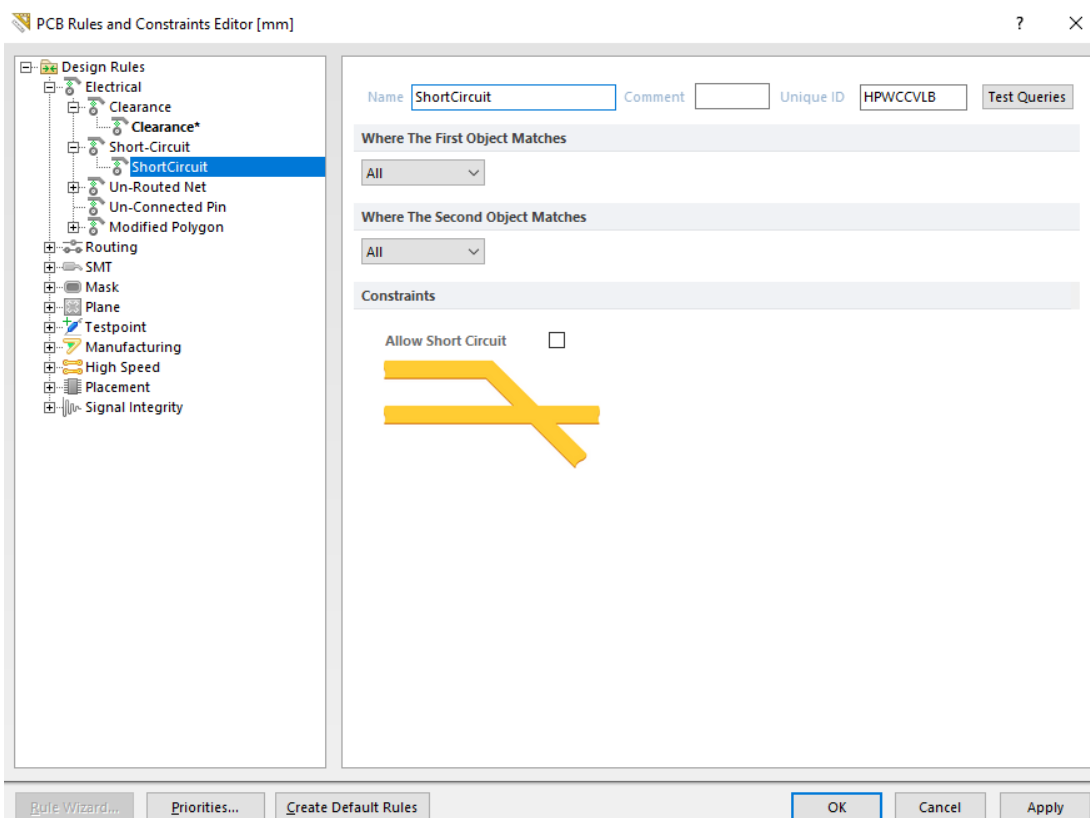


Рис. 7.13 Настройка правил пересечения проводников

В подгруппе **Width** группы **Routing** установим значение ширины проводника. Зададим в строках **Min Width**, **Preferred Width** и **Max Width** значение 0.15 мм. В итоге в таблице под данными строками будут отображены параметры проводника для каждого слоя. В нашем случае во всех слоях ширина проводника 0,15 мм (рис. 7.14).

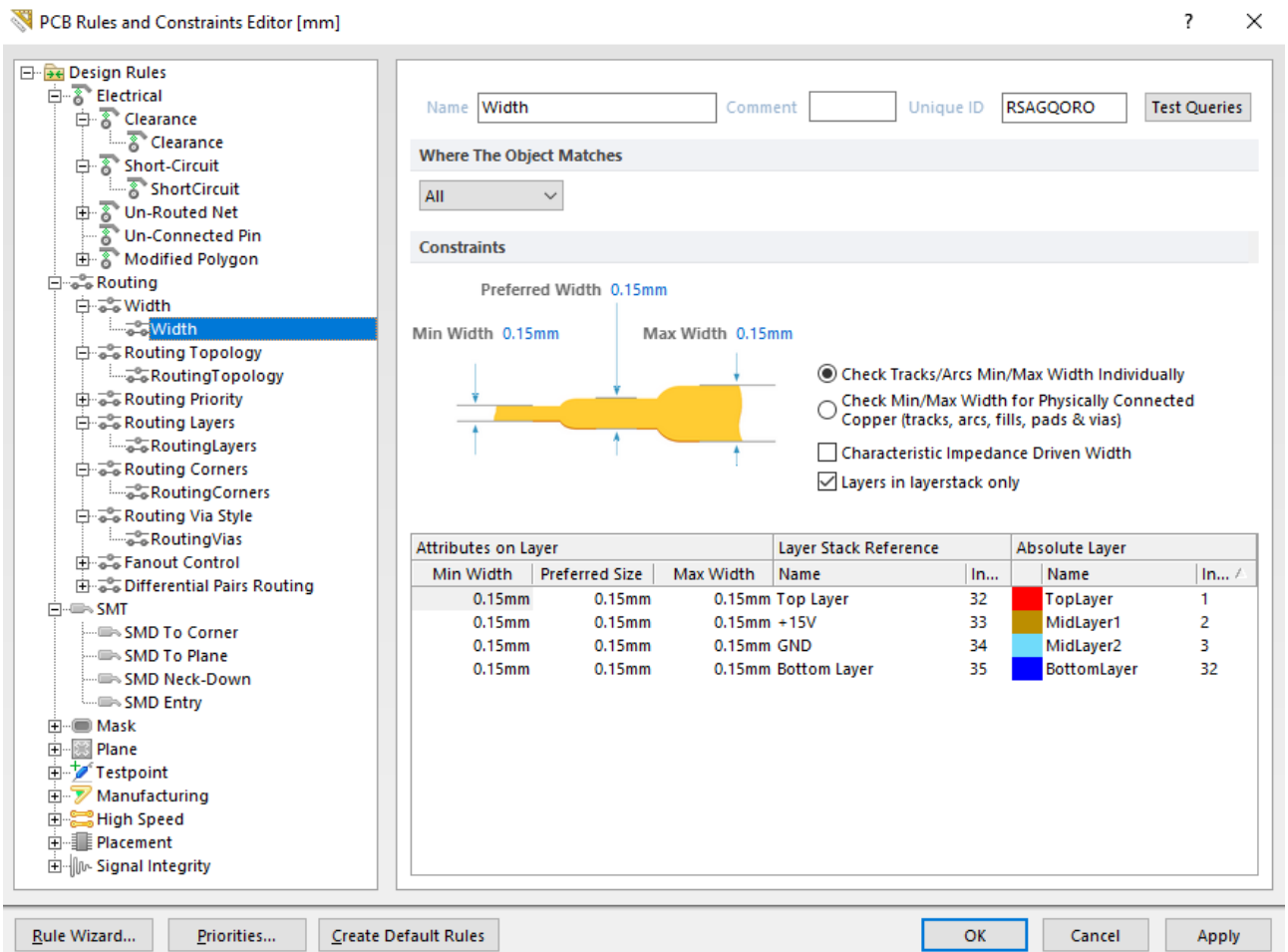


Рис.7.14 Настройка параметров ширины проводников

В подгруппе **Routing Topology** установить топологию **Shortest** (рис.7.15).

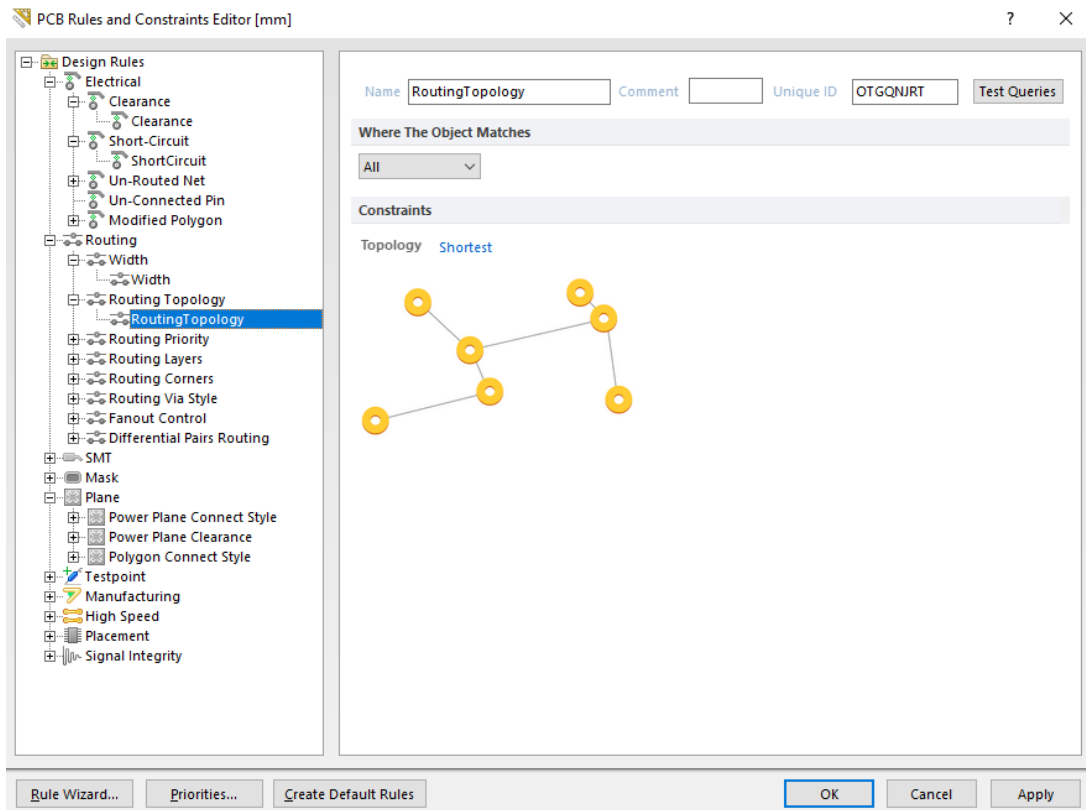


Рис. 7.15 Настройка правил построения топологии

В подгруппе **Routing Layers** разрешить трассировку только в слоях **Top Layer** и **Bottom Layer** (рис.7.16).

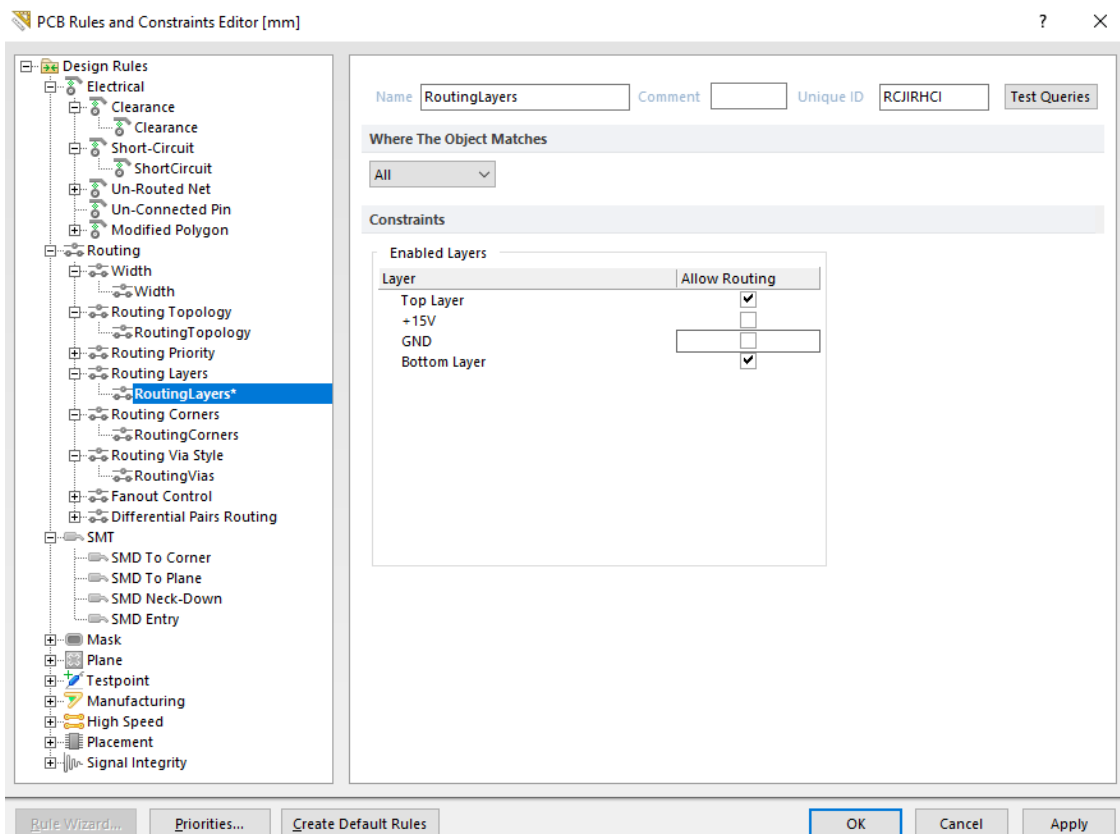


Рис. 7.16 Настройка правил трассировки

Routing Corners (трассировка углов) — стиль 45 градусов, скос и до по 3 мм (рис.7.17). **Routing Via Style** (трассировка типа отверстий).

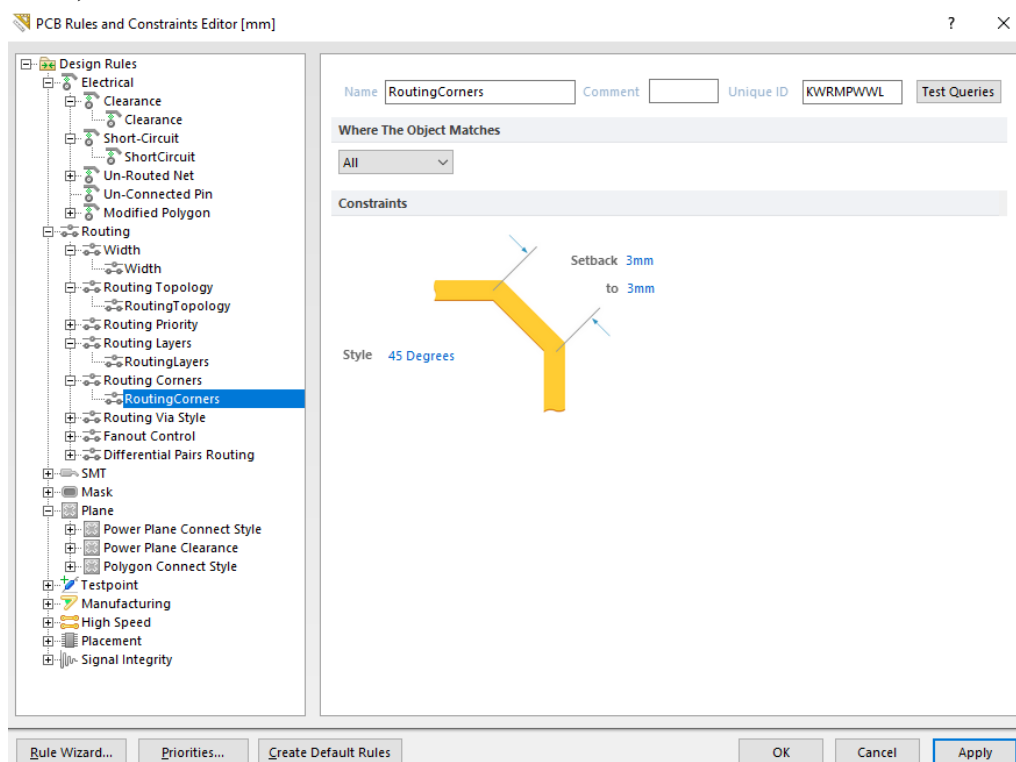


Рис. 7.17. Настройка трассировки углов

Routing Vias (трассировка переходных отверстий) — размеры указать в окошках (рис.7.18).

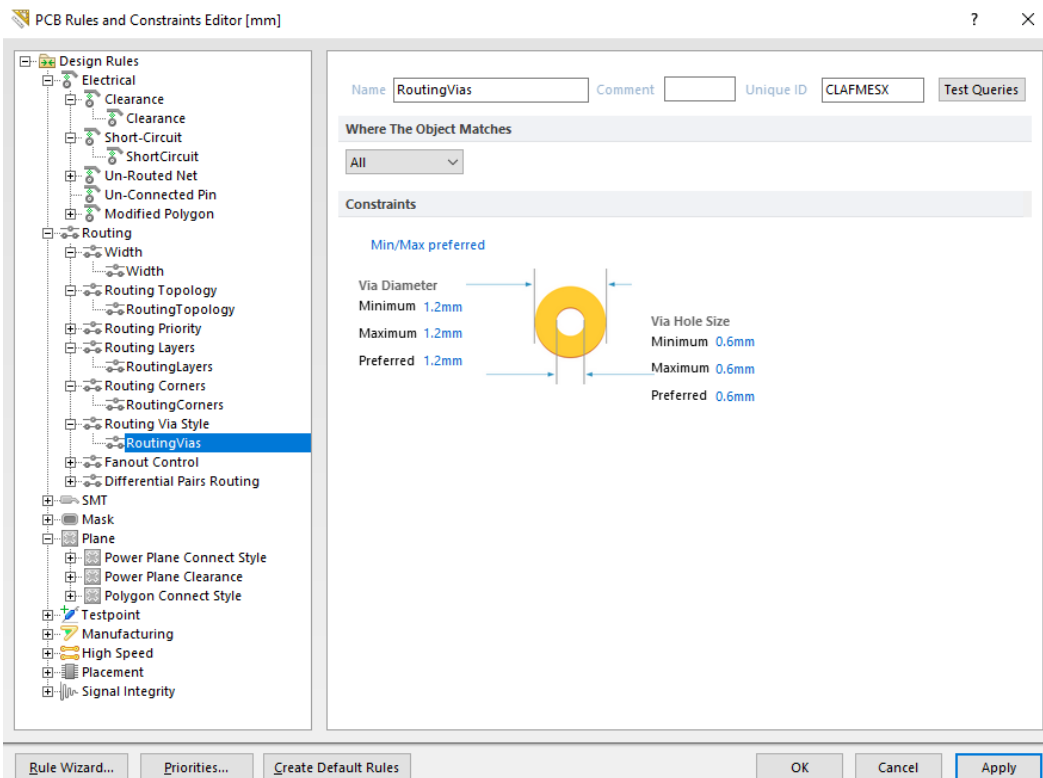


Рис.7.18 Правила для переходных отверстий

В группе **SMD** в подгруппе **SMD To Corner** (расстояние от планарного вывода до ближайшего поворота) — задать 1 мм (рис.7.19).

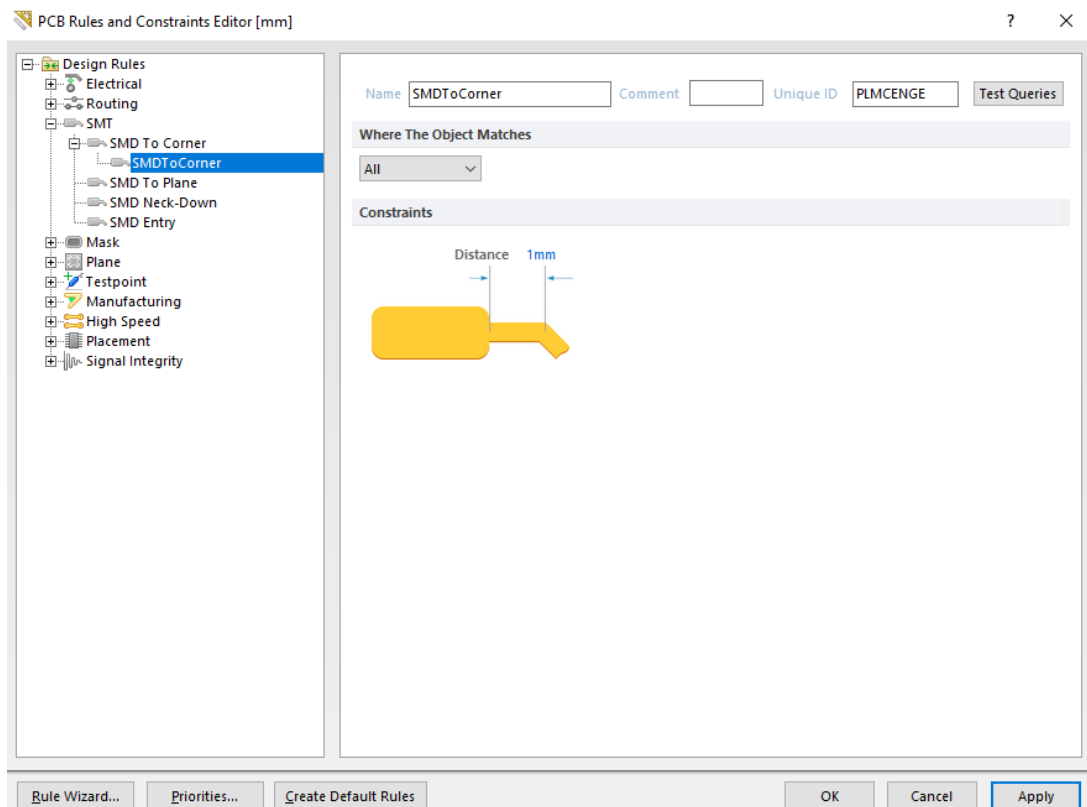


Рис. 7.19 Настройка параметров планарных выводов

В подгруппе **SMD To Plane** – 1 мм (рис. 7.20).

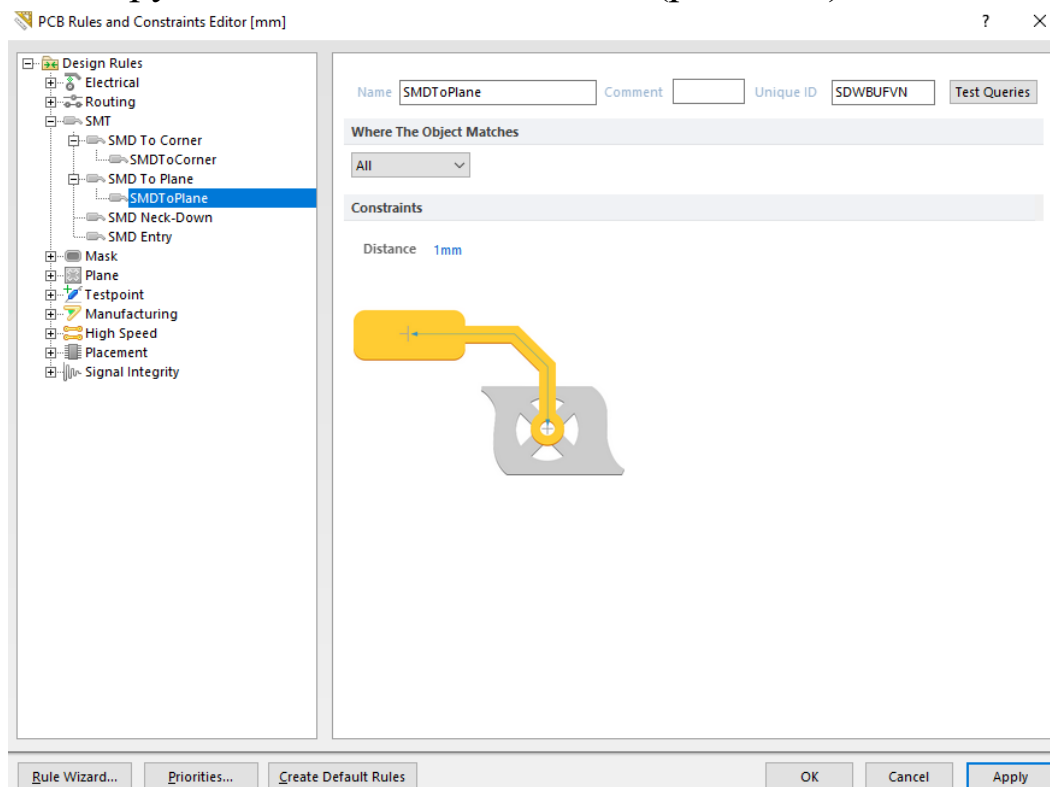


Рис. 7.20 Настройка параметров планарных выводов

В группе **Mask** подгруппы **Solder Mask Expansion** – 0,1 мм (рис.7.21).

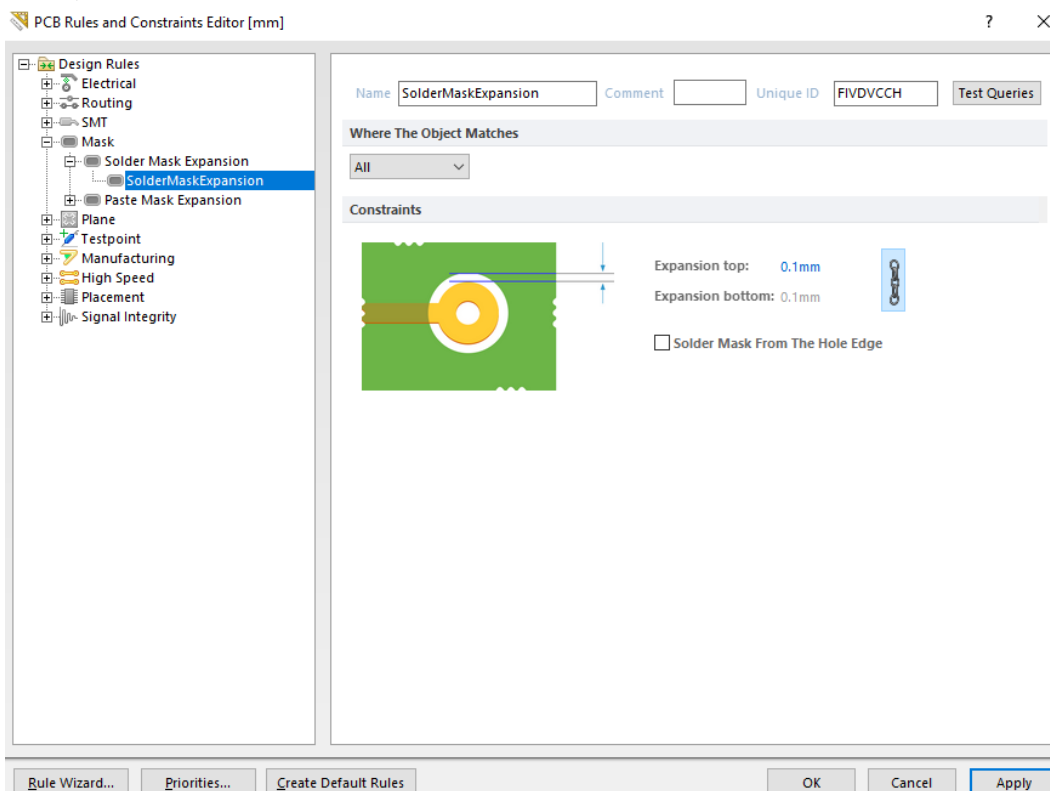


Рис. 7.21 Настройка зазора маски

В подгруппе **Paste Mask Expansion** – 0.05 мм (рис.7.22).

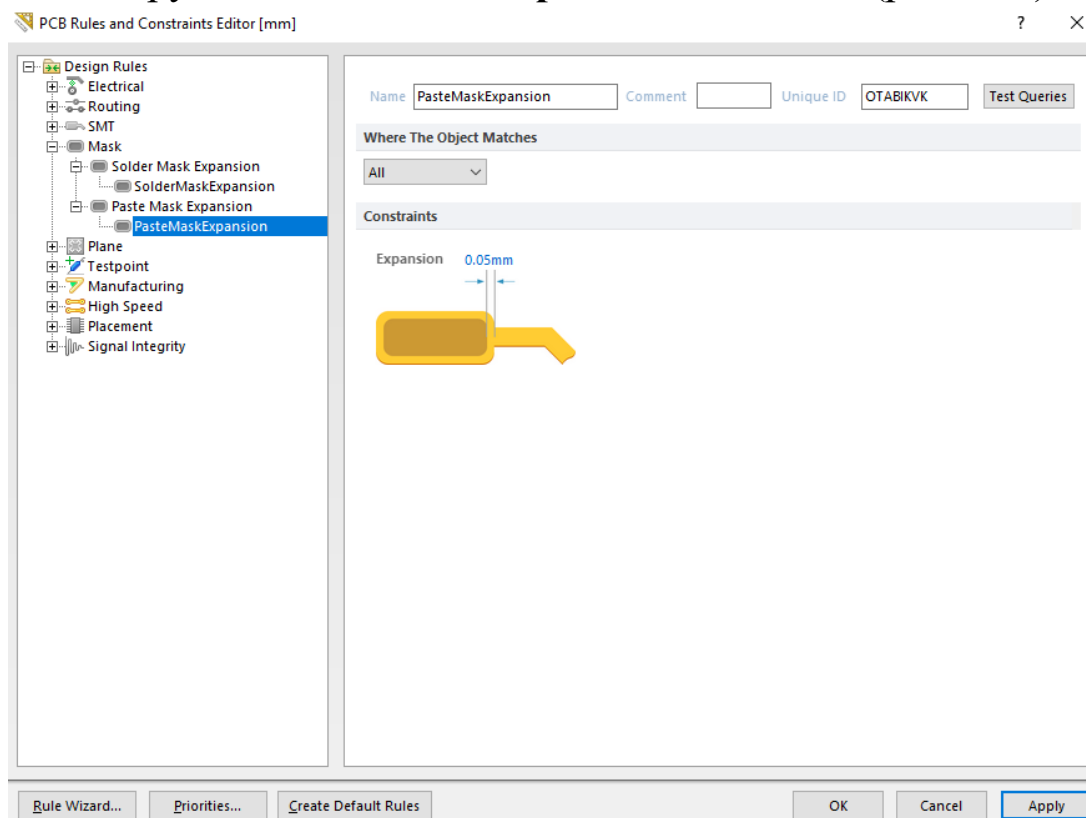


Рис. 7.22 Настройка расширения маски

В группе **Plane** подгруппа **Plane Connect**– согласно рис. 7.23.

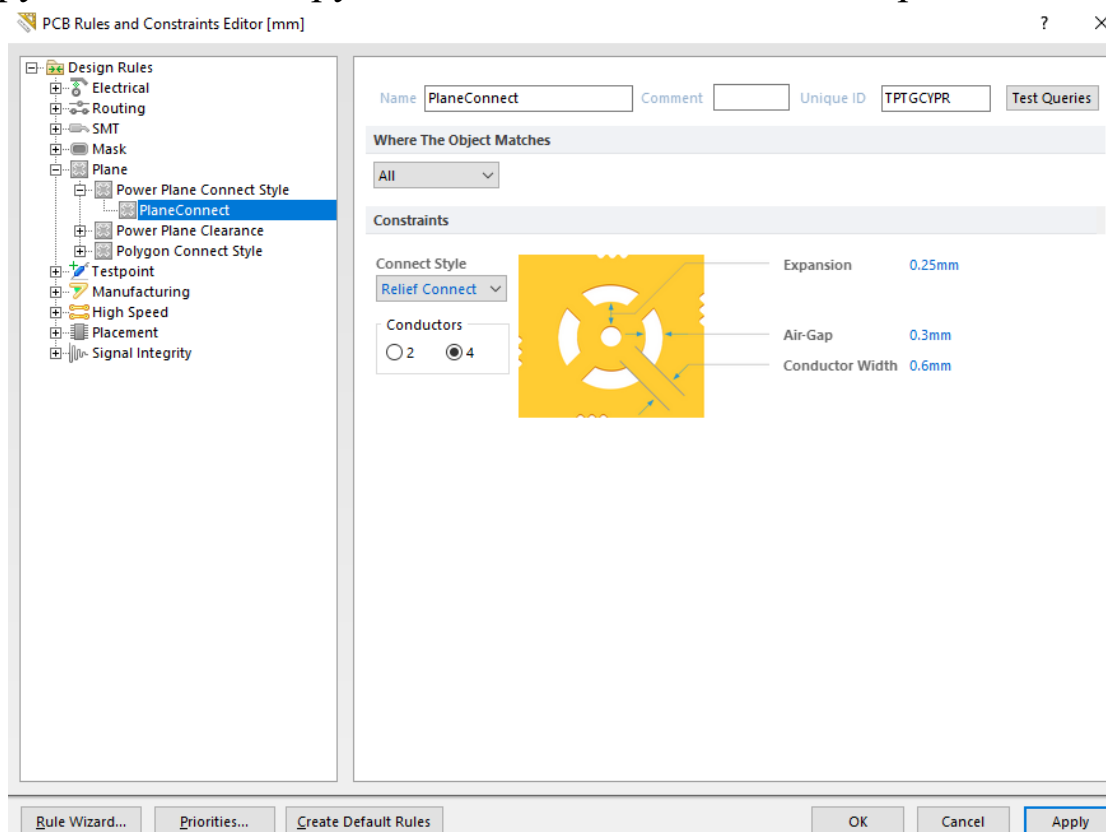


Рис. 7.23 Настройка параметров соединения с экранами

Подгруппа **Plane Clearance** – зазор 0.6 мм (рис. 7.24).

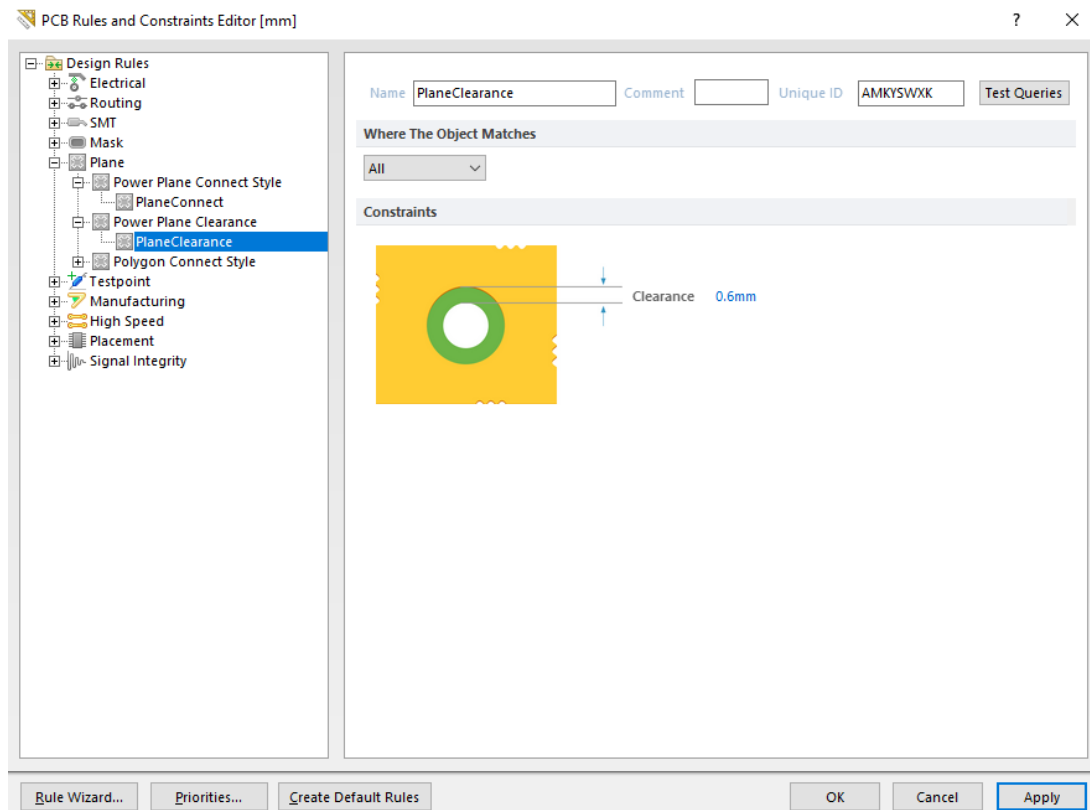


Рис. 7.24 Настройка зазора экрана

Подгруппа **Polygon Connect** – 0.25 мм (рис. 7.25).

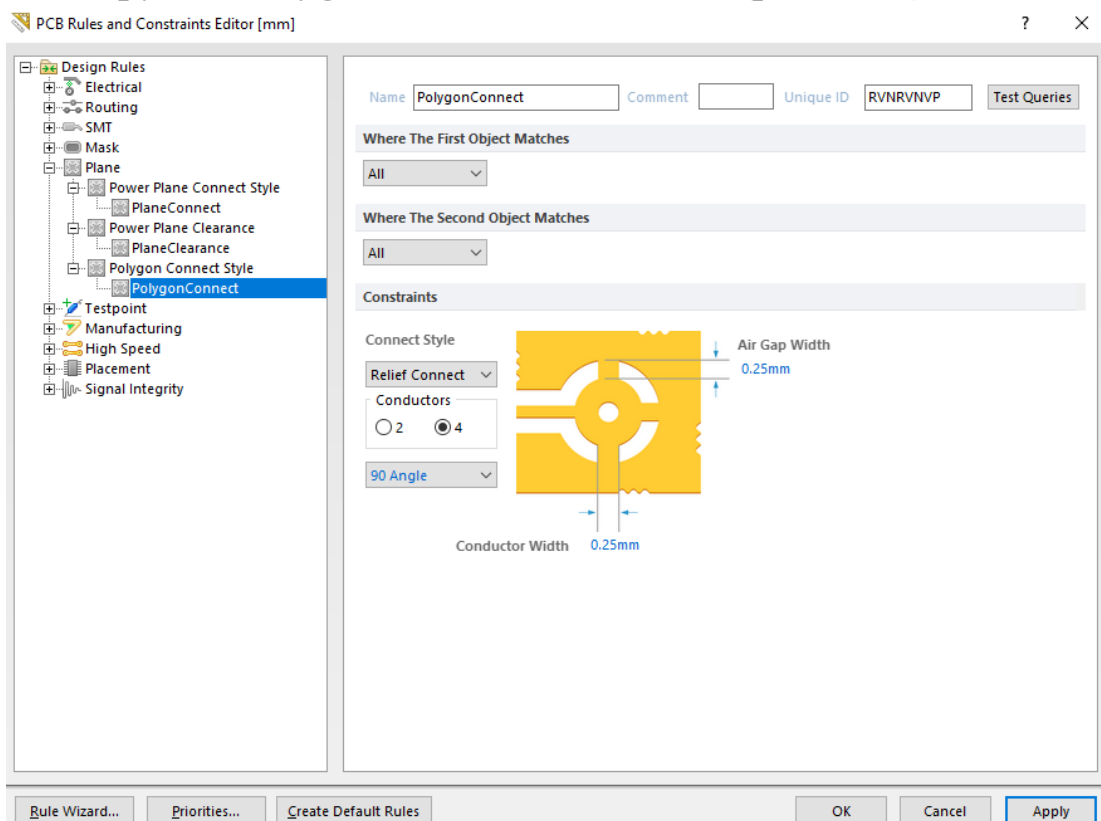


Рис. 7.25 Настройка соединения экрана с выводами

Ввиду простоты рассматриваемого проекта остальные настройки выполнять не целесообразно. Нажать кнопку **Apply** и **Ok**.

Формирование экранных слоев

Зададим контуры экрана на плате. Вначале сделаем активным слой питания **VCC (+15V)**. Для этого необходимо в нижней части экрана на панели слоёв ПП щёлкнуть ЛК по **+15V**.

После этого выполнить команды **Place/Polygon Pour**. Откроется окно **Polygon Pour**, в котором в поле **Fill Mode** выбрать **Hatched** и задать размеры ширина дорожки 0,25, шаг сетки 0,5, отступ от КП –**Arcs**, режим сетки 45 градусов, в поле свойства задать названия полигона **+15V**, слой **+15**. **Min Prim Length** 0,01, в поле **Net Options** соединить с **+15V** (сеть 3), выбрать **Pour Over All ...**, поставить галочку **Remove Dead Copper** (рис.7.26). Нажать **Ok**.

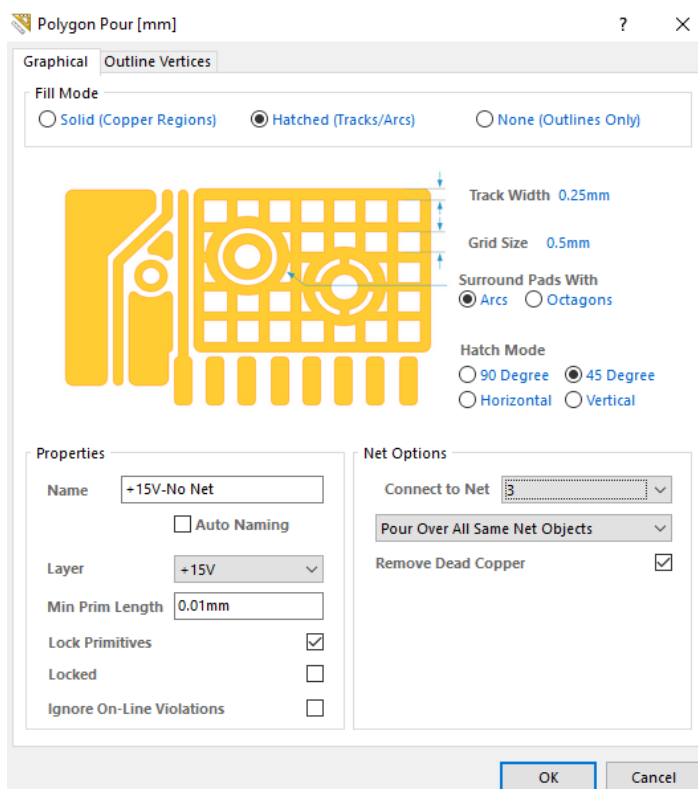


Рис. 7.26 Настройка параметров полигонов

После этого открывается окно с рисунком ПП в режиме построения полигона. Задать контуры полигона. Для этого в левом

верхнем углу ПП щёлкнуть ЛК, отступив от краев слева и сверху по, например, 2,5 мм, затем переместить курсор в правый верхний угол с таким же отступом, щёлкнуть ЛК, далее в правый нижний угол и последний раз в левом нижнем углу щёлкнуть ЛК, нажать ПК. На экране появится рисунок заливки полигона ПП (рис. 7.27).

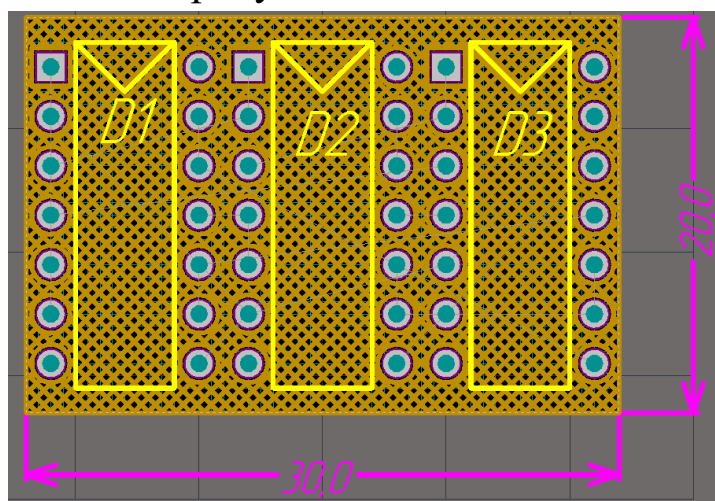


Рис. 7.27 Отображение полигона

Аналогичным образом сформировать слой корпуса (**GND**). Для этого сделать активным слой **GND** и выполнить команды **Place/Polygon Pour** и в окне **Polygon Pour** задать в полях **Properties** имя **GND** и в поле **Net options—Connect to Net 4 (GND)**. Шаг сетки 0,5 мм (рис. 7.28).

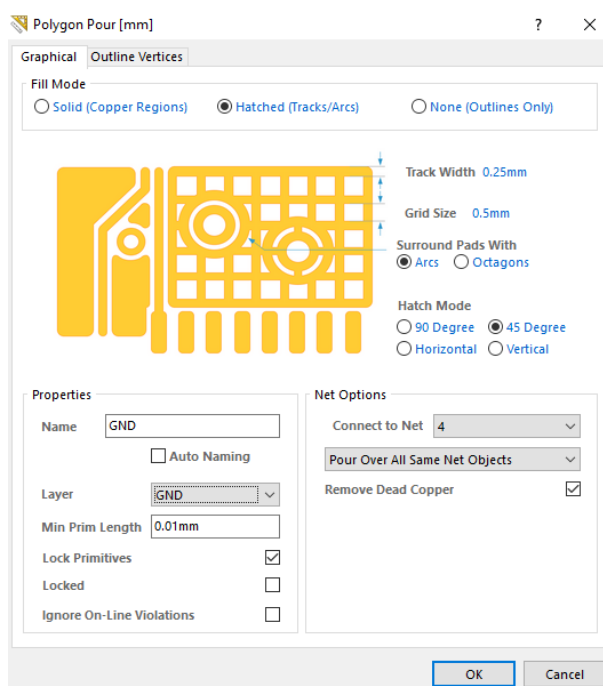


Рис. 7.28 Настройка экранирующего полигона GND

Теперь можно нарисовать контур этого полигона, для чего щелкнуть ЛК поочередно по всем четырем углам ПП с зазором 1,25 мм от края платы (рис. 7.29).

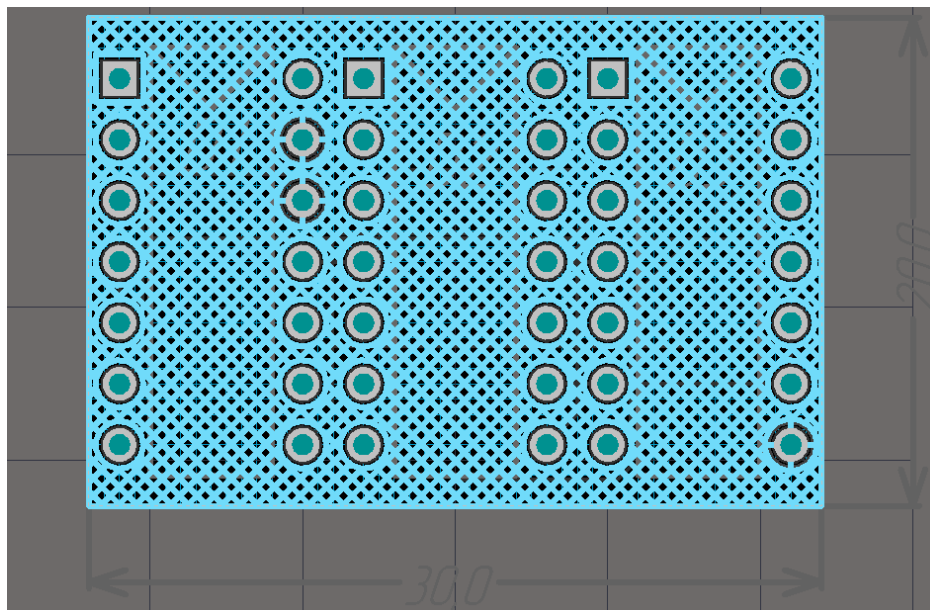


Рис. 7.29 Отрисовка контура полигона

Выполнить команды **Auto Route / All**. Откроется окно **Situs Routing Report**, в котором щелкнуть ЛК по кнопке **Edit Layer Directions**. Появится одноименное окно, в котором в столбце **Current Setting** напротив слоёв **+15V** и **GND** установить **Not Used**, напротив **Top Layer** и **Bottom Layer** выбрать **Automatic** (рис. 7.30). Нажать **OK**.

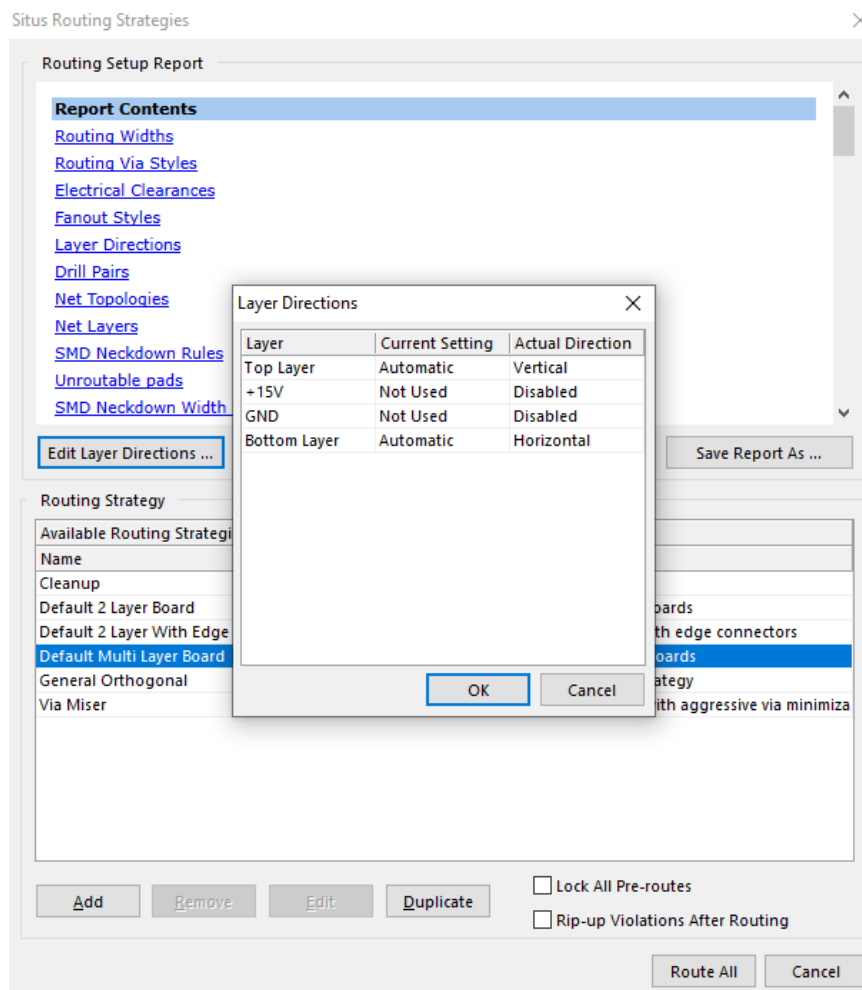


Рис. 7.30 Вызов окна настройки автоматической трассировки платы

В поле **Routing Strategy** выбрать **Default Multi Layer Board**. В нижней части экрана в окнах **Lock All Pre-routes** и **Rin-up Violations After Routing**, установить галочки (рис. 7.31), затем нажать **Route All**.

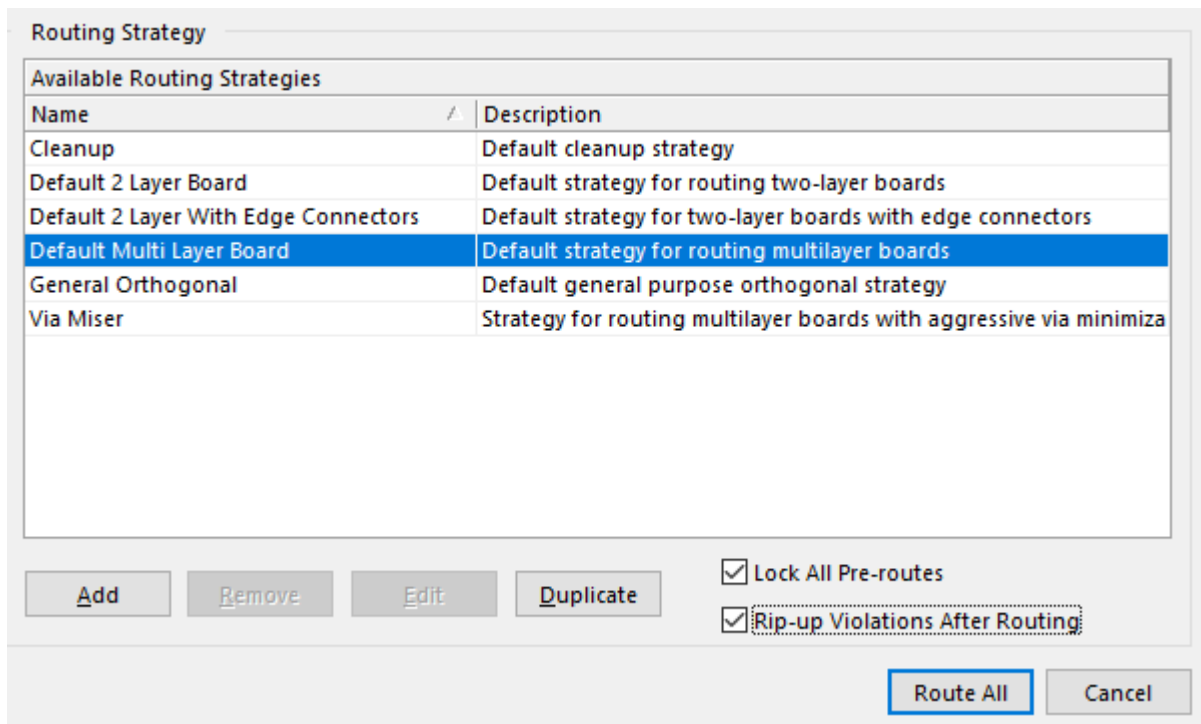


Рис. 7.31 Выбор стратегии автоматической трассировки

Появится окно **Messages**, в котором будут отображены все процессы во время автотрассировки (рис. 7.32).

Class	Document	Source	Message	Time	Date	No.
Situs Event	Печатная плата.P...	Situs	Routing Started	22:18:57	02.04.2021	1
Routing ...	Печатная плата.P...	Situs	Creating topology map	22:18:57	02.04.2021	2
Situs Event	Печатная плата.P...	Situs	Starting Fan out to Plane	22:18:57	02.04.2021	3
Situs Event	Печатная плата.P...	Situs	Completed Fan out to Plane in 0 Seconds	22:18:57	02.04.2021	4
Situs Event	Печатная плата.P...	Situs	Starting Memory	22:18:57	02.04.2021	5
Situs Event	Печатная плата.P...	Situs	Completed Memory in 0 Seconds	22:18:57	02.04.2021	6
Situs Event	Печатная плата.P...	Situs	Starting Fan out Signal	22:18:57	02.04.2021	7
Situs Event	Печатная плата.P...	Situs	Completed Fan out Signal in 0 Seconds	22:18:57	02.04.2021	8
Situs Event	Печатная плата.P...	Situs	Starting Layer Patterns	22:18:57	02.04.2021	9
Routing ...	Печатная плата.P...	Situs	Calculating Board Density	22:18:57	02.04.2021	10
Situs Event	Печатная плата.P...	Situs	Completed Layer Patterns in 0 Seconds	22:18:57	02.04.2021	11
Situs Event	Печатная плата.P...	Situs	Starting Multilayer Main	22:18:57	02.04.2021	12
Routing ...	Печатная плата.P...	Situs	Calculating Board Density	22:18:57	02.04.2021	13
Situs Event	Печатная плата.P...	Situs	Completed Multilayer Main in 0 Seconds	22:18:58	02.04.2021	14
Situs Event	Печатная плата.P...	Situs	Starting Completion	22:18:58	02.04.2021	15
Situs Event	Печатная плата.P...	Situs	Completed Completion in 0 Seconds	22:18:58	02.04.2021	16
Situs Event	Печатная плата.P...	Situs	Starting Straighten	22:18:58	02.04.2021	17
Situs Event	Печатная плата.P...	Situs	Completed Straighten in 0 Seconds	22:18:58	02.04.2021	18
Routing ...	Печатная плата.P...	Situs	22 of 22 connections routed (100,00%) in 1 Second	22:18:58	02.04.2021	19
Situs Event	Печатная плата.P...	Situs	Routing finished with 0 contentions(s). Failed to complete 0 connection(s) in 1 Second	22:18:58	02.04.2021	20

Рис. 7.32 Отображение процесса автотрассировки

В итоге получим рисунок печатной платы (рис.7.33).

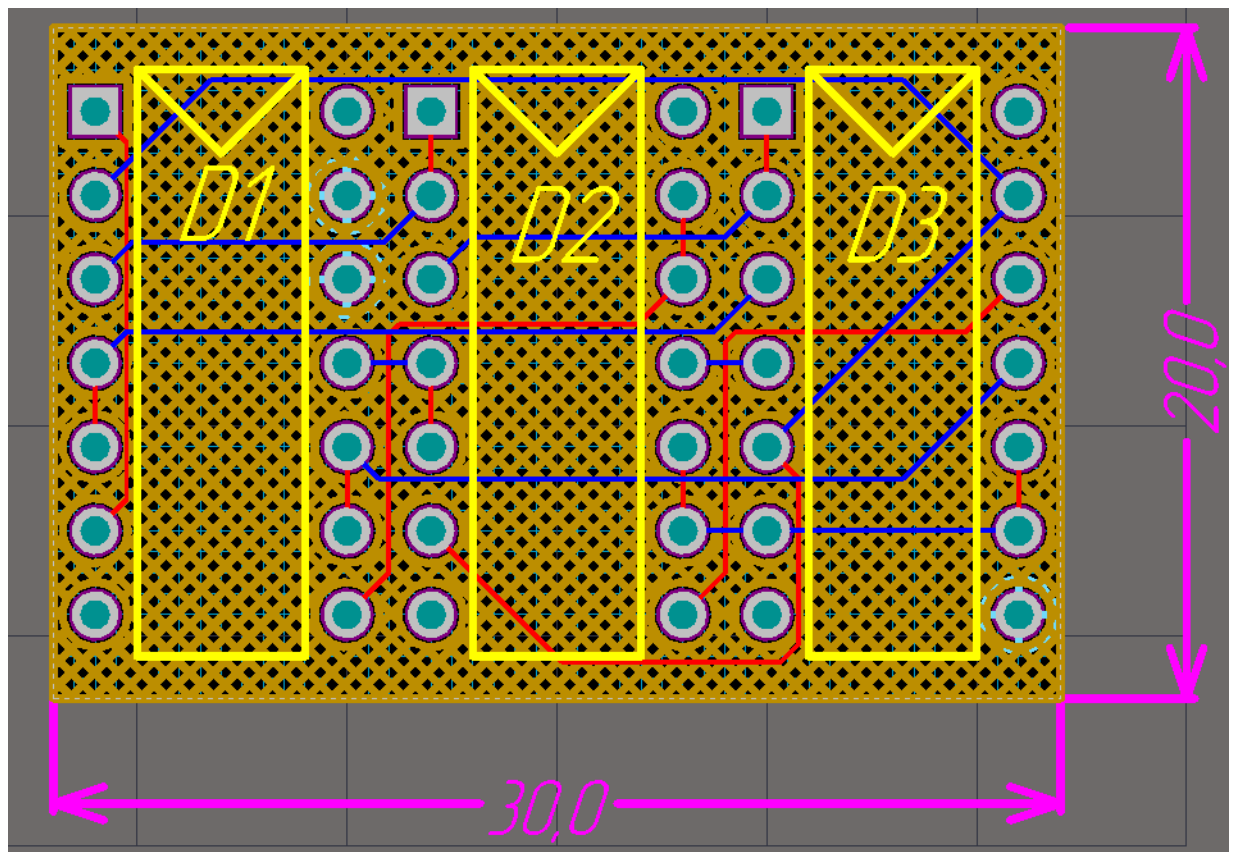


Рис. 7.33 Итоговый вид платы после автотрассировки

Для просмотра рисунка каждого отдельного слоя необходимо щелкнуть ПК по названию любого слоя, указанного в нижней части экрана. Откроется контекстное меню, в котором выбрать **Layer Transparency/ View Options / Single Layer Mode / Gray Scale Other Layers** (рис.7.34)

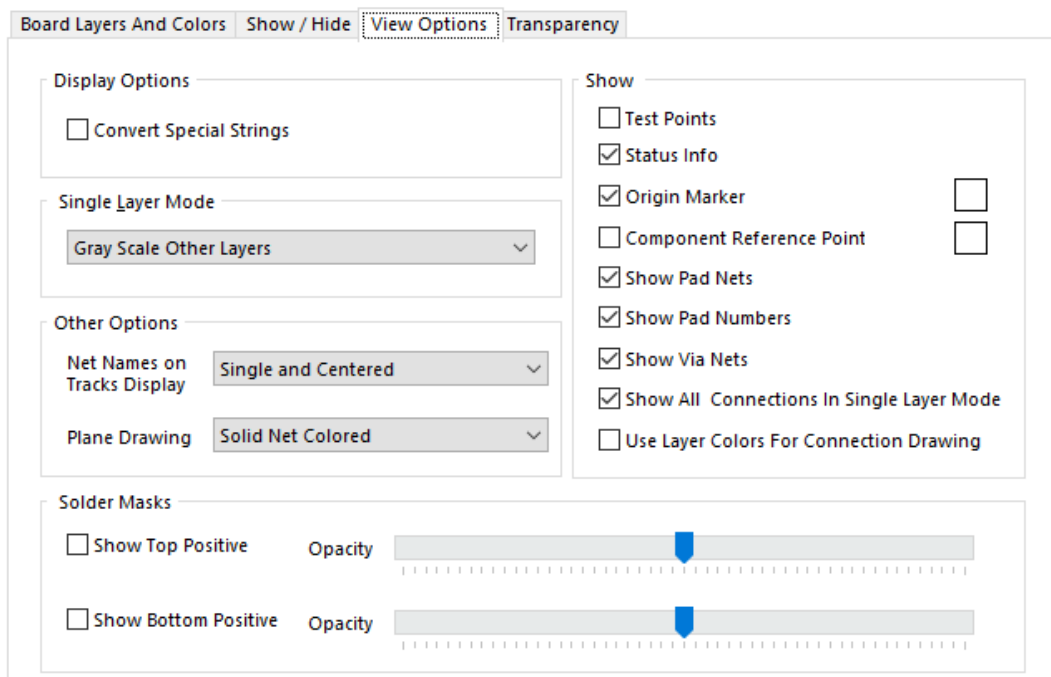


Рис. 7.34 Настройка параметров отображения слоев

После этого, щелкая ЛК по требуемому слою в нижней части экрана, можно просмотреть рисунок проводников на выбранном слое. Слой **Bottom Layer** (рис. 7.35).

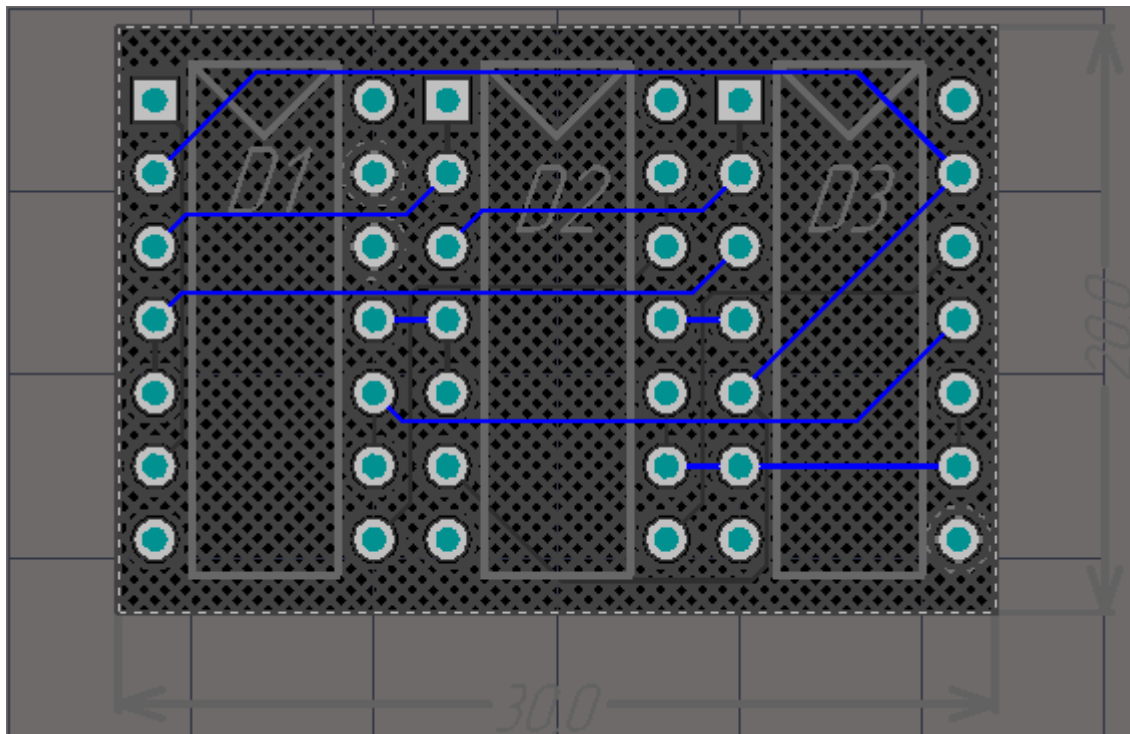


Рис. 7.35 Нижний токопроводящий слой

На слое **Bottom Layer** рисунок неравномерный и проводники проходят достаточно близко от контактных площадок (хотя

условия трассировки не нарушены). Поскольку площадь платы позволяет увеличить зазоры в местах плотного расположения проводников, целесообразно по возможности проводники отодвинуть от КП. Для этого, щелкнув ЛК по проводнику, переместить его на желаемое расстояние. В том случае, если контур проводника искажается, можно уменьшить размер электрической сетки. Для этого нажать клавишу G и в выпавшем контекстном меню задать шаг сетки, например 0,125. Отодвинуть по возможности проводники от контактных площадок (рис.7.36).

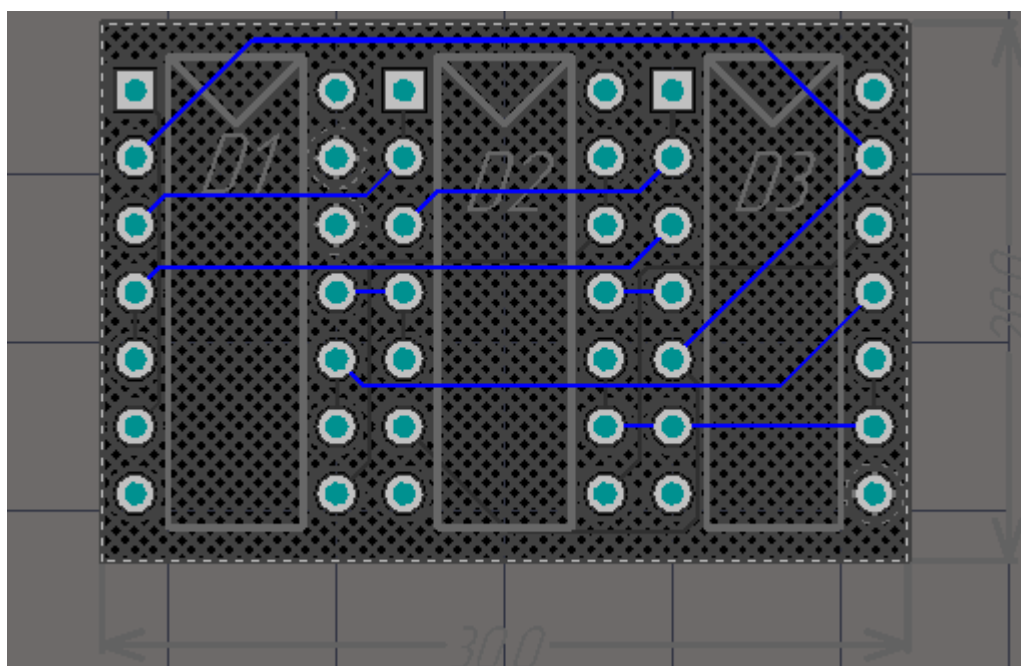


Рис. 7.36 Отредактированный слой

САПР **Altium Designer** позволяет настраивать цвета слоев печатной платы. Для этого необходимо щелкнуть ПК на рабочем поле и выполнить команды **Options/ Board Layers&Colors**. Откроется панель **View Configurations** (рис.7.37), на которой можно задать требуемый цвет любого слоя. Для этого надо щелкнуть ЛК по выделенному цвету слоя – откроется палитра цветов (рис. 7.38) в которой задать требуемый цвет и нажать **ОК**.

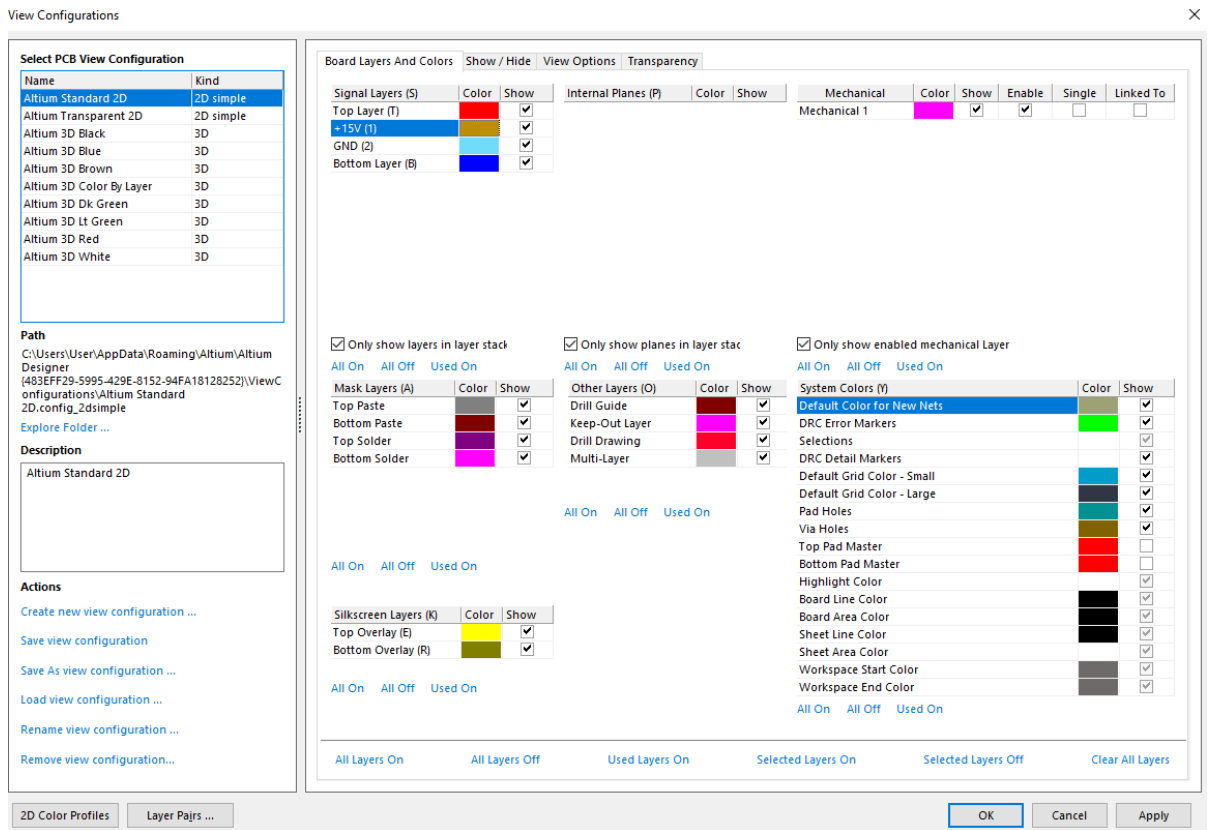


Рис. 7.37 Настройка параметров отображения слоев

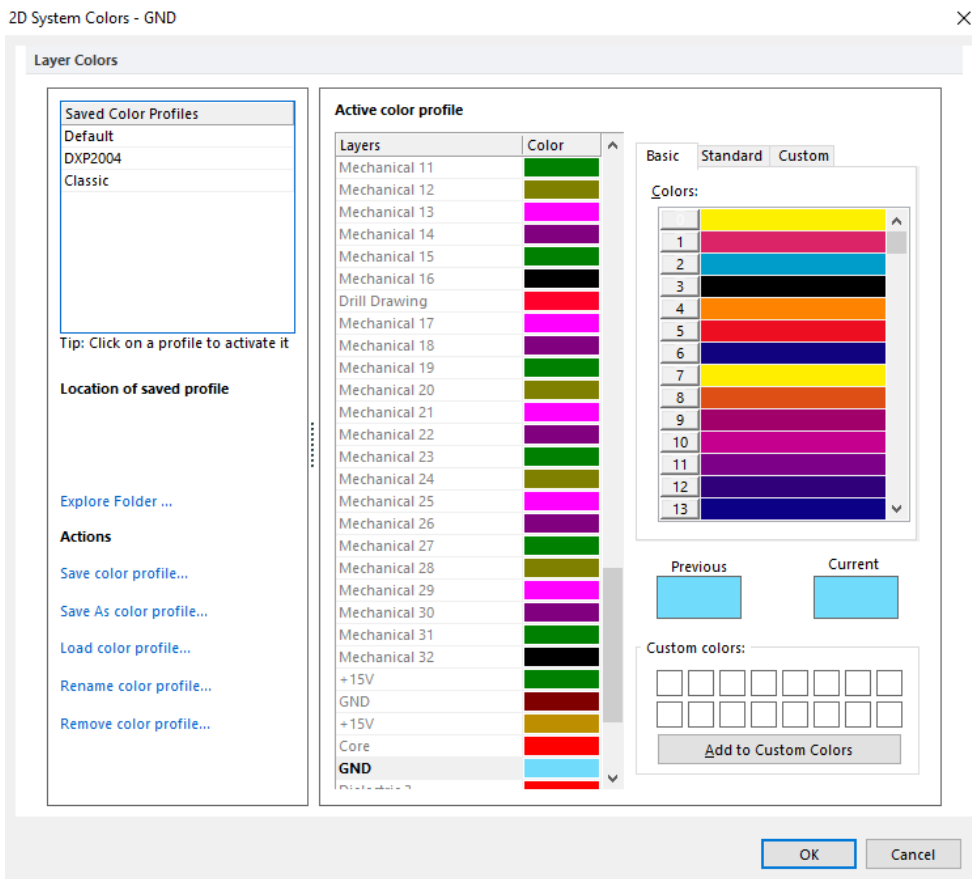


Рис. 7.38 Цветовое обозначение слоев

Порядок выполнения работы

1. Запустить Altium Designer.
2. Загрузить результат размещения ЭРЭ, полученный в предыдущей лабораторной работе.
3. Задать правила проектирования печатного монтажа четырехслойной ПП.
4. Выполнить заливку полигонов слоев +5В и GND.
5. Выполнить автоматическую и интерактивную трассировки соединений.

Содержание отчёта

1. Цель работы.
2. Порядок задания правил проектирования печатного монтажа.
3. Настройка конфигурации.
4. Порядок заливки полигонов слоев +5 В и GND.
5. Автоматическая трассировка печатной платы.
6. Интерактивная доработка трассировки печатной платы.
7. Распечатки или эскизы рисунков слоев четырехслойной печатной платы.
8. Оценка результатов автоматической и интерактивной трассировок.
9. Выводы.

Контрольные вопросы

1. Перечислите группы правил трассировки САПР Altium Designer.
2. Как устанавливаются правила трассировки?
3. Каким образом задаются контуры экрана на плате?
4. На каких слоях размещаются полигоны корпуса и питания?
5. Какими командами и на каких слоях выполняется автоматическая трассировка соединений?
6. Каким образом редактируется рисунок проводников ПП?
7. Каким образом можно просмотреть рисунки каждого слоя по отдельности?
8. Как настраивать цвета слоев печатной платы?
9. Каким образом выполняется интерактивная трассировка соединений?

10. Как внести изменения в ранее выполненную трассировку?

Лабораторная работа №8. РАБОТА СО СТАНДАРТНЫМИ БИБЛИОТЕКАМИ В САПР

Цель работы: изучение методики работы со стандартными библиотеками в САПР **Altium Designer**; приобретение навыков работы со стандартными библиотечными ЭРЭ.

Порядок работы

В контекстном меню выбрать **Add New to Project / Schematic**. Появится пустая форматка **Sheet1.SchDoc** (рис.8.1).

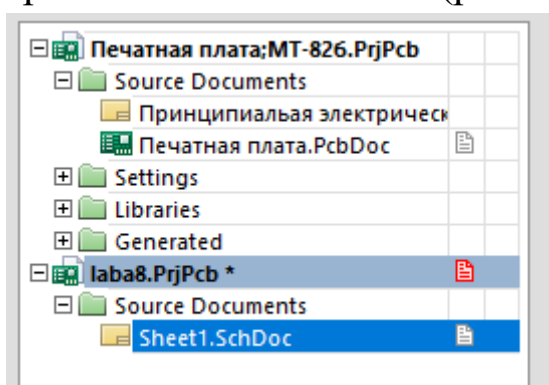


Рис.8.1 Создание нового документа принципиальной схемы

После этого в нижней части окна в панели инструментов щелкнуть ЛК по **System / Libraries**. В левой части экрана появится окно менеджера Библиотеки (рис. 8.2).

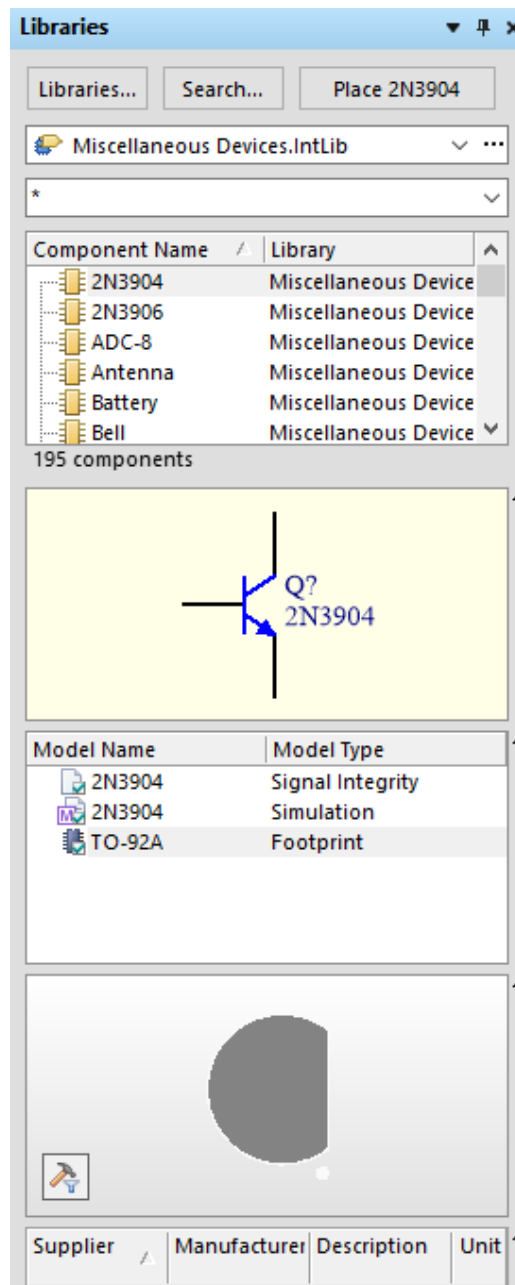


Рис. 8.2 Окно менеджера библиотек

Ниже под кнопкой ресурсы находится меню выбора установленной библиотеки. Например, выберем **Miscellaneous Devices. IntLib** (разнообразные ЭРЭ) (рис.8.3).

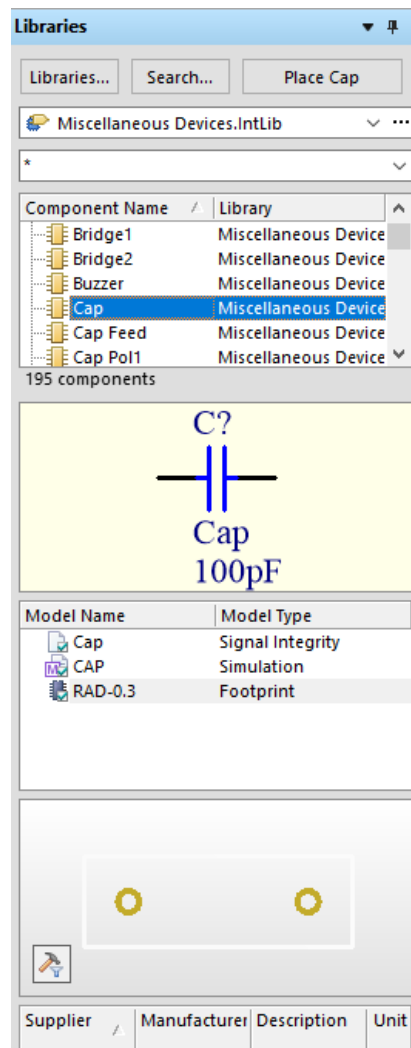


Рис. 8.3 Окна выбора библиотеки элемента

В результате в поле Имя компонента появится список компонентов принадлежащих данной библиотеке. Выбирая, к примеру, компонент **Cap** (конденсатор), ниже можно увидеть его УГО, имя модели, посадочное место, а также информацию о поставщике компонента (рис. 8.4).

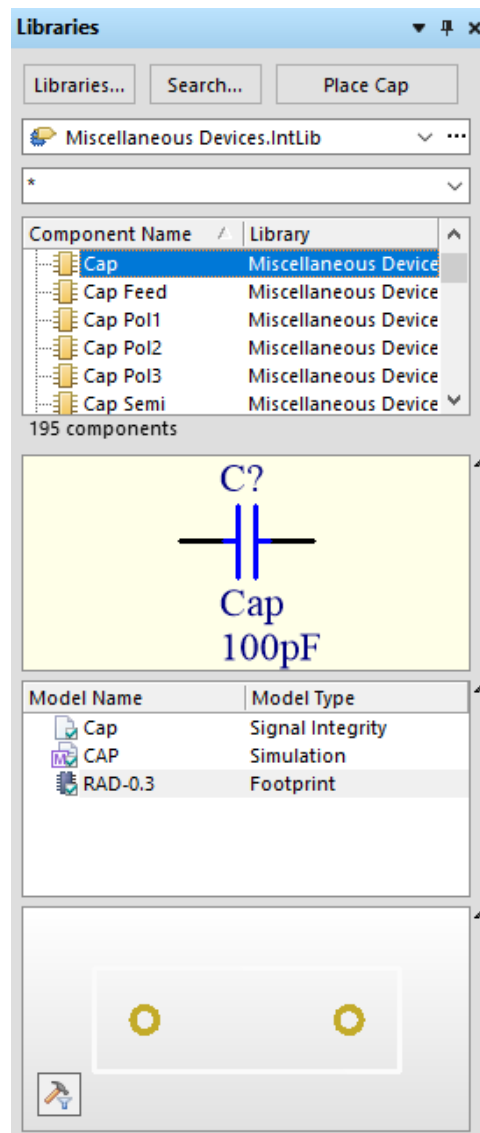


Рис. 8.4 Выбор элемента из библиотеки

Чтобы конденсатор установить на схеме, надо щелкнуть кнопку в верхней части окна – **Place Cap**. Он потянется за курсором на рабочее поле. Конденсатор установить в нужное место щелчком ЛК (рис.8.5).

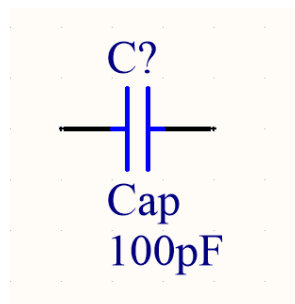


Рис. 8.5 Условное графическое обозначение выбранного конденсатора

Порядок установки библиотеки пользователя

Чтобы установить собственную библиотеку, необходимо выполнить команды **DXP / Preferences / Data Management / Installed Libraries**. Появится окно со списком установленных библиотек (рис.8.6).

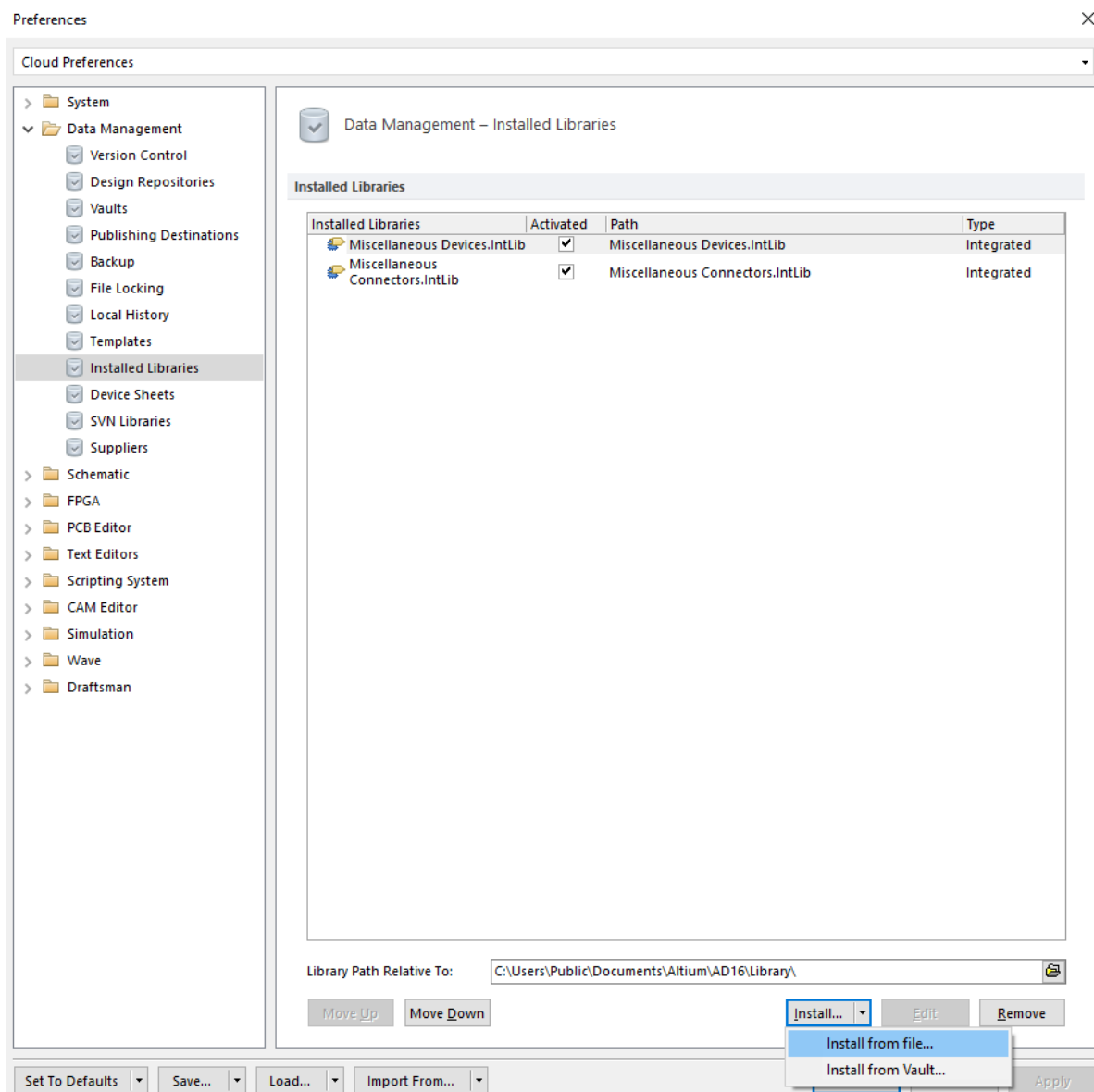


Рис. 8.6 Добавление новой библиотеки

Для добавления библиотеки, созданной пользователем, необходимо нажать кнопку **Install from file...** в правом нижнем углу окна. Откроется проводник **Windows**, по которому необходимо перейти к своей библиотеке, выбрать ее и нажать **Открыть** нужный файл с разрешением **.IntLib**. Если такой файл отсутствует, то необходимо в открытом проекте, в котором

имеются библиотеки УГО и посадочных мест, выполнить команды **File / New / Project/ Integrated Library** (рис. 8.7).

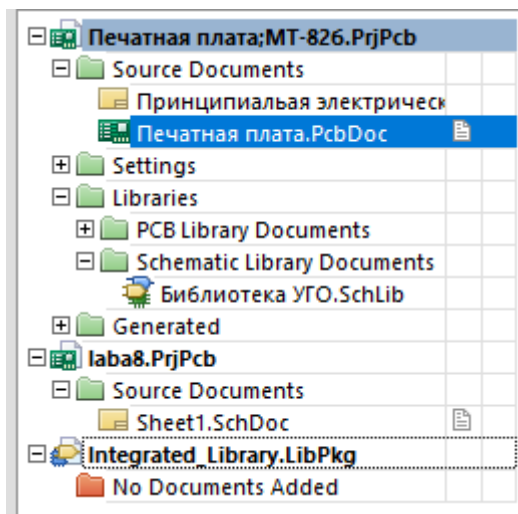


Рис. 8.7 Установленная в библиотека в окне менеджера проекта

В открывшемся проводнике найти свой файл и нажать **Открыть**. Аналогично добавить библиотеку посадочных мест, указав при этом в проводнике тип файла **PCB Library**. Щелкнуть ПК по названию библиотеки. В открывшемся контекстном меню выбрать **Compile Integrated Library...** В итоге компиляции в менеджере библиотек появится новая **Integrated_Library .IntLib**. Файл **Integrated_Library.IntLib** расположен в подпапке **Projects Outputs for Integrated_Library** папки рабочего проекта. Чтобы просмотреть ее содержимое, достаточно выполнить команды **System / Libraries** ЛК. В правой части рабочего поля откроется менеджер библиотек — **Libraries** , в котором в списке библиотек достаточно выбрать **Integrated_Library.IntLib (Component View)** (рис. 8.8).

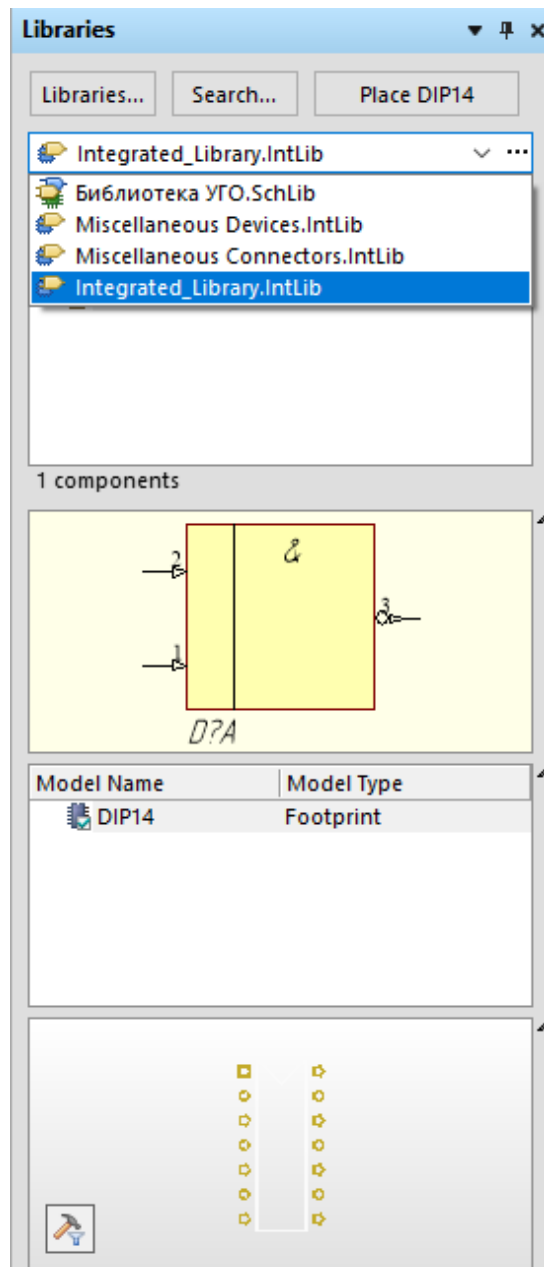


Рис. 8.8 Добавление пользовательской библиотеки

Порядок выполнения работы

1. Открыть или создать проект платы.
2. Добавить новый проект Schematic.
3. Выбрать из созданной пользовательской библиотеки необходимые ЭРЭ и установить их.
4. Выбрать из стандартной библиотеки необходимые ЭРЭ и установить их.
5. Создать интегрированную библиотеку.

Содержание отчёта

1. Цель работы.
2. Порядок работы со стандартными библиотеками.
3. Порядок создания интегрированной библиотеки.
4. Порядок обращения к интегрированной библиотеке.
5. Выводы.

Контрольные вопросы

1. Как открывается окно менеджера Библиотеки?
2. Каков порядок работы со стандартными библиотеками?
3. Как выбрать элемент из стандартных библиотек?
4. Какой порядок размещения элементов на плате?
5. Поясните порядок установки пользовательской библиотеки.
6. Каким образом создается интегрированная библиотека?
7. Как просмотреть содержимое интегрированной библиотеки?

Лабораторная работа №9. ВЫВОД НА ПЕЧАТЬ РЕЗУЛЬТАТОВ ПРОЕКТИРОВАНИЯ В САПР

Цель работы: изучение методики вывода на печать результатов проектирования ПП средствами САПР **Altium Designer**; приобретение навыков вывода на печать результатов проектирования ПП.

Вывод на печать результатов проектирования

При подготовке документации на узел ПП необходимо создать сборочный чертеж и чертежи слоев ПП.

Для этого выполнить команды **File /Smart PDF**. В открывшемся окне **Altium Designer Smart PDF** (рис. 9.1) нажать **Next**.



Рис. 9.1 Запуск помощника создания PDF-файлов

Открывается окно **Smart PDF**, в котором выбрать **Current Document**, выбрать директорию и имя выходного файла (рис. 9.2), нажать дважды **Next**.

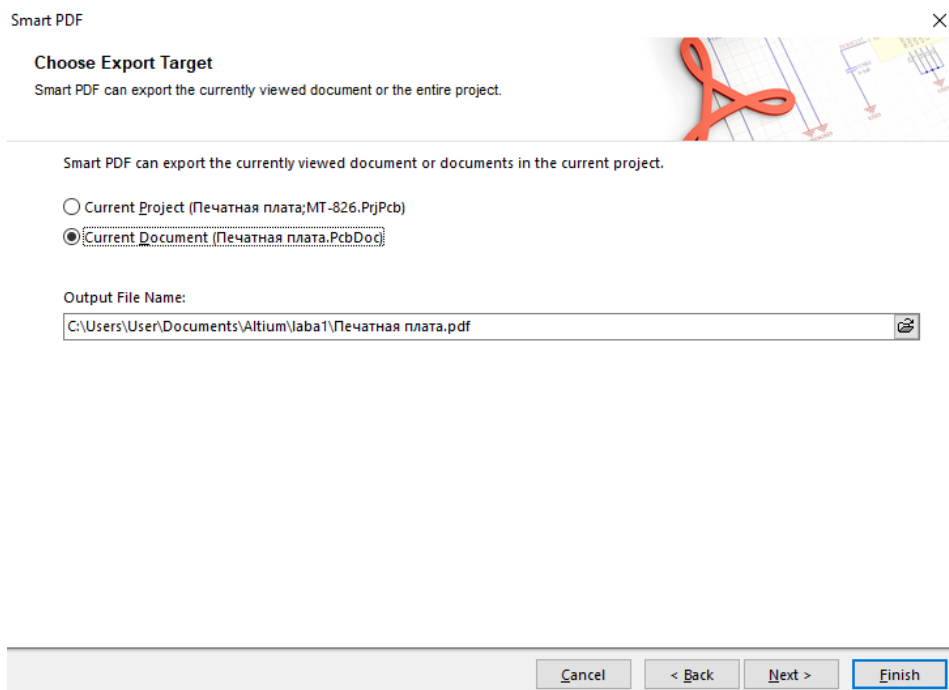


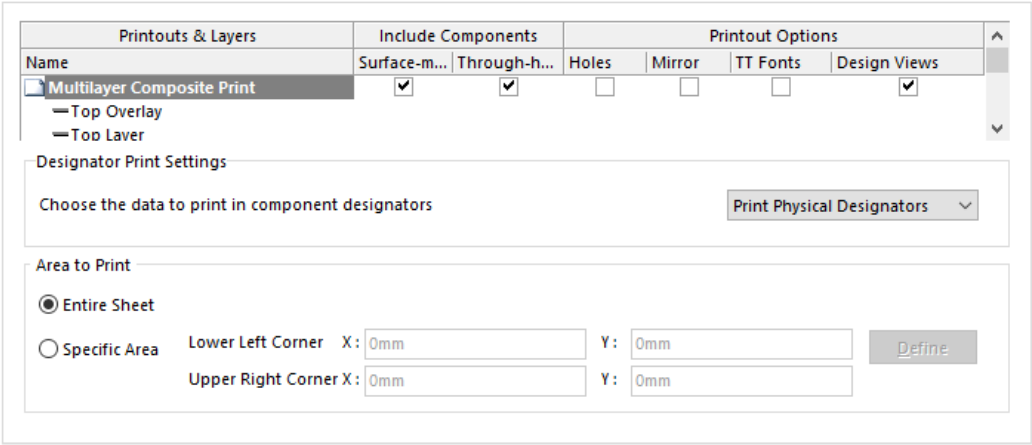
Рис. 9.2 Выбор файла платы

Затем необходимо выполнить настройку печати в открывшемся окне. Чтобы сформировать чертеж необходимого слоя, надо сделать видимым этот слой, а все остальные слои скрыть. Поэтому последовательно выбрать двойным щелчком ЛК нужный в списке слоев (рис. 9.3).

Вначале выбрать слой **Top Overlay**. Открывается окно **Layer Options**. Оставить его без изменений (рис. 9.4), нажать ОК.

PCB Printout Settings

The printout settings for PCB files can be configured here.



Printouts & Layers

Name	Include Components	Printout Options
Surface-m...	Through-h...	Holes Mirror TT Fonts Design Views
Multilayer Composite Print	<input checked="" type="checkbox"/> <input checked="" type="checkbox"/>	<input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input checked="" type="checkbox"/>
Top Overlay		
Top Layer		

Designator Print Settings

Choose the data to print in component designators Print Physical Designators

Area to Print

Entire Sheet

Specific Area

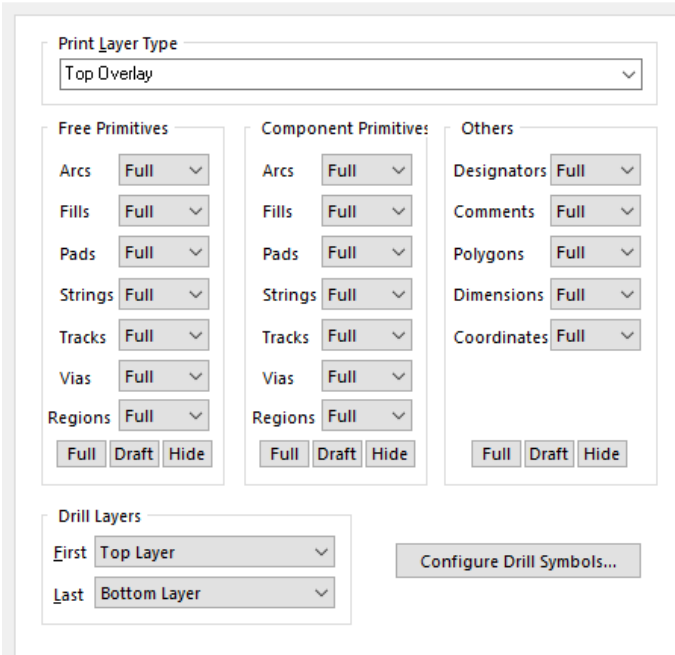
Lower Left Corner X: Y: Define

Upper Right Corner X: Y:

Preferences...

Cancel < Back Next > Finish

Рис. 9.3 Формирования чертежа выбранного слоя



Layer Properties

Print Layer Type:

Free Primitives

Arcs	Full
Fills	Full
Pads	Full
Strings	Full
Tracks	Full
Vias	Full
Regions	Full

Component Primitives

Arcs	Full
Fills	Full
Pads	Full
Strings	Full
Tracks	Full
Vias	Full
Regions	Full

Others

Designators	Full
Comments	Full
Polygons	Full
Dimensions	Full
Coordinates	Full

Drill Layers

First:

Last:

Configure Drill Symbols...

OK Cancel

Рис. 9.4 Настройка слоя **Top Overlay**

Далее выбираем слой **Top Layer** и в каждом поле оставляем видимыми только **Pads**. Для этого в каждой колонке удобнее

нажать кнопку **Hide**, а затем напротив **Pads** по стрелке выбрать **Full** (рис. 9.5), нажать **OK**.

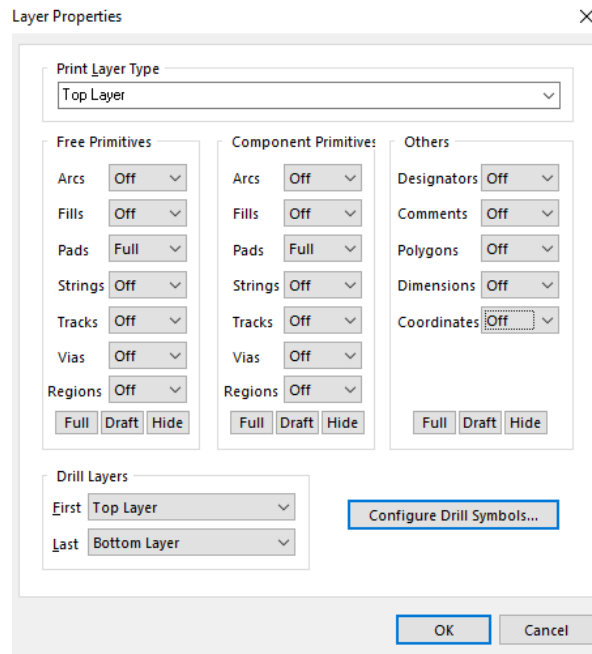


Рис. 9.5 Настройка вывода верхнего слоя

Все остальные слои, кроме **Multi-Layer** и **Mechanical1**, скрыть нажатием кнопки **Hide** в каждом поле. На закладке **Printout Options** в колонке **Holes** установить галочку (рис. 9.6), нажать **Next**.

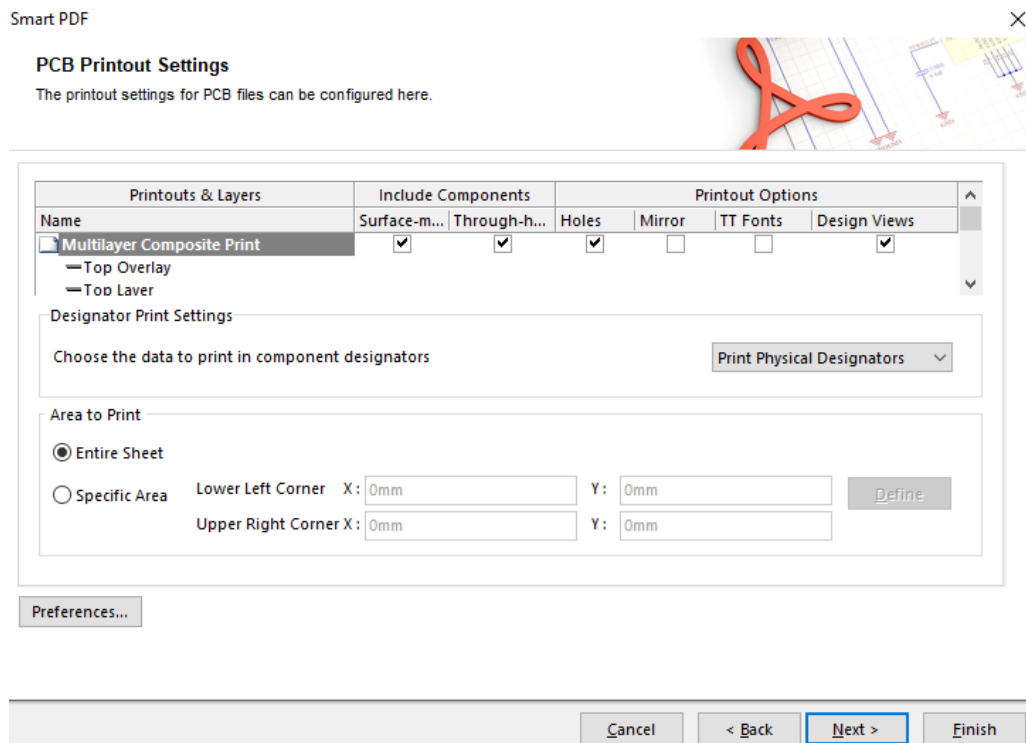


Рис. 9.6 Настройка вывода слоя на печать

В открывшемся окне Additional PDF Settings в поле **PCB Color Made Monochrome** (рис.9.7), нажать **Next**.

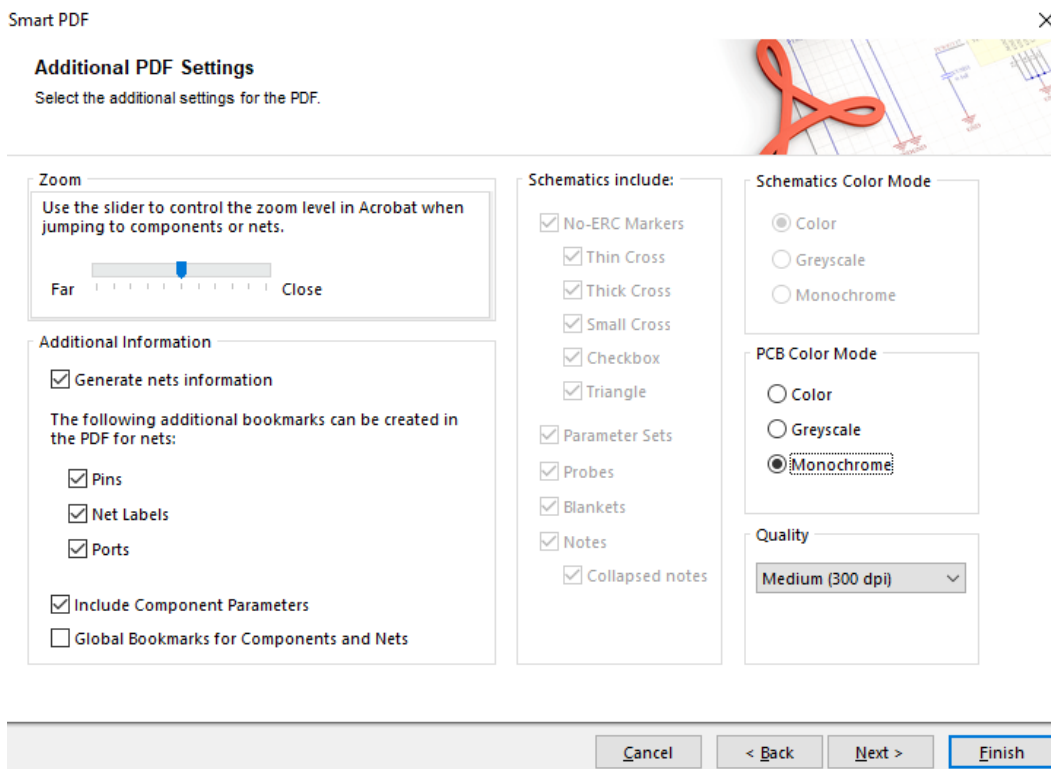


Рис.9.7 Настройка параметров PDF файла

В открывшейся закладке **Final Steps** (рис.9.8) нажать кнопку **Finish**.

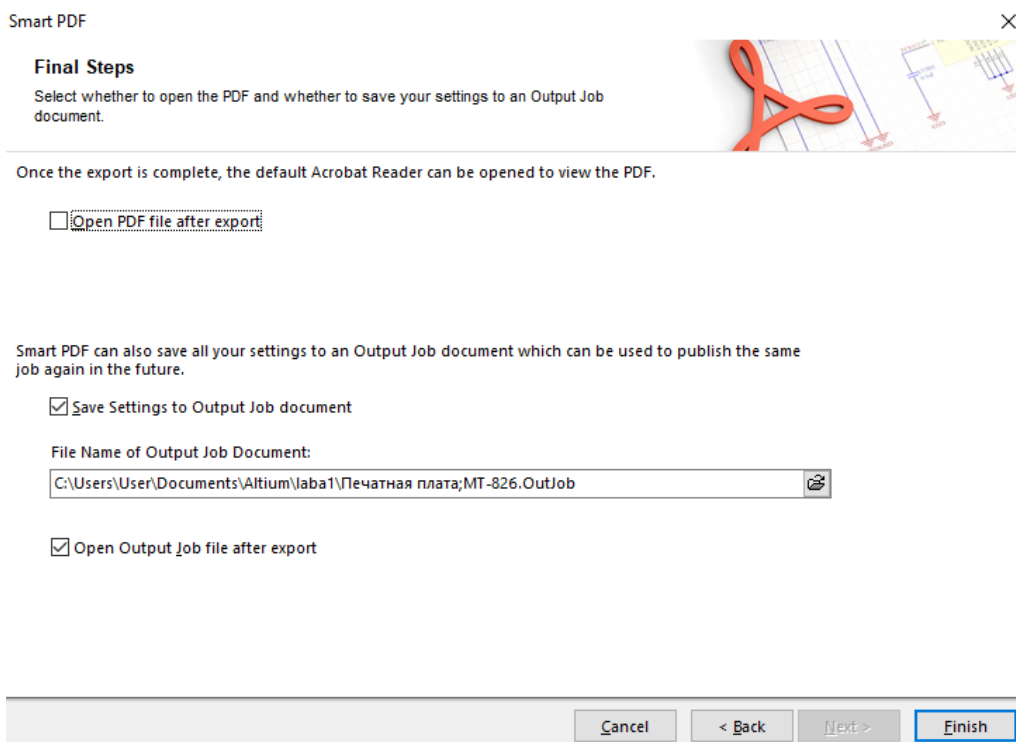


Рис. 9.8 Выбор директории файла

На экране появится сборочный чертеж ПП (рис.9.9).

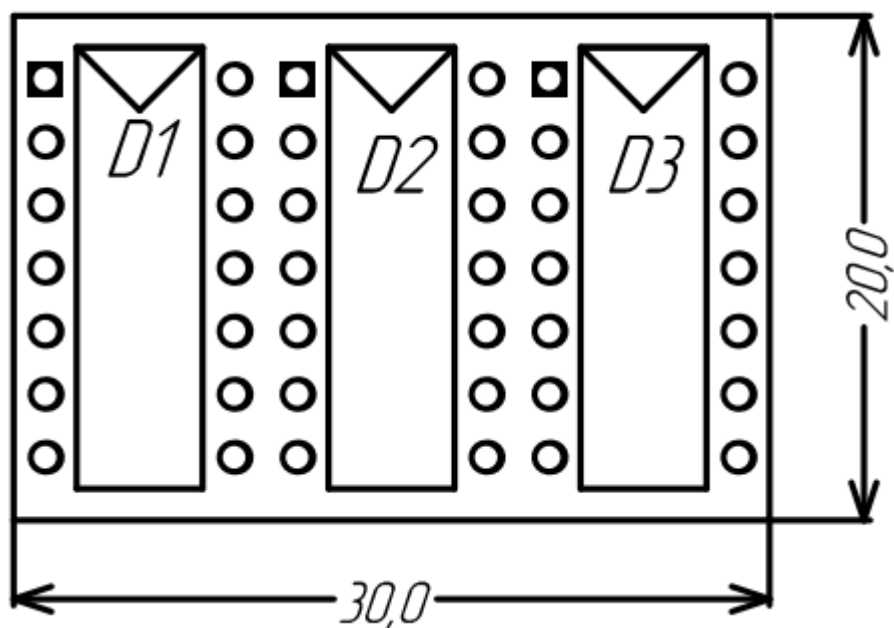


Рис.9.9 Результат вывода изображения

Аналогичным образом формируются чертежи всех остальных слоев (рис.9.10). Все сформированные файлы в формате **PDF** готовы для печати.

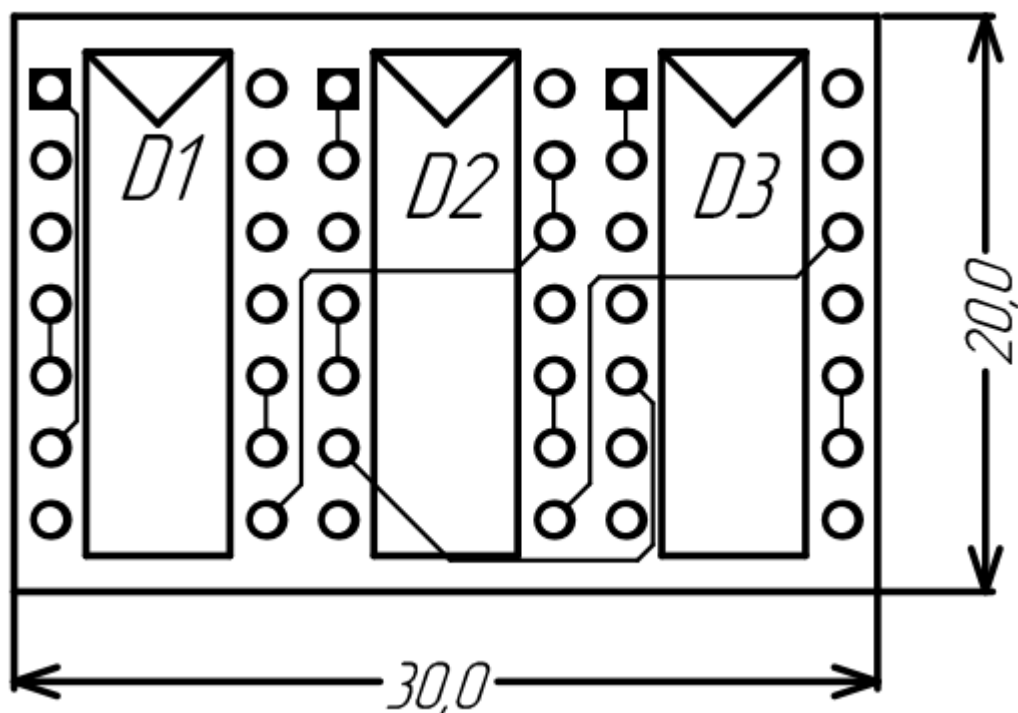


Рис. 9.10 Вывод других слоев в PDF

Порядок выполнения работы

1. Для вывода сборочного чертежа на печать выполнить команды по созданию файла в формате PDF.
2. Выполнить настройку печати.
3. Сформировать для печати файлы всех слоев в формате PDF.
4. Вывести на печать последовательно все слои ПП.

Содержание отчёта

1. Цель работы.
2. Подготовка файла в формате PDF.
3. Настройка печати.
4. Формирование файлов для печати всех слоев в формате PDF.
5. Распечатки всех слоевПП.
6. Выводы.

Контрольные вопросы

1. Какова последовательность действий при выводе сборочного чертежа?
2. Какие команды надо выполнить при создании файла в формате PDF.
3. Как выполняется настройка печати?
4. Как и в каком формате создаются файлы для печати слоев ПП?
5. Как выводятся на печать слои ПП?

Библиографический список

1. Основы проектирования мехатронных систем. Правила выполнения чертежей: учебное пособие / С.Ф. Яцун, О.Г. Локтионова, Л.Ю. Ворочаева, Е.Н. Политов, А.В. Мальчиков, С.И. Савин - Курск, 2017. - 343 с.
2. Иванова Н. Ю., Романова Е. Б. Инструментальные средства конструкторского проектирования электронных средств. – 2013.
3. Лопаткин А. Проектирование печатных плат в Altium Designer. – Litres, 2022.
4. Суходольский В. Ю. Altium Designer: проектирование функциональных узлов РЭС на печатных платах. 2 изд. – БХВ-Петербург, 2014.
5. Сабунин А. Altium Designer. Новые решения в проектировании электронных устройств. – Alexey Sabunin, 2009.