


Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Чернецкая Ирина Евгеньевна
Должность: Заведующий кафедрой
Дата подписания: 24.09.2024 13:42:31
Уникальный программный ключ:
bdf214c64d8a381b0782ea566b0dce05e3f5ea2d

МИНОБРНАУКИ РОССИИ

Юго-Западный государственный университет

УТВЕРЖДАЮ:
Заведующий кафедрой
вычислительной техники


И.Е. Чернецкая
« 30 » 08 2024 г.

ОЦЕНОЧНЫЕ СРЕДСТВА
для текущего контроля успеваемости
и промежуточной аттестации обучающихся
по дисциплине

Схемотехника
(наименование дисциплины)

09.03.01 Информатика и вычислительная техника
(код и наименование ОПОП ВО)

Курск -2024

1 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ

1.1 ВОПРОСЫ ДЛЯ СОБЕСЕДОВАНИЯ

Раздел (тема) дисциплины Введение. Основные понятия и термины

1. Место цифровых устройств в современной технике.
2. История развития цифровых устройств.
3. Область применения.
4. Понятия степени интеграции.
5. Развитие БИС/СБИС.
6. Основные направления развития и применения.
7. Современные схемотехнологии в производстве ИС.
8. Методика и средства проектирования цифровых устройств.
9. Методы автоматизации схемотехнического проектирования.

Раздел (тема) дисциплины Схемотехнические основы построения элементов и узлов цифровых устройств

1. Электронные ключи на биполярных и полевых транзисторах.
2. Логические элементы ТТЛ-, ТТЛШ- серий интегральных микросхем.
3. Логические элементы ЭСЛ-, КМДП-серий интегральных микросхем.
4. Схемы базовых элементов.

Раздел (тема) дисциплины Проектирование функциональных узлов комбинационного типа

1. Мультиплексоры и демультиплексоры.
2. Дешифраторы и шифраторы.
3. Компараторы.
4. Преобразователи кодов.
5. Схемы свертки.
6. Арифметические сумматоры с последовательным и параллельным переносом, сумматоры с групповой структурой.
7. Арифметико-логические устройства.
8. Матричные умножители.

Раздел (тема) дисциплины Триггеры: схемотехника и применение

1. Таблицы переходов.
2. Асинхронные и синхронные триггеры.
3. Двухступенчатые триггерные схемы.
4. Триггеры с динамическим управлением.

Раздел (тема) дисциплины Функциональные узлы последовательного типа

1. Регистры.
2. Параллельные регистры.
3. Сдвиговые регистры.
4. Многофункциональные регистры.
5. Преобразователи параллельного кода в последовательный и обратно.

6. Суммирующие и вычитающие двоичные счетчики с последовательным, параллельным, групповым и сквозным переносом.
7. Реверсивные счетчики.
8. Двоично-кодированные счетчики с произвольным модулем.
9. Двоично-десятичные счетчики, счетчики с модулем $2n + 1$.
10. Распределители тактов.
11. Кольцевой регистр.
12. Счетчик Джонсона.
13. Распределители тактов с самовосстановлением после сбоя.

Раздел (тема) дисциплины Аналого-цифровые и цифро-аналоговые преобразователи

1. Чем определяется погрешность цифрового представления сигнала на выходе АЦП?
2. В чем заключается принцип аналого-цифрового преобразования сигнала методом последовательных приближений?
3. Какие преимущества и недостатки имеет АЦП параллельного типа по сравнению с АЦП последовательного приближения?
4. Из каких соображений выбирают источники опорных напряжений для АЦП параллельного типа?
5. Как обосновать оптимальное значение частоты тактовых импульсов для АЦП параллельного типа?
6. На каком принципе основано преобразование двоичного кода в аналоговый сигнал в ЦАП с токовым выходом?
7. Каким образом выходной ток микросхемы ЦАП преобразуется в пропорциональное ему напряжение?

Шкала оценивания - балльная.

Критерии оценивания:

2 балла выставляется обучающемуся, если он принимает активное участие в беседе по большинству обсуждаемых вопросов (в том числе самых сложных); демонстрирует сформированную способность к диалогическому мышлению, проявляет уважение и интерес к иным мнениям; владеет глубокими (в том числе дополнительными) знаниями по существу обсуждаемых вопросов, ораторскими способностями и правилами ведения полемики; строит логичные, аргументированные, точные и лаконичные высказывания, сопровождаемые яркими примерами; легко и заинтересованно откликается на неожиданные ракурсы беседы; не нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

1,5 балла (или оценка «хорошо») выставляется обучающемуся, если он принимает участие в обсуждении не менее 50% дискуссионных вопросов; проявляет уважение и интерес к иным мнениям, доказательно и корректно защищает свое мнение; владеет хорошими знаниями вопросов, в обсуждении которых принимает участие; умеет не столько вести полемику, сколько участвовать в ней; строит логичные, аргументированные высказывания, сопровождаемые подходящими примерами; не всегда откликается на неожиданные ракурсы беседы; не нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

1 балл (или оценка «удовлетворительно») выставляется обучающемуся, если он принимает участие в беседе по одному-двум наиболее простым обсуждаемым вопросам; корректно выслушивает иные мнения; неуверенно ориентируется в содержании

обсуждаемых вопросов, порой допуская ошибки; в полемике предпочитает занимать позицию заинтересованного слушателя; строит краткие, но в целом логичные высказывания, сопровождаемые наиболее очевидными примерами; теряется при возникновении неожиданных ракурсов беседы и в этом случае нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

0 баллов (или оценка «неудовлетворительно») выставляется обучающемуся, если он не владеет содержанием обсуждаемых вопросов или допускает грубые ошибки; пассивен в обмене мнениями или вообще не участвует в дискуссии; затрудняется в построении монологического высказывания и (или) допускает ошибочные высказывания; постоянно нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

1.2 ПРОИЗВОДСТВЕННЫЕ ЗАДАЧИ

Разработать устройство по варианту.

№	Цифровое устройство комбинационного типа	Цифровое устройство последовательностного типа
1	Преобразователь n-разрядного двоичного кода (n=8) в двоично-десятичный. Серия ИМС – ТТЛШ	Сумматор-вычитатель 8-разрядных двоичных чисел на триггерах JK-типа. Серия ИМС – КМДП
2	Преобразователь двоично-десятичного кода (от 0 до 255) в n-разрядный двоичный код (n=8). Серия ИМС – ТТЛШ	Десятичный суммирующий счетчик в коде Грея (счет до 299) на JK-триггерах. Серия ИМС – КМДП
3	Сумматор двоично-десятичных чисел (операнды от 0 до 500). Серия ИМС – ТТЛ	Десятичный вычитающий счетчик в коде Грея (счет до 299) на D-триггерах. Серия ИМС – КМДП
4	Умножитель двоичных чисел (операнды от 0000 до 1111 и от 00000000 до 11111111). Серия ИМС – ТТЛ	Десятичный вычитающий счетчик в коде Грея (счет до 299) на JK-триггерах. Серия ИМС – КМДП
5	Вычитатель двоично-десятичных чисел на основе двоично-десятичного сумматора (вычитаемое до 199). Серия ИМС – ТТЛШ	Вычитающий счетчик в коде Грея (счет до 255) на JK-триггерах. Серия ИМС – КМДП
6	Преобразователь кода Грея (n=8) в двоично-десятичный код. Серия ИМС – КМОП	Сумматор-вычитатель 8-разрядных двоичных чисел на триггерах JK-типа. Серия ИМС – ТТЛШ
7	Сумматор двоично-десятичного числа (две декады) и числа в коде Грея (8 разрядов). Выход в двоичном коде. Серия ИМС – ТТЛШ	Сумматор-вычитатель 8-разрядных двоичных чисел на триггерах D-типа. Серия ИМС – КМДП
8	Преобразователь двоичного кода (n=8) в двоично-десятичный. Серия ИМС – КМОП	Сумматор-вычитатель 8-разрядных двоичных чисел на триггерах D-типа. Серия ИМС – ТТЛШ
9	Преобразователь двоично-десятичного кода (от 0 до 255) в двоичный (n=8). Серия ИМС – КМОП	Вычитающий счетчик в коде Грея (счет до 255) на D-триггерах. Серия ИМС – ТТЛ
10	Сумматор двоичного числа (n=8) и числа в коде Грея (n=8). Результат – в коде Грея. Серия ИМС – КМОП	Распределитель тактов на 16 выходов по схеме счетчика Джонсона с самовосстановлением после сбоя. Серия ИМС – ТТЛШ
11	Сумматор двоичного числа (n=8) и числа в коде Грея (n=8). Результат – в коде Грея. Серия ИМС – ТТЛШ	Десятичный суммирующий счетчик в коде Грея (счет до 299) на JK-триггерах. Серия ИМС – КМДП

№	Цифровое устройство комбинационного типа	Цифровое устройство последовательностного типа
12	Сумматор двоично-десятичных чисел (операнды до 199). Серия ИМС – КМОП	Суммирующий счетчик в коде Грея (счет до 255) на D-триггерах. Серия ИМС – ТТЛ
13	Вычитатель двоично-десятичных чисел (вычитаемое до 199). Серия ИМС – КМОП	Распределитель тактов на 8 выходов на кольцевом регистре с самовосстановлением после сбоя. Серия ИМС – ТТЛШ
14	Вычитатель двоично-десятичных чисел на основе двоично-десятичного сумматора (операнды от 0 до 199). Серия ИМС – КМОП	Суммирующий счетчик в коде Грея (счет до 255) на JK-триггерах. Серия ИМС – ТТЛ
15	Преобразователь кода Грея (n=8) в двоично-десятичный. Серия ИМС – ТТЛШ	Сумматор-вычитатель 8-разрядных двоичных чисел на триггерах D-типа. Серия ИМС – КМДП
16	Сумматор двоичного числа (n=8) и числа в коде Грея (n=8). Результат – в коде Грея. Серия ИМС – ТТЛШ	Десятичный суммирующий счетчик в коде Грея (счет до 299) на JK-триггерах. Серия ИМС – КМДП
17	Преобразователь двоичного кода (n=8) в двоично-десятичный. Серия ИМС – КМОП	Сумматор-вычитатель 8-разрядных двоичных чисел на триггерах D-типа. Серия ИМС – ТТЛШ
18	Преобразователь двоично-десятичного кода в двоичный (n=8). Серия ИМС – КМОП	Вычитающий счетчик в коде Грея (счет до 255) на D-триггерах. Серия ИМС – ТТЛ
19	Сумматор двоичного числа (n=8) и числа в коде Грея (n=8). Результат – в коде Грея. Серия ИМС – КМОП	Распределитель тактов на 16 выходов по схеме счетчика Джонсона с самовосстановлением после сбоя. Серия ИМС – ТТЛШ
20	Сумматор двоично-десятичных чисел (операнды до 199). Серия ИМС – КМОП	Суммирующий счетчик в коде Грея (счет до 255) на D-триггерах. Серия ИМС – ТТЛ
21	Вычитатель двоично-десятичного числа из двоичного (вычитаемое до 199). Серия ИМС – КМОП	Распределитель тактов на 8 выходов на кольцевом регистре с самовосстановлением после сбоя. Серия ИМС – ТТЛШ
22	Вычитатель двоично-десятичных чисел на основе двоично-десятичного сумматора (вычитаемое до 199). Серия ИМС – КМОП	Суммирующий счетчик в коде Грея (счет до 255) на JK-триггерах. Серия ИМС – ТТЛ
23	Сумматор двоичного числа (n=8) и числа в коде Грея (n=8). Результат – в коде Грея. Серия – КМОП	Вычитающий счетчик в коде Грея (счет до 255) на D-триггерах. Серия ИМС – ТТЛ
24	Сумматор двоичного числа (n=8) и числа в коде Грея (n=8). Результат – в коде Грея. Серия ИМС – ТТЛШ	Десятичный суммирующий счетчик в коде Грея (счет до 299) на JK-триггерах. Серия ИМС – КМДП
25	Вычитатель двоично-десятичных чисел на основе двоично-десятичного сумматора (операнды от 0 до 199). Серия ИМС – КМОП	Суммирующий счетчик в коде Грея (счет до 255) на JK-триггерах. Серия ИМС – ТТЛ
26	Преобразователь двоичного кода (n=8) в двоично-десятичный. Серия ИМС – КМОП	Сумматор-вычитатель 8-разрядных двоичных чисел на триггерах D-типа. Серия ИМС – ТТЛШ
27	Преобразователь двоично-десятичного кода в двоичный (n=8). Серия ИМС – КМОП	Вычитающий счетчик в коде Грея (счет до 255) на D-триггерах. Серия ИМС – ТТЛ

№	Цифровое устройство комбинационного типа	Цифровое устройство последовательностного типа
28	Сумматор двоичного числа (n=8) и числа в коде Грея (n=8). Результат – в коде Грея. Серия ИМС – КМОП	Распределитель тактов на 16 выходов по схеме счетчика Джонсона с самовосстановлением после сбоя. Серия ИМС – ТТЛШ
29	Сумматор двоично-десятичных чисел (операнды до 199). Серия ИМС – КМОП	Суммирующий счетчик в коде Грея (счет до 255) на D-триггерах. Серия ИМС – ТТЛ

Шкала оценивания: балльная.

Критерии оценивания:

12 баллов выставляется обучающемуся, если задачи решены правильно, в установленное преподавателем время или с опережением времени, при этом обучающимся предложено оригинальное (нестандартное) решение, или наиболее эффективное решение, или наиболее рациональное решение, или оптимальное решение.

8 баллов (или оценка «хорошо») выставляется обучающемуся, если задачи решены правильно, в установленное преподавателем время, типовым способом; допускается наличие несущественных недочетов.

4 баллов (или оценка «удовлетворительно») выставляется обучающемуся, если при решении задач допущены ошибки некритического характера и (или) превышено установленное преподавателем время.

0 баллов (или оценка «неудовлетворительно») выставляется обучающемуся, если задачи не решены или при их решении допущены грубые ошибки.

2 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ

2.1 ВОПРОСЫ К ЗАЧЕТУ

1. Новейшие схемотехнологии производства ИС с использованием новых материалов.
2. Методы автоматизации схемотехнического проектирования.
3. Элементная база серий малых, средних, больших ИС и микропроцессоров.
4. Элементы транзисторно-транзисторной логики (ТТЛ и ТТЛШ).
5. Элемент с открытым коллектором, элемент с тремя состояниями выхода.
6. Цифровые ИМС на униполярных транзисторах (р-МОП, n-МОП, КМОП).
7. Элемент КМОП с тремя состояниями выхода.
8. Оптроны и оптоэлектронные интегральные схемы.
9. Функциональные узлы комбинационного типа.
10. Мультиплексоры и демультимплексоры.
11. Дешифраторы и шифраторы.
12. Многоразрядные сумматоры с последовательным, параллельным и групповым переносом.
13. Арифметико-логические устройства и блоки ускоренного переноса.
14. Матричные умножители.
15. Компараторы.
16. Преобразователи кодов.
17. Схемы контроля.
18. Триггеры. Основные типы триггеров: RS, D, T, DV, TV, JK.

19. Асинхронные триггеры, синхронные триггеры, тактируемые уровнем (статические); триггеры, тактируемые фронтом (динамические).
20. Одноступенчатые и многоступенчатые триггеры.
21. Временные состязания сигналов (эффект «гонок»).
22. Функциональные узлы последовательностного типа.
23. Двоичные счетчики с последовательным, параллельным и групповым переносом.
24. Двоично-кодированные. счетчики с произвольным циклом.
25. Сдвиговые регистры.
26. Распределители тактов с самовосстановлением после сбоя.
27. Схемотехника запоминающих устройств. ЗУ динамической памяти DRAM и SDRAM.
28. Микросхемы масочных постоянных запоминающих устройств (ROM).
29. Микросхемы программируемых и репрограммируемых ПЗУ (PROM и EPROM).
30. Микросхемы флэш-памяти.
31. Микросхемы ферроэлектрической памяти и магнитной памяти.
32. Схемы аналого-цифровых преобразователей: параллельного преобразования, последовательного приближения, двойного интегрирования.
33. Схемы цифро-аналоговых преобразователей.

По вышеуказанным вопросам к зачету формируются вопросы и задания в тестовой форме.

2.2 КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ЗАДАЧИ

Компетентностно-ориентированная задача №1

Спроектировать преобразователь 4-разрядного кода Грея $Q_3Q_2Q_1Q_0$ в двоичный код 8-4-2-1.

Код Грея	$Q_3Q_2Q_1Q_0$	0000	0001	0011	0010	0110	0111	0101	0100
Двоичный		0000	0001	0010	0011	0100	0101	0110	0111
Код Грея		1100	1101	1111	1110	1010	1011	1001	1000
Двоичный		1000	1001	1010	1011	1100	1101	1110	1111

Компетентностно-ориентированная задача №2

Спроектировать суммирующий двоично-десятичный счетчик на JK-триггерах. Цикл состояний на выходах триггеров $Q_3-Q_2-Q_1-Q_0$:

0000-0001-0010-0011-0100-0101-0110-0111-1000-1001 и снова 0000...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

Компетентностно-ориентированная задача №3

Спроектировать вычитающий двоично-десятичный счетчик на JK-триггерах. Цикл состояний на выходах триггеров $Q_3-Q_2-Q_1-Q_0$:

0000-1001-1000-0111-0110-0101-0100-0011-0010-0001 и снова 0000...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

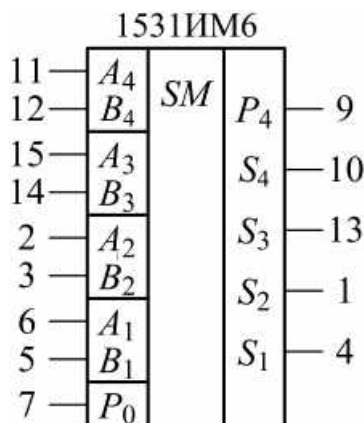
Компетентностно-ориентированная задача №4

Спроектировать схему кольцевого счетчика на основе 5-разрядного регистра сдвига с обратной связью. Цикл состояний на выходах регистра $Q_0-Q_1-Q_2-Q_3-Q_4$:

10000-01000-00100-00010-00001 и снова 10000...

Синтезировать функцию сигнала обратной связи $D_0 = F[Q_0, Q_1, Q_2, Q_3, Q_4]$, обеспечивающую самовосстановление цикла после сбоя.

Компетентностно-ориентированная задача №5



На рисунке представлено графическое изображение микросхемы типового функционального узла. Как он называется? Спроектировать на основе этих микросхем устройство преобразования двоично-десятичного числа $x_9x_8x_7x_6x_5x_4x_3x_2x_1x_0$ (200-100-80-40-20-10-8-4-2-1) в восьмиразрядное двоичное число $y_7y_6y_5y_4y_3y_2y_1y_0$ (128-64-32-16-8-4-2-1).

Компетентностно-ориентированная задача №6

Спроектировать счетчик Джонсона на основе 4-разрядного регистра сдвига с перекрестной обратной связью. Цикл состояний на выходах регистра $Q_0-Q_1-Q_2-Q_3$:

0000-1000-1100-1110-1111-0111-0011-0001- и снова 0000...

Синтезировать функцию цепи обратной связи $D = F[Q_0, Q_1, Q_2, Q_3]$, обеспечивающую коррекцию цикла после сбоя. Проверить поведение счетчика при сбоях.

Компетентностно-ориентированная задача №7

Спроектировать счетчик-делитель на 5 на JK-триггерах. Цикл состояний на выходах триггеров $Q_2-Q_1-Q_0$:

000-001-010-011-100 и снова 000...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

Компетентностно-ориентированная задача №8

Спроектировать суммирующий двоично-десятичный счетчик на D-триггерах. Цикл состояний на выходах триггеров $Q_3-Q_2-Q_1-Q_0$:

0000-0001-0010-0011-0100-0101-0110-0111-1000-1001 и снова 0000...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

Компетентностно-ориентированная задача №9

Спроектировать вычитающий двоично-десятичный счетчик на D-триггерах. Цикл состояний на выходах триггеров $Q_3-Q_2-Q_1-Q_0$:

0000-1001-1000-0111-0110-0101-0100-0011-0010-0001 и снова 0000...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

Компетентностно-ориентированная задача №10

Спроектировать преобразователь 8-разрядного двоичного кода

x_7	x_6	x_5	x_4	x_3	x_2	x_1	x_0
(128)	(64)	(32)	(16)	(8)	(4)	(2)	(1)

в двоично-десятичный код с десятичной коррекцией

y_9	y_8	y_7	y_6	y_5	y_4	y_3	y_2	y_1	y_0
(200)	(100)	(80)	(40)	(20)	(10)	(8)	(4)	(2)	(1)

на интегральных схемах 4-разрядных двоичных сумматоров.

Компетентностно-ориентированная задача №11

Спроектировать преобразователь двоично-десятичного кода

x_9	x_8	x_7	x_6	x_5	x_4	x_3	x_2	x_1	x_0
(200)	(100)	(80)	(40)	(20)	(10)	(8)	(4)	(2)	(1)

в 8-разрядный двоичный код

y_7	y_6	y_5	y_4	y_3	y_2	y_1	y_0
(128)	(64)	(32)	(16)	(8)	(4)	(2)	(1)

на интегральных схемах 4-разрядных двоичных сумматоров.

Компетентностно-ориентированная задача №12

Спроектировать сумматор двух двоично-десятичных чисел

		a_8	a_7	a_6	a_5	a_4	a_3	a_2	a_1	a_0
	+	b_8	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
=	s_9	s_8	s_7	s_6	s_5	s_4	s_3	s_2	s_1	s_0

на интегральных схемах 4-разрядных двоичных сумматоров.

Компетентностно-ориентированная задача №13

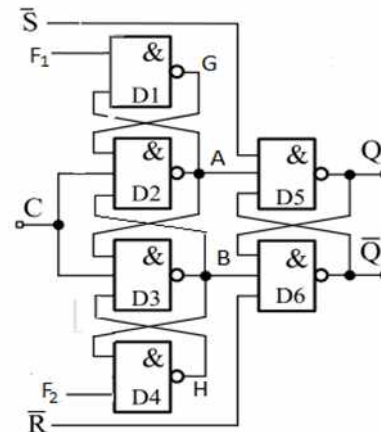
Спроектировать умножитель 8-разрядного двоичного числа $a_7a_6a_5a_4a_3a_2a_1a_0$ и 4-разрядного двоичного числа $b_3b_2b_1b_0$ с применением конъюнкторов и арифметических сумматоров. Выделите повторяющиеся модули – множительно-суммирующие блоки 4×2

Компетентностно-ориентированная задача №14

Спроектировать преобразователь 4-разрядного двоичного кода 8-4-2-1 в код Грея $Q_3Q_2Q_1Q_0$

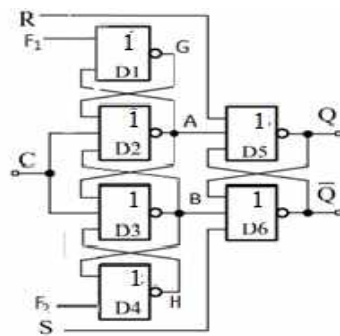
Двоичный	8-4-2-1	0000	0001	0010	0011	0100	0101	0110	0111
Код Грея	$Q_3Q_2Q_1Q_0$	0000	0001	0011	0010	0110	0111	0101	0100
Двоичный		1000	1001	1010	1011	1100	1101	1110	1111
Код Грея		1100	1101	1111	1110	1010	1011	1001	1000

Компетентностно-ориентированная задача №15



На основе триггера с динамическим управлением спроектировать синхронный JK-триггер на элементах И-НЕ. Построить временные диаграммы сигналов во всех отмеченных точках.

Компетентностно-ориентированная задача №16



На основе триггера на элементах ИЛИ-НЕ спроектировать синхронный JK-триггер с динамическим управлением. Изобразить диаграммы сигналов во всех контрольных точках схемы.

Компетентностно-ориентированная задача №17

Спроектировать счетчик-делитель на 3 на D-триггерах. Цикл состояний на выходах триггеров Q_1-Q_0 :

00-01-10- и снова 00...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

Компетентностно-ориентированная задача №18

Спроектировать схему кольцевого счетчика на основе 4-разрядного регистра сдвига с обратной связью. Цикл состояний на выходах регистра $Q_0-Q_1-Q_2-Q_3$:

1000-0100-0010-0001- и снова 1000...

Синтезировать функцию сигнала обратной связи $D_0 = F[Q_0, Q_1, Q_2, Q_3]$, обеспечивающую самовосстановление цикла после сбоя.

Компетентностно-ориентированная задача №19

Спроектировать суммирующий десятичный счетчик в коде Грея на JK-триггерах. Цикл состояний на выходах триггеров $Q_3-Q_2-Q_1-Q_0$:

0000-0001-0011-0010-0110-0111-0101-0100-1100-1000 и снова 0000...

Синтезировать сигнал переноса. Проверить поведение счетчика при сбоях. При необходимости предусмотреть коррекцию в комбинационной цепи.

Компетентностно-ориентированная задача №20

Спроектировать суммирующий десятичный счетчик в коде Грея на *JK*-триггерах. Цикл состояний на выходах триггеров $Q_3-Q_2-Q_1-Q_0$:

0000-0001-0011-0010-0110-0111-0101-0100-1100-1000 и снова 0000...

Синтезировать сигнал переноса. Проверить поведение счетчика при сбоях. При необходимости предусмотреть коррекцию в комбинационной цепи.

Компетентностно-ориентированная задача №21

Спроектировать счетчик-делитель на 5 на *D*-триггерах. Цикл состояний на выходах триггеров $Q_2-Q_1-Q_0$:

000-001-010-011-100 и снова 000...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

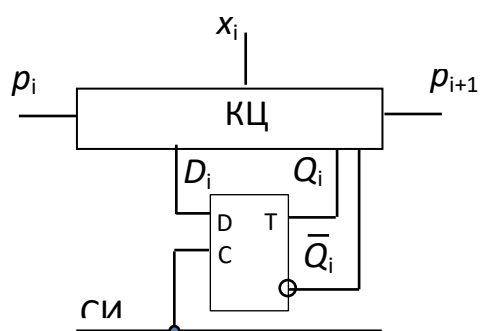
Компетентностно-ориентированная задача №22

Спроектировать счетчик-делитель на 3 на *JK*-триггерах. Цикл состояний на выходах триггеров Q_1-Q_0 :

00-01-10- и снова 00...

Проверить поведение счетчика при сбоях и при необходимости предусмотреть коррекцию в комбинационной цепи.

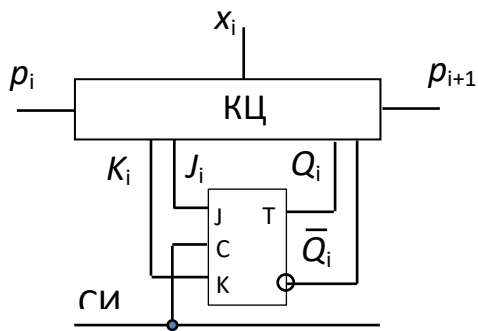
Компетентностно-ориентированная задача №23



Спроектировать комбинационную цепь для *n*-разрядного накапливающего сумматора на *D*-триггерах. В памяти (в триггерах) до выполнения операции хранится один из операндов, а после операции – ее результат:

$Q_{n-1}^t \dots Q_1^t Q_0^t + x_{n-1} \dots x_1 x_0 + p_0 = Q_{n-1}^{t+1} \dots Q_1^{t+1} Q_0^{t+1} + p_n$. КЦ вырабатывает сигналы для триггеров и выходной перенос.

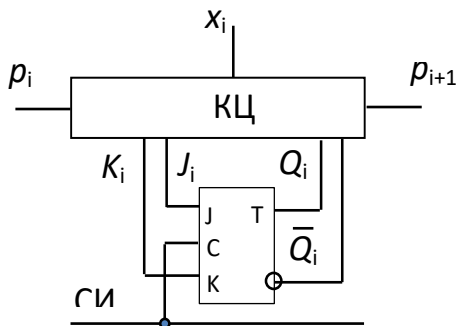
Компетентностно-ориентированная задача №24



Спроектировать комбинационную цепь для n -разрядного вычитателя на JK-триггерах. В памяти (в триггерах) до выполнения операции хранится уменьшаемое. Второй операнд (вычитаемое) поступает на вход вычитателя:

$Q_{n-1}^t \dots Q_1^t Q_0^t - x_{n-1} \dots x_1 x_0 - z_0 = Q_{n-1}^{t+1} \dots Q_1^{t+1} Q_0^{t+1} + z_n$. КЦ вырабатывает сигналы для триггеров и выходной заем. Результат операции остается в памяти.

Компетентностно-ориентированная задача №25



Спроектировать комбинационную цепь для n -разрядного накапливающего сумматора на JK-триггерах. В памяти (в триггерах) до выполнения операции хранится один из операндов, а после операции – ее результат:

$Q_{n-1}^t \dots Q_1^t Q_0^t + x_{n-1} \dots x_1 x_0 + p_0 = Q_{n-1}^{t+1} \dots Q_1^{t+1} Q_0^{t+1} + p_n$. КЦ вырабатывает сигналы для триггеров и выходной перенос.

Компетентностно-ориентированная задача №26

Спроектировать сумматор двух двоично-десятичных чисел

	a_8	a_7	a_6	a_5	a_4	a_3	a_2	a_1	a_0
+	b_8	b_7	b_6	b_5	b_4	b_3	b_2	b_1	b_0
=	s_8	s_7	s_6	s_5	s_4	s_3	s_2	s_1	s_0

на интегральных схемах 4-разрядных двоичных сумматоров.

Критерии оценивания решения компетентностно-ориентированной задачи:

6-5 баллов выставляется обучающемуся, если решение задачи демонстрирует глубокое понимание обучающимся предложенной проблемы и разностороннее ее рассмотрение; свободно конструируемая работа представляет собой логичное, ясное и при этом краткое, точное описание хода решения задачи (последовательности (или выполнения) необходимых трудовых действий) и формулировку доказанного, правильного

вывода (ответа); при этом обучающимся предложено несколько вариантов решения или оригинальное, нестандартное решение (или наиболее эффективное, или наиболее рациональное, или оптимальное, или единственно правильное решение); задача решена в установленное преподавателем время или с опережением времени.

4-3 балла выставляется обучающемуся, если решение задачи демонстрирует понимание обучающимся предложенной проблемы; задача решена типовым способом в установленное преподавателем время; имеют место общие фразы и (или) несущественные недочеты в описании хода решения и (или) вывода (ответа).

2-1 балла выставляется обучающемуся, если решение задачи демонстрирует поверхностное понимание обучающимся предложенной проблемы; осуществлена попытка шаблонного решения задачи, но при ее решении допущены ошибки и (или) превышено установленное преподавателем время.

0 баллов выставляется обучающемуся, если решение задачи демонстрирует непонимание обучающимся предложенной проблемы, и (или) значительное место занимают общие фразы и голословные рассуждения, и (или) задача не решена

Инструкция по выполнению тестирования на промежуточной аттестации обучающихся

Необходимо выполнить 16 заданий. На выполнение отводится 1 академический час.

Задания выполняются на отдельном листе (бланке ответов), который сдается преподавателю на проверку.

На отдельном листе (бланке ответов) запишите свои фамилию, имя, отчество и номер группы, затем приступайте к выполнению заданий.

Укажите номер задания и рядом с ним:

– при выполнении заданий в закрытой форме запишите букву (буквы), которой (которыми) промаркированы правильные ответы;

– при выполнении задания в открытой форме запишите пропущенное слово, словосочетание, цифру или формулу;

– при выполнении задания на установление последовательности рядом с буквами, которыми промаркированы варианты ответов, поставьте цифры так, чтобы они показывали правильное расположение ответов;

– при выполнении задания на установление соответствия укажите соответствия между буквами и цифрами, располагая их парами.

При решении компетентностно-ориентированной задачи (задания) запишите развернутый ответ. Ответ записывайте аккуратно, разборчивым почерком. Количество предложений в ответе не ограничивается. Баллы, полученные Вами за выполнение заданий, суммируются. Каждый верный ответ оценивается следующим образом:

– задание в закрытой форме – 2 балла,

– задание в открытой форме – 2 балла,

– задание на установление последовательности – 2 балла;

– задание на установление соответствия – 2 балла,

– решение компетентностно-ориентированной задачи (задания) – 6 баллов.

Максимальное количество баллов на промежуточной аттестации – 36 (для обучающихся по очно-заочной и заочной формам обучения – 60).

Шкала оценивания результатов тестирования: в соответствии с действующей в университете балльно-рейтинговой системой оценивание результатов промежуточной

аттестации обучающихся осуществляется в рамках 100-балльной шкалы, при этом максимальный балл по промежуточной аттестации обучающихся по очной форме обучения составляет 36 баллов, по очно-заочной и заочной формам обучения – 60 баллов (установлено положением П 02.016). Максимальный балл за тестирование представляет собой разность двух чисел: максимального балла по промежуточной аттестации для данной формы обучения (36 или 60) и максимального балла за решение компетентностно-ориентированной задачи (6). Балл, полученный обучающимся за тестирование, суммируется с баллом, выставленным ему за решение компетентностно-ориентированной задачи. Общий балл по промежуточной аттестации суммируется с баллами, полученными обучающимся по результатам текущего контроля успеваемости в течение семестра; сумма баллов переводится в оценку по дихотомической шкале следующим образом

Соответствие 100-балльной и дихотомической шкал

Сумма баллов по 100-балльной шкале	Оценка по дихотомической шкале
50-100	зачтено
менее 50 баллов	не зачтено

Контрольные вопросы к лабораторной работе №1. Преобразователи кодов

1. Каковы основные признаки комбинационных схем?
2. В чем сущность синтеза комбинационных схем?
3. В чем специфика синтеза многовыходных комбинационных схем?
4. Почему задача синтеза неоднозначна?
5. Какие критерии минимизации применяют при синтезе комбинационной схемы?
6. Для чего предназначены схемы преобразователей кодов?
7. Какие существуют методы построения схем преобразователей кодов?

Контрольные вопросы к лабораторной работе №2. Мультиплексоры и дешифраторы

1. Какие комбинационные устройства называются мультиплексорами и для каких целей они используются?
2. Назовите основные способы наращивания разрядности мультиплексоров и приведите сравнительные характеристики.
3. Какие существуют методы реализации логических функций на основе мультиплексоров?
4. Какие комбинационные устройства называются дешифраторами? Приведите примеры использования дешифраторов.
5. Назовите основные способы наращивания разрядности дешифраторов. Какой тип дешифратора наиболее быстродействующий и почему?
6. Какие существуют методы реализации логических функций на основе дешифраторов?

Контрольные вопросы к лабораторной работе №3. Арифметико-логические устройства

1. К какой категории цифровых устройств, – комбинационного типа или автоматам с памятью, – относятся арифметико-логические устройства?
2. Какой функциональный узел является основой схемы АЛУ?
3. В каком порядке выполняются действия сложной арифметико-логической операции?

Контрольные вопросы к лабораторной работе №4. Триггеры с динамическим управлением

1. В чем заключается принцип динамического управления записью информации в триггер?
2. Каким образом происходит запоминание данных на информационных входах базового триггера на основе схемы “трех триггеров”, поступивших перед приходом активного фронта синхроимпульса?
3. Какую функцию выполняют сигналы а и b в базовой схеме “трех триггеров”?
4. Каково назначение дополнительной комбинационной схемы управления базовым триггером?
5. Какими цепями схемы определяется минимальное время предустановки сигналов на информационных входах X1 и X2 до прихода активного фронта синхроимпульса?

Контрольные вопросы к лабораторной работе №5. Счетчики импульсов

1. В чем различие организации управления триггерами в суммирующем и вычитающем двоичных счетчиках?
2. В чем суть параллельного, сквозного и группового переносов в двоичных счетчиках?
3. Чем объяснить опасность временных состязаний (“гонок”) в многоразрядных пересчетных схемах?
4. Какие типы триггеров можно применять в пересчетных схемах, а какие – нет?
5. Чем ограничивается максимальная частота счетных импульсов на входе счетчика?
6. Как используются “лишние” (запрещенные) состояния двоично-кодированного счетчика с модулем счета $M < 2^n$ при синтезе схемы счетчика?
7. В чем заключается проблема самовосстановления после сбоя пересчетной схемы с неполным использованием всех состояний триггеров?
8. Как обеспечить самовосстановление после сбоя в пересчетной схеме с неполным использованием всех состояний триггеров?

Контрольные вопросы к лабораторной работе №6. Аналого-цифровые и цифро-аналоговые преобразователи

1. Чем определяется погрешность цифрового представления сигнала на выходе АЦП?
2. В чем заключается принцип аналого-цифрового преобразования сигнала методом последовательных приближений?
3. Какие преимущества и недостатки имеет АЦП параллельного типа по сравнению с АЦП последовательного приближения?
4. Из каких соображений выбирают источники опорных напряжений для АЦП параллельного типа?
5. Как обосновать оптимальное значение частоты тактовых импульсов для АЦП параллельного типа?
6. На каком принципе основано преобразование двоичного кода в аналоговый сигнал в ЦАП с токовым выходом?
7. Каким образом выходной ток микросхемы ЦАП преобразуется в пропорциональное ему напряжение?
8. Для чего к выходному току ЦАП добавляют дополнительный постоянный ток? Как рассчитывают его величину?