

Документ подписан простой электронной подписью

Информация о владельце:

ФИО: Локтионова Оксана Геннадьевна

Должность: проректор по учебной работе

Дата подписания: 17.07.2024 00:45:57

Уникальный программный ключ:

0b817ca911e6668abb13a5d426d39e5f1c11eabbf73e943df4a4851fda56d089

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное
учреждение высшего образования
«Юго-Западный государственный университет»
(ЮЗГУ)

Кафедра космического приборостроения и средств связи

УТВЕРЖДАЮ:

Проректор по учебной работе

О.Г. Локтионова
2023 г.



**МИНИМИЗАЦИЯ И ИССЛЕДОВАНИЕ
КОМБИНАЦИОННОГО УСТРОЙСТВА МЕТОДОМ
МОДЕЛИРОВАНИЯ В САПР**

Методические указания к практическим занятиям по дисциплине
«Схемотехническое проектирование цифровых систем с
использованием САПР»

УДК 621.382

Составители: О.Г., Бондарь, Е.О. Брежнева

Рецензент

Доктор технических наук, профессор Чернецкая И. Е.

Минимизация и исследование комбинационного устройства методом моделирования в САПР: методические указания к практическим занятиям по дисциплине «Схемотехническое проектирование цифровых систем с использованием САПР» / Юго-Зап. гос.ун-т.; сост.: О.Г. Бондарь, Е.О. Брежнева. - Курск, 2023. - 12 с.

Приводится методика, программа исследования цифровых устройств с использованием системы автоматизированного проектирования (САПР) и варианты заданий.

Методические указания соответствуют требованиям программы, утвержденной учебно-методическим объединением по специальностям автоматики и электроники (УМО АЭ).

Предназначены для студентов направления подготовки магистров 11.04.02 «Инфокоммуникационные технологии и системы связи» очной и заочной форм обучения.

Текст печатается в авторской редакции

Подписано в печать 25.09.23. Формат 60×84 1/16.

Усл. печ. л. 0,69. Уч.-изд. л. 0,63. Тираж 100 экз. Заказ 908. Бесплатно.

Юго-Западный государственный университет.

305040, г. Курск, ул. 50 лет Октября, 94

СОДЕРЖАНИЕ

Цель и задачи практического занятия.....	4
Планируемые результаты обучения.....	4
Необходимые материально-техническое оборудование и материалы.....	5
Методические рекомендации по выполнению заданий.....	5
Алгоритм выполнения заданий	7
Варианты заданий	8
Форма отчета обучающегося	10
Шкала оценивания и критерии оценивания	10
Список вопросов для самоконтроля.....	11

Цель и задачи практического занятия

Целью практического занятия является получение навыков минимизации логических функций, приведения их к заданному базису и анализа статических и динамических рисков в схемах цифровых устройств.

Задачи практического занятия:

1. Познакомиться со способами формального описания и моделирования цифровых систем.
2. Научиться выполнять компьютерное моделирование цифровых устройств в САПР.
3. Приобрести навыки оценки параметров цифровых устройств и освоить методики их исследования и проектирования с применением средств моделирования в САПР.

Планируемые результаты обучения

В ходе выполнения практических работ формируются следующие компетенции: ПК-1 - способен производить математическое и физическое моделирование процедур ЦОС (построение алгоритмов и графов автоматов), структурно-параметрический синтез цифровых систем с использованием САПР (Matlab, Multisim, SPICE), в том числе для малых космических аппаратов.

Обучающийся должен

знать:

- способы формального описания и моделирования цифровых систем;
- последовательность и методы решения задач проектирования цифровых устройств;
- способы оценки характеристик и параметров элементной базы и узлов цифровых устройств;

уметь:

- выполнять компьютерное моделирование цифровых устройств в САПР на схемотехническом уровне;
- выбирать элементную базу, обеспечивающую требуемые характеристики;

владеть:

- навыками оценки параметров цифровых устройств с применением средств моделирования;
- методикой исследования и проектирования цифровых устройств в среде автоматизированного проектирования электронных средств.

Необходимые материально-техническое оборудование и материалы

1. Microsoft Windows Professional 7 Russian (Upgrade Academic OPEN1 License No Level № 60803556 - 13 копий);
2. LibreOffice (LGPL v3);
3. Circuit Design Suite 12.0 (Academy license № M76X44651);
4. Антивирус Касперского (или ESETNOD);
5. ПК (Processor i5-2500, RAM DDR3 4 GB, HDD 320 GB, DVD RW, TFT-монитор 24” 1920x1080).

Методические рекомендации по выполнению заданий

Повторить правила построения СДНФ и СКНФ таблично заданных функций и минимизации их графическим методом. Повторить правила приведения функций к различным базисам. Изучить приведенный ниже материал, посвященный задержкам в цифровых цепях.

Задержка в элементе зависит от большого числа факторов (технологических, напряжения питания, нагрузки, линий связи) и описывается статистическими закономерностями.

Обычно задается максимальное время задержки. Отсюда следует, что нельзя сравнивать задержки в двух цепях, т.к. в принципе они могут быть сколь угодно малы. Если же известны и минимальные задержки, то сравнение возможно при определенных условиях.

Пусть длинная цепь имеет число элементов N_D , а короткая – N_K . Тогда: $t_{зд.макс} = N_K \cdot t_{зд.макс}$, а $t_{зд.мин_D} = N_D \cdot t_{зд.мин}$.

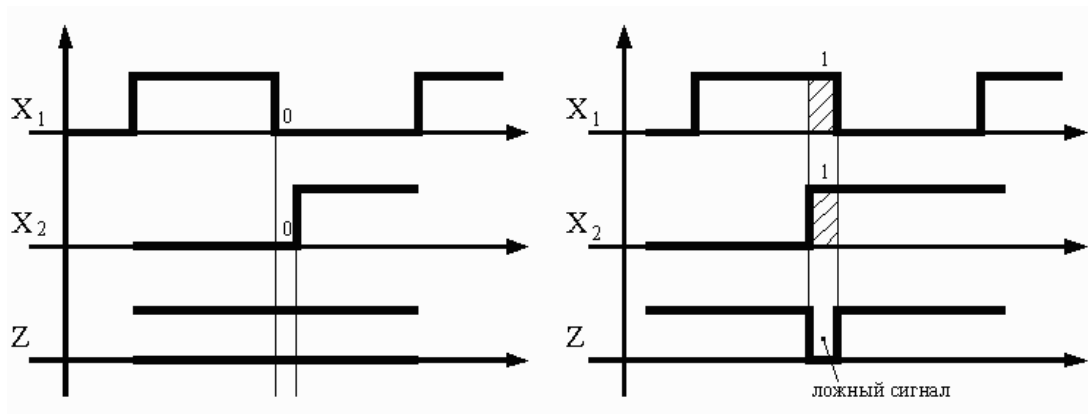
В длинной цепи сигнал будет распространяться дольше, т.е. $t_{зд.мин_D} > t_{зд.макс_K}$, если $N_K \cdot t_{зд.макс} < N_D \cdot t_{зд.мин}$, или $\frac{N_D}{N_K} > \frac{t_{зд.макс}}{t_{зд.мин}}$.

Задержки не только ограничивают быстродействие цепей, но и создают ложные сигналы в цепи, которые могут быть опасны при нагружении комбинационных цепей (КЦ) на элементы памяти. В этом случае ошибки не исчезают со временем.

Такие ложные сигналы называют рисками. Различают **статические** и **динамические** риски.

Статические риски возникают в случае, если при смене входных сигналов состояние выхода не должно измениться.

Например: цепь реализует операцию И-НЕ (штрих Шеффера) $z = \overline{x_1 \cdot x_2}$ и предусмотрено одновременное изменение сигналов x_1 и x_2 с набора 10 на 01. Сигнал на выходе должен остаться постоянным – 1. На рисунке 1 (диаграммах 1 и 2) представлены два возможных случая соотношения между моментами переключения сигналов.



Диаг. 1

Диаг. 2

Рисунок 1 – Случай соотношения между моментами переключения сигналов

На диаграмме 2 показан механизм возникновения ложного сигнала. «0» – сигнал не предусмотрен логикой работы схемы и возможен статический риск сбоя.

Динамический риск сбоя возникает в том случае, если в схеме предусмотрено изменение состояния выходного сигнала.

При этом в силу неодновременности переключения сигналов возможно многократное переключение выходного сигнала из «0» в «1» и обратно. Первый и последний переходы совпадают с алгоритмическим.

В качестве примера рассмотрим мажоритарную схему на три входа (или сумматор) (рисунок 2).

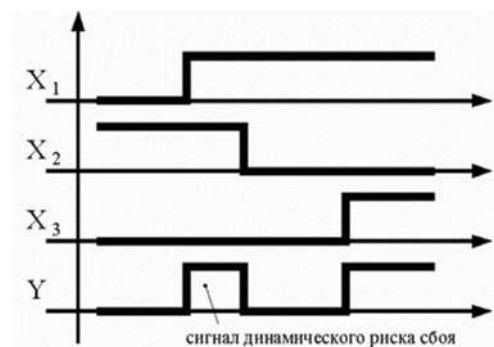
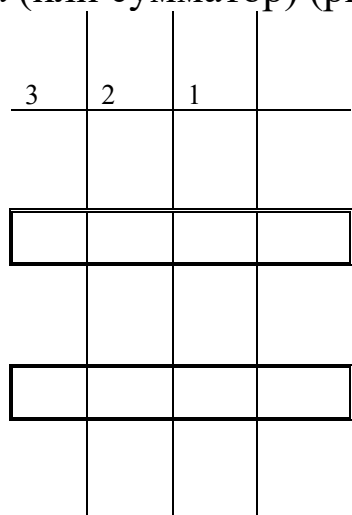


Рисунок 2 – Мажоритарная схема на три входа

Кардинальный способ борьбы с рисками – применение синхронных устройств (запись информации после окончания переходных процессов).

Алгоритм выполнения заданий

1. В соответствии с номером варианта выбрать логическую функцию из таблицы. Представить таблицу для выбранной функции.

2. Провести минимизацию функции в форме, наиболее удобной для последующего приведения к заданному базису. Записать выражение для логической функции в заданном базисе.

3. Начертить функциональную электрическую схему комбинационного устройства. При этом необходимо, пользуясь справочником по цифровым интегральным схемам, выбрать ИС с соответствующим числом входов. ИС с необходимым числом входов можно синтезировать из ИС с меньшим числом входов.

4. Загрузить программу «Multisim». Создать новый файл под

именем Comb2. Построить схему, разработанную при домашней подготовке. Подключить к входу схемы генератор цифровых кодов. Для наблюдения сигналов подключить логический анализатор. На входы каналов 1-5 подать соответственно входные сигналы X0-X3 и выходной сигнал Y.

5. Задать последовательность из 16 возбуждающих сигналов от 0 до 15. Задать циклический режим. Частоту генератора оставить по умолчанию (1 КГц). Задать тип используемых ИС - КМОП.

6. Зарисовать временные диаграммы, наблюдаемые на экране логического анализатора. Проверить правильность функционирования предварительным преобразованием диаграмм к табличной форме. При несоответствии функциональности собранной схемы заданию провести анализ схемы и устранить ошибки. После устранения ошибок повторно провести исследование разработанной схемы.

7. Задать поочередно три пары комбинаций входных переменных, приводящих к статическим и динамическим рискам. Установить частоту генератора кодовых последовательностей 10 МГц. Зарисовать полученные временные диаграммы. Провести анализ временных диаграмм и привести объяснения.

8. Определить максимальную частоту функционирования разработанного устройства.

9. Опираясь на параметры используемых ИС (исходные данные взять из технической документации, размещённых в Интернет) определить теоретически предельную рабочую частоту устройства.

Варианты заданий

Таблица 1. Варианты заданий к практической работе для первой подгруппы.

№ п/п	X3	X2	X1	X0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	Y10
0	0	0	0	0	1				1				1	
1	0	0	0	1		1	1			1	1			1
2	0	0	1	0		1	1	1			1			1

3	0	0	1	1				1	1		1	1		
4	0	1	0	0	1		1		1			1	1	
5	0	1	0	1	1	1	1			1				
6	0	1	1	0	1		1			1	1		1	
7	0	1	1	1				1				1	1	1
8	1	0	0	0	1				1				1	1
9	1	0	0	1		1	1			1				1
10	1	0	1	0		1	1	1			1	1		1
11	1	0	1	1		1		1	1		1	1		
12	1	1	0	0	1		1		1			1	1	
13	1	1	0	1	1	1			1	1				
14	1	1	1	0			1	1		1	1			1
15	1	1	1	1				1		1	1	1	1	1
Базис					/	↑	/	↑	/	↑	/	↑	/	↑

Таблица 2. Варианты заданий к практической работе для второй подгруппы.

№ п/п	X3	X2	X1	X0	Y1	Y2	Y3	Y4	Y5	Y6	Y7	Y8	Y9	Y10
0	0	0	0	0	1				1				1	
1	0	0	0	1		1	1			1	1			
2	0	0	1	0		1	1	1			1			1
3	0	0	1	1							1	1		
4	0	1	0	0	1		1		1			1	1	
5	0	1	0	1			1			1				
6	0	1	1	0	1		1			1	1			
7	0	1	1	1				1					1	1
8	1	0	0	0	1				1				1	1
9	1	0	0	1		1	1							1
10	1	0	1	0		1		1			1	1		1
11	1	0	1	1		1		1	1			1		
12	1	1	0	0	1		1		1			1	1	
13	1	1	0	1	1	1			1	1				
14	1	1	1	0			1	1		1	1			1
15	1	1	1	1				1		1	1	1	1	1
Базис					↑	/	↑	/	↑	/	↑	/	↑	/

Форма отчета обучающегося

Отчет должен включать:

1. Исходную функцию, заданную в табличной форме.
2. Аналитическое выражение минимизированной логической функции.
3. Перечень выбранных логических элементов для построения схемы и функциональную электрическую схему комбинационного устройства.
4. Все промежуточные (при необходимости) и окончательные временные диаграммы, снятые с экрана логического анализатора.
5. Выводы, результаты измерений и теоретической оценки предельной рабочей частоты устройства.
6. Письменные ответы на контрольные вопросы.

Шкала оценивания и критерии оценивания

Шкала оценивания: 4-х балльная.

Критерии оценивания:

4 балла (или оценка «отлично») выставляется обучающемуся, если он самостоятельно выполнил практическую работу, оформил отчет в соответствии с предъявляемыми требованиями; полно ответил на все вопросы по практической работе.

3 баллов (или оценка «хорошо») выставляется обучающемуся, если он самостоятельно выполнил практическую работу, оформил отчет в соответствии с предъявляемыми требованиями; испытывает затруднения при ответе менее чем на 10% вопросов по практической работе.

2 баллов (или оценка «удовлетворительно») выставляется обучающемуся, если он самостоятельно выполнил практическую работу, оформил отчет в соответствии с предъявляемыми требованиями; испытывает затруднения при ответе на 20-30% вопросов по практической работе.

0-1 баллов (или оценка «неудовлетворительно») выставляется обучающемуся, если он не проявлял самостоятельности при выполнении практической работы;

оформление отчета не соответствует предъявляемым требованиям (не соответствует ГОСТ, содержит не все пункты); испытывает затруднения при ответе более чем на 50% вопросов по практической работе.

Список вопросов для самоконтроля

1. В какой форме следует записать логическую функцию для последующего представления в базисе И-НЕ?
2. В какой форме следует записать логическую функцию для последующего представления в базисе ИЛИ-НЕ?
3. В какой форме следует записать логическую функцию для последующего представления в базисе И-ИЛИ-НЕ?
4. Сформулируйте правило записи дизъюнкта, соответствующего прямоугольнику, покрывающему карту Карно.
5. Сформулируйте правило записи конъюнкта, соответствующего прямоугольнику, покрывающему карту Карно.
6. Как выявить наборы входных переменных, приводящие к статическим и динамическим рискам?
7. К каким последствиям приведет использование логических схем КМОП типа при пониженном напряжении питания (многие серии ИС этого типа допускают работу при напряжениях 3-15 В).
8. Какой фактор будет определять вид выходного сигнала для последовательностей, вызывающих состязания?
9. Пояснить п.8 с помощью временных диаграмм для одной из последовательностей, использованных в практической работе.
10. Определение комбинационного устройства.
11. Способы описания логики работы комбинационных схем: неформализованный, табличный, аналитический, временные диаграммы.
12. Переходы между представлением логической функции в виде таблицы и временной диаграммы.
13. Переход от аналитического представления логической функции к схеме.
14. Проиллюстрировать переход от схемы к аналитическому представлению логической функции.
15. Графический способ представления логических функций.

16. Совершенная дизъюнктивная нормальная формы функции.

17. Совершенная конъюнктивная нормальная формы функции.

18. Как определить задержку устройства, построенного по СДНФ или СКНФ?

19. К каким последствиям приводит ограничение числа входов ИС при реализации логических функций?

20. К каким последствиям приводит ограничение нагрузочной способности ИС при реализации логических функций?