

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Локтионова Оксана Геннадьевна  
Должность: проректор по учебной работе  
Дата подписания: 23.06.2024 19:02:12  
Уникальный программный ключ:  
0b817ca911e6668abb13a5d470179e56114eabbf77c943df4e4851fdb56d0889

## МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное  
образовательное учреждение высшего образования  
«Юго-Западный государственный университет»  
(ЮЗГУ)

Кафедра космического приборостроения и систем связи

УТВЕРЖДАЮ

Проректор по учебной работе

О.Г. Локтионова

« 11 » 06



## МИКРОПРОЦЕССОРНАЯ ТЕХНИКА

Методические указания к практическим занятиям

Курск 2024

УДК 621.38(075.8)

Составитель О.Г. Бондарь

Рецензент

Кандидат технических наук, доцент кафедры космического приборостроения и систем связи *И.Г. Бабанин*

Микропроцессорная техника : методические указания к практическим занятиям / Юго-Зап. гос. ун-т; сост.: О.Г. Бондарь. – Курск : ЮЗГУ, 2024. – 64 с.

Приведены краткие теоретические сведения и задания для практических занятий.

Методические указания соответствуют требованиям программы, утвержденной учебно-методическим объединением по специальностям автоматике и электроники (УМО АЭ).

Предназначены для бакалавров направления подготовки 11.03.03 «Конструирование и технология электронных средств» всех форм обучения.

Текст печатается в авторской редакции

Подписано в печать 11.06.24 Формат 60×84 1/16.

Усл. печ. л. 3,72. Уч.-изд. л. 3,37. Тираж 100 экз. Заказ 521. Бесплатно.

Юго-Западный государственный университет.

305040, г. Курск, ул. 50 лет Октября, 94.

## СОДЕРЖАНИЕ

Введение .....	5
1 Вводное занятие. Способы организации взаимодействия устройств микропроцессорной системы (МПС) .....	5
2 Разработка схем магистрально-модульных МПС .....	7
3 Изучение интерфейсов распространённых микропроцессоров и микроконтроллеров. Назначение выводов, параметры сигналов .....	9
4 Анализ особенностей построения системы команд МП и МК .....	11
5 Архитектура МП (МК) и производительность при перемещении данных .....	14
6 Интерфейс МП с ПЗУ. Подключение и временные диаграммы ..	17
7 Интерфейс МП и ОЗУ статического типа (синхронных и асинхронных) .....	20
8 Параллельный обмен в МПС. Буферные регистры и шинные формирователи .....	25
9 Проектирование магистрально-модульных МПС с учётом нагрузочной способности БИС .....	33
10 Оценка общих требований к составу интерфейсов и количеству цифровых входов/выходов микроконтроллера .....	35
11 Оценка объёма программного обеспечения. Оценка объёма оперативной памяти системы. Выбор микроконтроллера (микропроцессора). Распределение адресного пространства .....	37
12 Разработка микропроцессорного модуля. Требования к тактовым сигналам. Выбор тактовой частоты и оценка требований к её стабильности. Подсистема рестарта процессорного модуля ...	40
13 Подсистема памяти. Реализация интерфейсов. Определение нагрузочной способности и способы её обеспечения. Поддержка последовательных интерфейсов .....	42
14 Клавиатура микропроцессорных систем. Схемотехника матричных клавиатур. Программная реализация базовых функций: сканирование, подавление дребезга, формирование кода .....	44

15 Система отображения малых микропроцессорных систем. Статическая и динамическая индикация. Энергетический расчёт. Совмещение функций в подсистемах клавиатуры и индикации. Использование таймеров для аппаратной поддержки функций .....	50
16 Организация интерфейсов с УВВ. Построение подсистемы прерываний.....	53
17 Сопряжение микропроцессоров с мощными устройствами. Гальваническая развязка.....	55
18 Разработка программного обеспечения. Простейшие системы реального времени. Организация обслуживания нескольких устройств по методу сканирования и на основе событийного механизма .....	61
Литература.....	64

## **Введение**

Целью проведения практических занятий по курсу «Аналого-цифровая интегральная электроника и микропроцессоры» является закрепление материала, полученного при изучении теории и развитие у студентов навыков и умения функционального проектирования и расчета микропроцессорных систем, и их узлов, знакомство с интегральными схемами, широко применяемыми при построении микропроцессорных систем, с интерфейсами, электрическими характеристиками и параметрами микропроцессоров и микроконтроллеров, с элементами программирования.

### **1 Вводное занятие. Способы организации взаимодействия устройств микропроцессорной системы (МПС)**

МПС состоит из совокупности функциональных узлов таких как центральный процессор, постоянная и оперативная память, внешние устройства. Организация обмена данными между этими устройствами осуществляется через интерфейс.

Под интерфейсом МПС понимают совокупность аппаратных, программных и конструктивных средств, обеспечивающих информационный обмен между устройствами системы.

Интерфейс должен обеспечивать аппаратную, программную, электрическую и конструктивную совместимость. Аппаратная часть - это отдельные узлы микропроцессорной системы, через которые осуществляется обмен. Программ строгий порядок, алгоритм взаимодействия устройств, реализованный в виде специальных программ. Порядок следования информационных и служебных сигналов в процессе обмена информацией называют протоколом обмена. Электрическая совместимость предусматривает единые уровни логических потенциалов, соответствующую нагрузочную способность. Конструктивная совместимость – однотипность соединительных разъёмов, назначения контактов разъёмов.

Соединение элементов системы может быть организовано в виде звезды (радиальное), кольца, магистрали. Обычно рассматриваемые виды топологий соотносят с архитектурой компьютерных

сетей, но в действительности они распространены и в МПС. В качестве примера можно привести объединение устройств в SPI-стек. При этом получается топология кольца. Устройства, подключаемые к интерфейсу I2C образуют магистральную топологию. Особенности организации устройств в систему могут быть отражены понятием связности системы – количеством различных путей, позволяющих передать данные от одного устройства системы к другому. Для микропроцессорных систем часто используется магистральный метод объединения устройств в систему. Однако в мощных вычислительных системах сочетаются магистральный и радиальный способы объединения устройств. Для систем на основе микроконтроллеров доминирует радиальный способ подключения устройств к микроконтроллеру.

### **Подготовка к практическому занятию**

Изучить по методическим указаниям, конспекту лекций, [1,2] способы объединения устройств в систему и их особенности.

### **Задание**

Изобразить топологии звезда, кольцо, магистраль, матрица. Определить связность каждой системы. Описать особенности обмена данными в каждой из систем. Сравнить системы по надёжности.

### **Контрольные вопросы**

1. Сравните потенциальную надёжность системы с топологией звезда и магистраль.
2. Сравнить потенциальную производительность топологии звезда и магистраль.
3. Каким образом указывается адресат в системе базирующейся на топологии магистраль?
4. Каким образом указывается адресат в системе базирующейся на топологии звезда?
5. Какие из топологий используют централизованное управление?

## 2 Разработка схем магистрально-модульных МПС

### Подготовка к практическому занятию

Изучить по конспекту лекций, [1,2] особенности организации магистрально-модульной микропроцессорной системы, назначение линий шин адреса, данных, управления, организацию мультиплексируемой шины. Изучить схемотехнику выходных каскадов, использующихся при работе на двунаправленную шину.

### Задание

Нарисовать структуру магистрально-модульной МПС. Указать на ней основные подсистемы минимально достаточные для её функционирования.

Обозначить все линии системы и описать их назначение. Описать поведение МПС при включении питания.

Указать количество линий адреса, подключаемых к ПЗУ объёмом 2К слов и их имена. Прodelать тоже для ОЗУ объёмом 8К слов, входящего в состав МПС. На структурной схеме предусмотреть устройство, позволяющее предотвратить конфликт ПЗУ и ОЗУ.

Изобразить выходные каскады с открытым коллектором нагруженные друг на друга. Определить уровни напряжений на линии для всех сочетаний логических сигналов, транслируемых передатчиками с таким типом выходных каскадов (0-0, 0-1, 1-1).

Изобразить типовой двухтактный каскад ТТЛ передатчика. Объединить выходами два передатчика. Определить уровни напряжения на выходах передатчиков для всех сочетаний выходных сигналов (0-0, 0-1, 1-1). Рассчитать токи, протекающие через выходные транзисторы в предположении отключенной нагрузки (линия ничем не нагружена). Сделать выводы.

Изобразить типовой двухтактный каскад КМОП-типа. Оценить величины токов выходных каскадов в выше описанных случаях. Что можно сказать о логических уровнях сигналов на линии в условиях конфликта.

Изобразить простейшие варианты перевода в отключённое состояние двухтактных каскадов ТТЛ и КМОП типов.

## Контрольные вопросы

1. Что такое интерфейс?
2. Дать определение модульному принципу построения МПС.
3. Что такое магистраль, шина?
4. Что такое конфликт на шине и как его предотвратить?
5. Какой тип выходов цифровых схем используют при подключении устройств к шине данных?
6. Что означает свойство однонаправленности и двунаправленности шин магистрали?
7. Благодаря каким особенностям МПС возможно использование двунаправленной шины?
8. Какие типы операций могут быть выполнены на магистрали?
9. Описать порядок выполнения операции чтения данных из памяти.
10. Описать порядок выполнения операции записи данных в память.
11. Какое устройство управляет МПС?
12. Каким образом адресуются подсистемы МПС?
13. Почему некоторые из устройств МПС не используют управляющий сигнал записи или чтения?
14. Что такое параллельный и последовательный интерфейс?
15. В чём преимущества параллельного интерфейса перед последовательным?
16. В чём заключаются недостатки параллельного интерфейса перед последовательным?
17. Является ли истинным тезис о превосходстве параллельного интерфейса по скорости обмена над последовательным интерфейсом?
18. Что понимается под системным интерфейсом?
19. Что такое внутренний и внешний интерфейсы?
20. Могут ли быть внутренние интерфейсы последовательными?
21. Что такое машинно-зависимый и машинно-независимый интерфейсы?

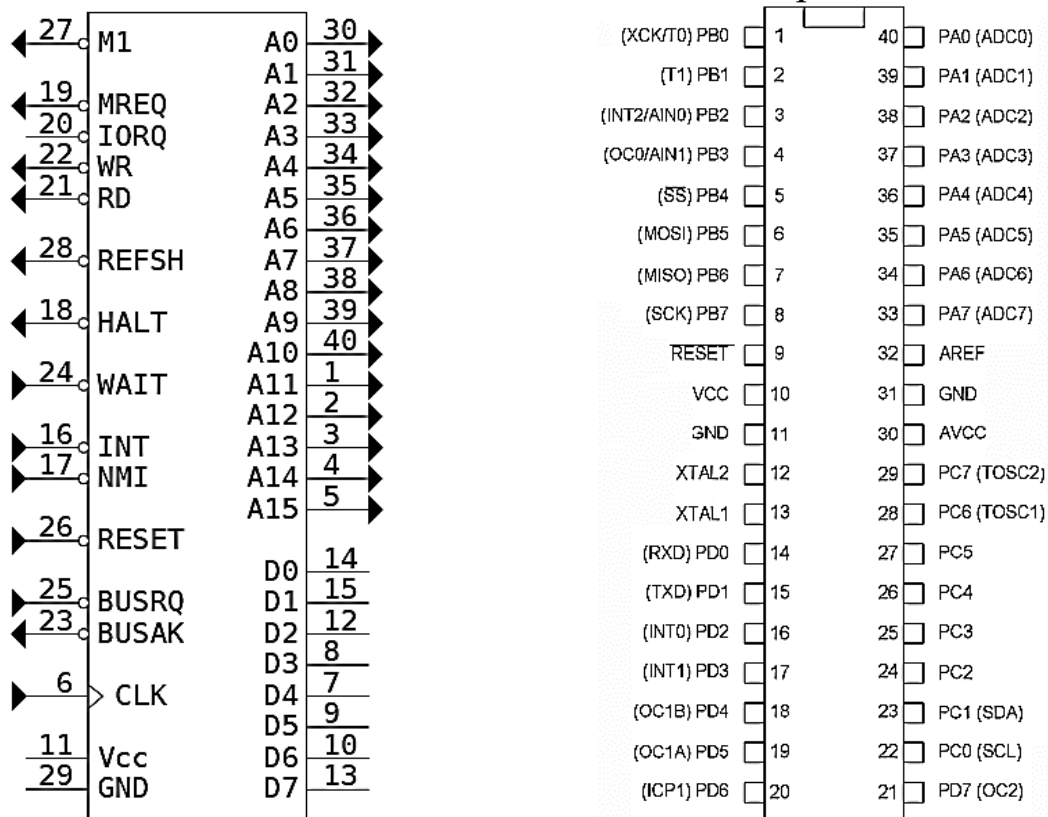


### 3 Изучение интерфейсов распространённых микропроцессоров и микроконтроллеров. Назначение выводов, параметры сигналов

В простых микропроцессорных системах целесообразно использовать процессорно-зависимые интерфейсы, в силу их простоты. Поскольку эти интерфейсы используют в качестве интерфейсных сигналов сигналы процессора, то необходимо понимание назначения сигналов и особенностей использования.

#### Подготовка к практическому занятию

На рисунке 3.1 представлены интерфейсные линии микропроцессора Z80 и одного из микроконтроллеров семейства AVR. По конспекту лекций и [3] изучить особенности организации интерфейсов МП и МК, их общие и отличительные черты.



Интерфейсные линии МП Z80

Интерфейс МК ATmega8535

Рисунок 3.1 – Интерфейсные линии МП и МК

## Задание

Описать назначение всех выводов микропроцессора Z80 и МК АТmega8535. Подключить цепь сброса и организовать тактирование МП и МК.

## Контрольные вопросы

1. С какой целью используется вход Wait МП Z80?
2. Что такое немаскируемое прерывание?
3. Что такое маскируемое прерывание?
4. Каковы особенности подключения устройств ввода/вывода к МП Z80?
5. Для чего используется выход BUSAK МК Z80?
6. Какие особенности имеет МП Z80 при работе с динамической памятью?
7. Почему МП Z80 имеет один вход тактирования, а МК АТmega8535 два входа?
8. Возможно ли тактирование МК АТmega8535 от внешнего тактового генератора?
9. Каков принцип использования линий портов ввода/вывода МК АТmega8535?
10. С какой целью используется вывод AREF МК АТmega8535?
11. С какой целью у МК АТmega8535 имеется два входа для подключения источника питания?
12. Каково назначение сигналов TXD, RXD МК АТmega8535?

## 4 Анализ особенностей построения системы команд МП и МК

Архитектура системы команд МК и МП жёстко связана с особенностями их архитектуры. Архитектуру системы команд определяют такие факторы как состав и сложность выполняемых операций и место хранения операндов.

По месту хранения различают системы команд.

### С выделенным доступом к памяти

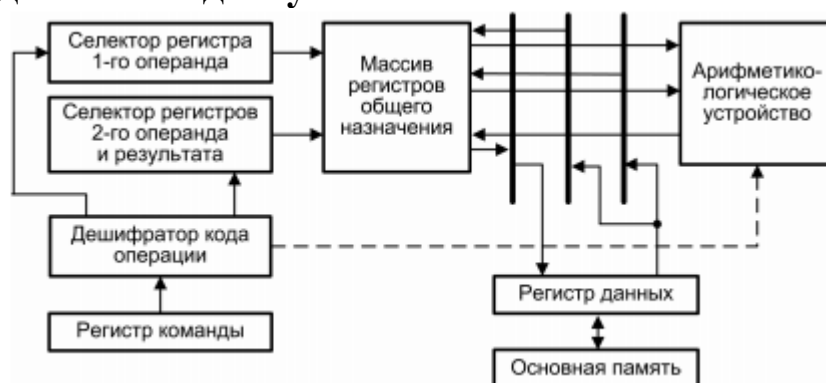


Рисунок 4.1- Архитектура машины с выделенным доступом к памяти

На этой архитектуре определены только две операции с памятью *загрузка* (данные загружаются из памяти в регистр) и *сохранение* (данные из регистра сохраняются в памяти). Исходные данные и результаты операций размещаются только в регистрах.

### Регистровая архитектура

Процессор такой архитектуры включает в свой состав массив регистров общего назначения (РОН). Количество регистров невелико (нередко ограничиваются 32 регистрами, что требует 5 разрядов для адресации).

В таких машинах могут использоваться три формата команд обработки:

- Регистр-регистр;
- Регистр-память;
- Память-память.

В данном случае гибкость выше, но возрастает и сложность команд, а также падает быстродействие.

## Аккумуляторная архитектура

Наличие выделенного регистра для хранения одного из операндов и результата операции упрощает декодирование команд и сокращает их длину. Однако при этом растут накладные расходы по загрузке и сохранению данных.



Рисунок 4.2 – Архитектура аккумуляторной машины

## Стековая архитектура

Используется относительно редко, но даёт преимущества из-за сокращения адресной части команд и упрощает дешифрацию команд. При проектировании программы используется обратная польская нотация. При этом знак операции следует за операндами. Используется в некоторых калькуляторах. Архитектура удачно отображает особенности языка Java и Forth.

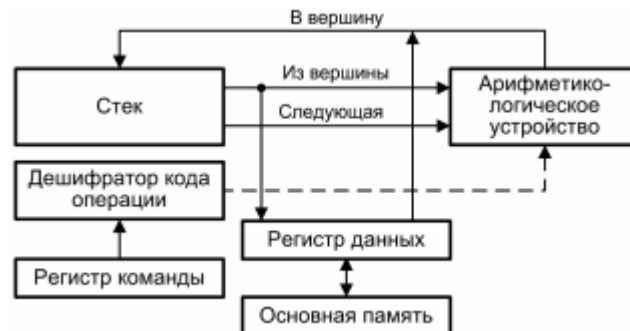


Рисунок 4.3 – Стековая архитектура

## Подготовка к практическому занятию

Ознакомиться по методическим указаниям с разновидностями архитектуры вычислительных машин, а по [3-5] с архитектурой МП Z80 (i8080) и МК ATMELE AVR, а также особенностями системы команд

## Задание

На основании характерных особенностей архитектуры и системы команд МП Z80 определить к какому типу архитектур относится данный процессор.

Определить тип архитектуры МК семейства AVR ATMEL.

Выписать команды загрузки и сохранения МП Z80 и МК AVR.

Рассмотреть несколько несложных алгоритмов обработки данных и сравнить эффективность архитектур по критерию количества команд и занимаемому объёму памяти программ.

Рекомендации: задача 1 – определить среднее значение 64 чисел, задача 2 – упорядочить в порядке возрастания 32 числа, размещённых в памяти.

## Контрольные вопросы

1. В чём отличие команд загрузки и сохранения с прямой и косвенной адресацией?
2. В каком случае проявляются преимущества команд с косвенной адресацией?
3. Объяснить последовательность действий, совершаемых МК при косвенной загрузке с пост-инкрементом.
4. Объяснить последовательность действий, совершаемых МК при косвенной загрузке с пост-декрементом.
5. Объяснить последовательность действий, совершаемых МК при косвенной загрузке с пре-инкрементом.
6. Объяснить последовательность действий, совершаемых МК при косвенной загрузке с пре-декрементом.
7. Что делает команда МК AVR – STS k,Rr?
8. Что делает команда МК AVR – LD Rd,Y?

## **5 Архитектура МП (МК) и производительность при перемещении данных**

На практическом занятии 4 рассматривалась связь между архитектурой МП, МК и архитектурой системы команд. Рассмотреть архитектуру системы команд можно и другом контексте, если рассматривать её в тесной связи с математическими операциями среди которых доминируют бинарные (над двумя операндами).

Наиболее естественной системой команд является трёхадресная (два операнда и результат). При этом размещение операндов в оперативной памяти невыгодно с точки зрения длины адресной части команды и низкого быстродействия оперативной памяти.

Низкая эффективность такой системы команд привела к двухадресной системе команд в которой результат операции замещает один из операндов.

Стремление к дальнейшему упрощению команд приводит к одноадресной системе команд и аккумуляторной архитектуре МП, МК.

Регистровая архитектура с выделенным доступом к памяти является одной из наиболее эффективных архитектур, однако при небольшом количестве регистров и интенсивном переключении между задачами производительность архитектуры резко падает. Это связано с интенсивными обменами данными между регистрами и памятью. Наиболее эффективным способом повышения производительности в этих условиях является применение стека и контекстно-переключаемых регистров.

Стековая организация памяти используется практически во всех МП и МК. Наиболее распространённым вариантом является размещение стека в общем пространстве оперативной памяти. При этом в качестве аппаратной поддержки используется регистр указатель стека с механизмом автодекрементирования / автоинкрементирования адреса. При этом за счёт исключения адреса памяти в командах работы со стеком сокращается длина команды и повышается скорость извлечения / исполнения команды.

Механизм контекстно переключаемых регистров использован ещё в МП Z80 (в виде двух набор регистров). Он существенно развит в МК той же фирмы Z8.

Адресное пространство МК состоит из адресного пространства регистрового файла и адресного пространства памяти.

В адресное пространство регистрового файла включены периферийные регистры, управляющие регистры, порты ввода/вывода и *регистры общего назначения* (РОН). Последние образуют ОЗУ МК.

Адресное пространство памяти образовано ячейками внутренней и внешней памяти программ для хранения программного кода и констант, а также ячейками внешней памяти данных для хранения данных и размещения стека.

Регистровый файл состоит из стандартного регистрового файла (СРФ), имеющегося во всех моделях МК, и расширенного регистрового файла (РРФ), частично используемого в некоторых моделях МК для управления дополнительными функциями. (рисунок 5.1).

СРФ состоит из 256 восьмибитных регистров с шестнадцатеричными адресами от 00H до FFH (здесь и далее H -суффикс шестнадцатеричной системы счисления). Адресное пространство СРФ разделено на 16 рабочих групп регистров по 16 регистров в каждой. Рабочая группа 0 содержит регистры с адресами от 00H до 0FH, группа 1 -регистры с адресами от 10H до 1FH и т.д.

Правомерно считать, что *первая шестнадцатеричная цифра адреса соответствует номеру рабочей группы регистров, а вторая – номеру регистра*. На рисунке 5.1 выделены рабочие группы регистров СРФ с указанием адреса нулевого регистра каждой группы в шестнадцатеричной системе счисления.

### **Подготовка к практическому занятию**

Изучить по конспекту лекций, методическим указаниям организацию памяти МП Z80, МК Z8 и AVR.

Выпишите мнемоники команда работы со стеком и команд загрузки и сохранения МК AVR.

### **Задание**

Напишите программу сохранения регистров R16-R24 в памяти используя команды сохранения с прямой адресацией.

Напишите ту же программу с использованием команд работы со стеком.

Сравните объём кода двух программ и время исполнения (в тактах МК).

Перепишите программу сохранения используя косвенную адресацию. Сопоставьте с предыдущими вариантами. Сделайте вывод об эффективности механизмов работы с памятью.

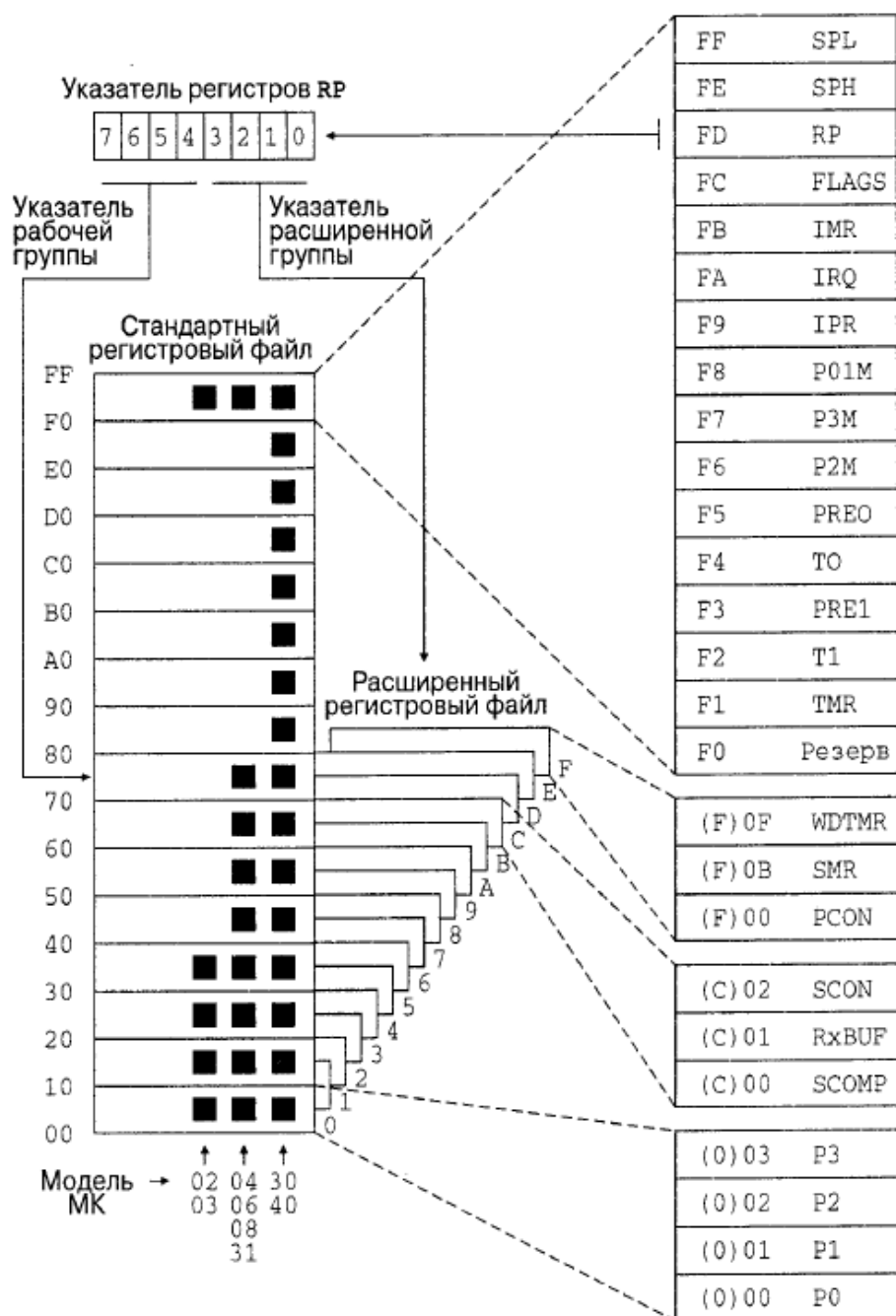




Рисунок 5.1 – Структура регистрового файла МК Z8 фирмы Zilog

### **Контрольные вопросы**

1. В чём выражается сущность стековой организации памяти?
2. Какие преимущества даёт стековая организация памяти?
3. В каком случае использование стека при сохранении и загрузке выгоднее методов использующих прямую или косвенную адресацию памяти?
4. Какие преимущества даёт метод контекстно-переключаемых регистров?
5. Как реализуется метод контекстно-переключаемых регистров?
6. Какие вы видите проблемы при использовании метода контекстно-переключаемых регистров?
7. Какие аппаратные средства необходимы для реализации метода контекстно-переключаемых регистров?

### **6 Интерфейс МП с ПЗУ. Подключение и временные диаграммы**

Постоянное запоминающее устройство (ПЗУ), хранящее программы и данные является принадлежностью любой системы на базе МП или МК. При использовании МК память программ может быть внутренней, а внешняя используется при недостаточном объёме внутренней памяти. При этом интерфейс для её подключения предусматривается обычно в старших моделях семейств микроконтроллеров.

Интерфейсы микросхем памяти различных типов имеют много общего. На рисунке 6.1 представлено условное графическое обозначение микросхемы однократно программируемой памяти ППЗУ 556РТ16 ёмкостью 8Кх8.

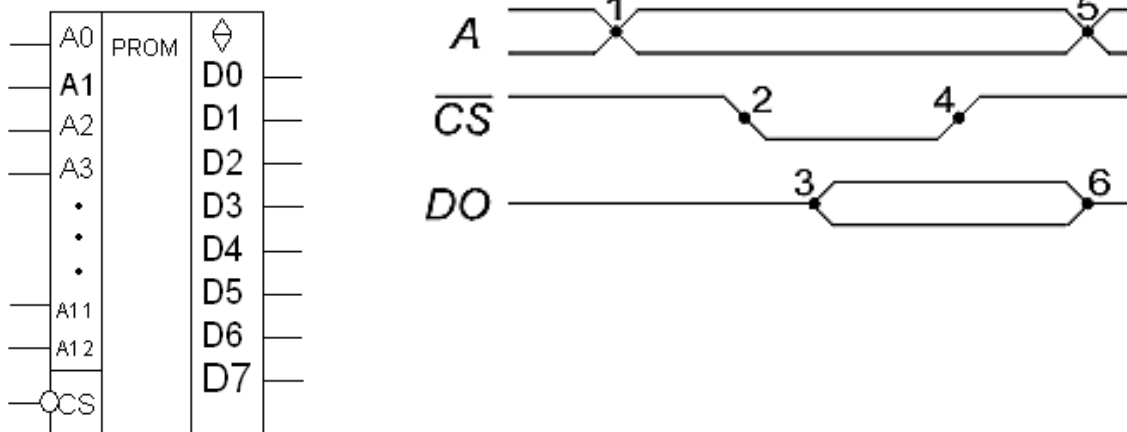


Рисунок 6.1 – Интерфейс и временные диаграммы ППЗУ

Для считывания данных необходимо вначале дождаться установления адреса на линиях A12-A0, затем на вход CS подать низкий уровень сигнала выбора кристалла. Данные появятся с некоторой задержкой относительно сигнала CS. Поскольку быстродействие памяти может оказаться меньше чем быстродействие микропроцессора, то для согласования следует воспользоваться наличием линии ожидания МП. Для этого после начала очередного цикла считывания, отмечаемого сигналом M1 на выходе (МП Z80 в качестве примера) при обращении к медленной ИС ПЗУ запускается одновибратор удерживающий линию Wait в низком уровне фиксированное время. При этом процессор продолжает удерживать сигналы на линии адреса и сигнал чтения в активном состоянии. При снятии сигнала Wait и завершении очередного такта МП сигнал чтения (и формируемый из него сигнал CS снимаются, а данные защёлкиваются в МП.

### Подготовка к практическому занятию

По конспекту лекций и справочной литературе ознакомиться с интерфейсами и техническими характеристиками микросхем ПЗУ (однократно программируемыми, многократно программируемыми с ультрафиолетовым и электрическим стиранием).

## Задание

Построить постоянную память системы на МП Z80 объёмом 16 кбайт на микросхемах, рассмотренных в теоретической части работы. Сформировать все необходимые для работы памяти сигналы. Считать, что весь объём оставшегося адресного пространства будет полностью использован оперативной памятью.

## Контрольные вопросы

1. Микросхемы постоянной памяти могут иметь различного типа интерфейсы. Какой тип интерфейса может использоваться для памяти, в которой размещена программа?
2. Какой тип выхода должны иметь микросхемы памяти ПЗУ для бесконфликтной работы на магистрали МП (применение дополнительных ИС исключается)?
3. Какой тип ПЗУ следует использовать на этапе разработки МПС?
4. Какой тип ПЗУ следует использовать в системах ответственного назначения (космос)?
5. Используются ли в БИС ПЗУ двунаправленные линии данных?
6. Каковы функции сигнала CS в БИС ПЗУ?
7. Какие требования предъявляются к величине напряжения питания МП и БИС ПЗУ?
8. Куда подключается вывод CS БИС ПЗУ?
9. Используется ли сигнал WR микропроцессора в подсистеме постоянной памяти?

## 7 Интерфейс МП и ОЗУ статического типа (синхронных и асинхронных)

Статическая память реализуется на триггерах. Классификационная таблица статической памяти приведена на рисунке 7.1.

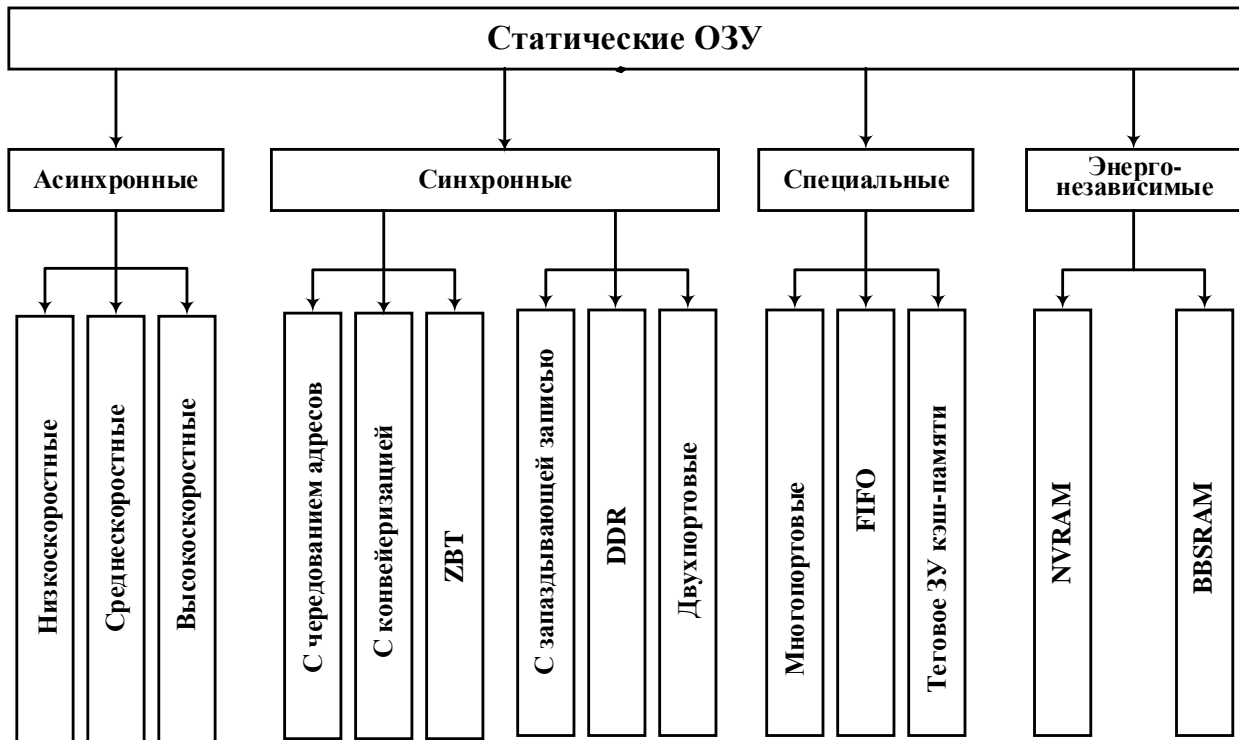


Рисунок 7.1 – Классификация статической памяти

В асинхронной памяти вывод данных осуществляется через определённый интервал времени после подачи сигналов управления, являющийся параметром памяти. Это требует средств синхронизации такой памяти с процессором в случае если её быстродействие меньше быстродействия процессора. При этом считывание откладывается на целый такт МП.

В свою очередь тактовые сигналы МП для одних асинхронных БИС могут быть потенциальными, а для других импульсными. Чаще всего это сигнал выбора кристалла. При этом он должен переходить в активное состояние, а затем возвращаться в исходное в каждом цикле обращения к ОЗУ.

Средством повышения быстродействия памяти является синхронизация процессов тактовыми импульсами процессора. В синхронной памяти все действия осуществляются при поступлении

внешних тактовых импульсов. Другими средствами ускорения является конвейеризация, применение интерфейса DDR и др. Синхронная память содержит регистры для фиксации входных данных.

По способу записи различают память с одновременной установкой адреса и данных и память с запаздывающей записью. В последней данные подаются в следующем такте после выбора адреса.

Микросхемы статической памяти обычно используются в МПС с небольшим объёмом памяти и при высоких требованиях к быстродействию. В тоже время они могут работать на сколь угодно низких частотах. Они обладают относительно низкой плотностью и потому дороги. Пример интерфейса статической памяти асинхронного типа приведен на рисунке 7.2.

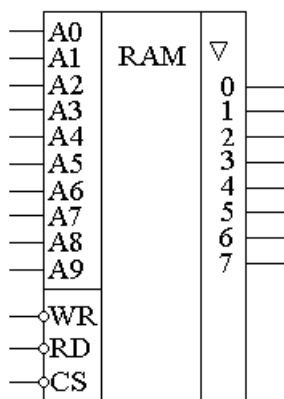


Рисунок 7.2 – Условное графическое обозначение ОЗУ

Интерфейсные сигналы БИС могут соответствовать интерфейсным сигналам микропроцессора, что упрощает их подключение. Временные диаграммы чтения соответствуют диаграммам чтения из ПЗУ принятым фирмой Интел (рисунок 7.3).

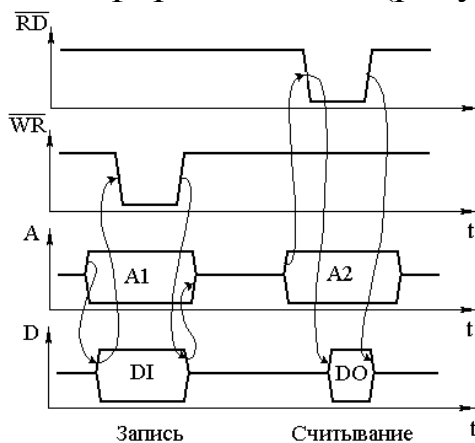


Рисунок 7.3 – Временные диаграммы ОЗУ

Микросхемы, ориентированные на МП Моторола имеют объединённый вход управления режимом R/W. Их диаграммы обмена отличаются (рисунок 7.4).

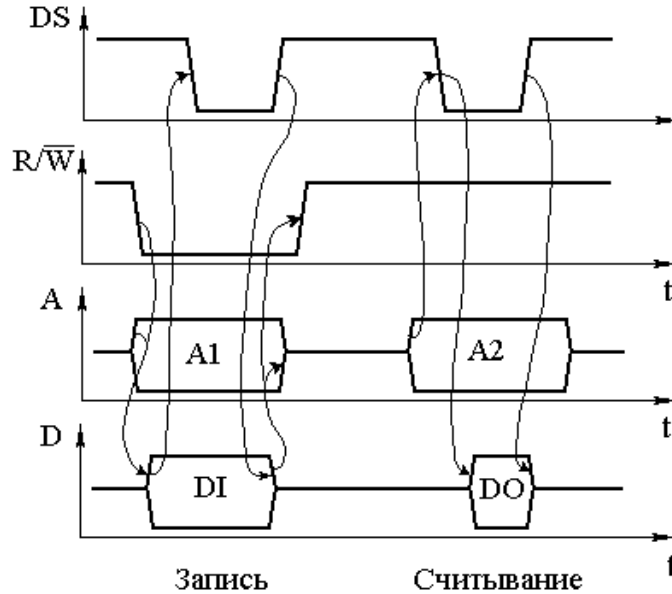


Рисунок 7.4 – Диаграммы обращения к ОЗУ по стандарту Моторола

Последний вариант является более распространённым, при этом сигналы выбора кристалла дублируются. Один из них имеет активный уровень высокий, другой низкий, что упрощает управляющую логику (рисунок 7.5).

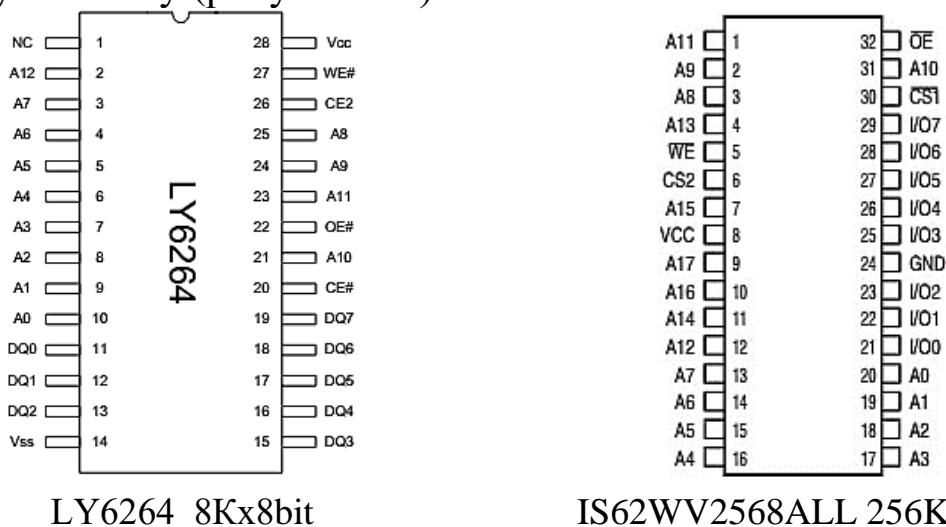
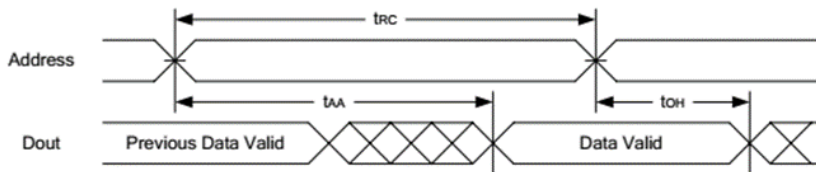


Рисунок 7.5 – Статическая память с интерфейсом Моторола

Минимальная длительность цикла чтения и записи данных микросхем 70 нс, что позволяет использовать её со многими моделями 8 битных МК, допускающих использование внешней памяти. Указанные микросхемы допускают чтение и запись с двумя типами циклов (рисунки 7.6, 7.7).

**READ CYCLE 1 (Address Controlled) (1,2)**



**READ CYCLE 2 (CE# and CE2 and OE# Controlled) (1,3,4,5)**

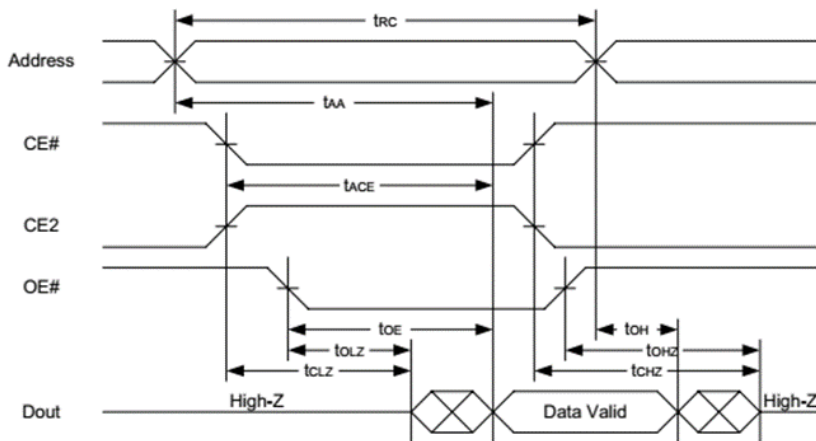


Рисунок 7.6 – Циклы считывания: 1 – WE="1", OE="0", CE="0", CE2="1"; 2 – WE="1", остальные сигналы в соответствии с диаграммой

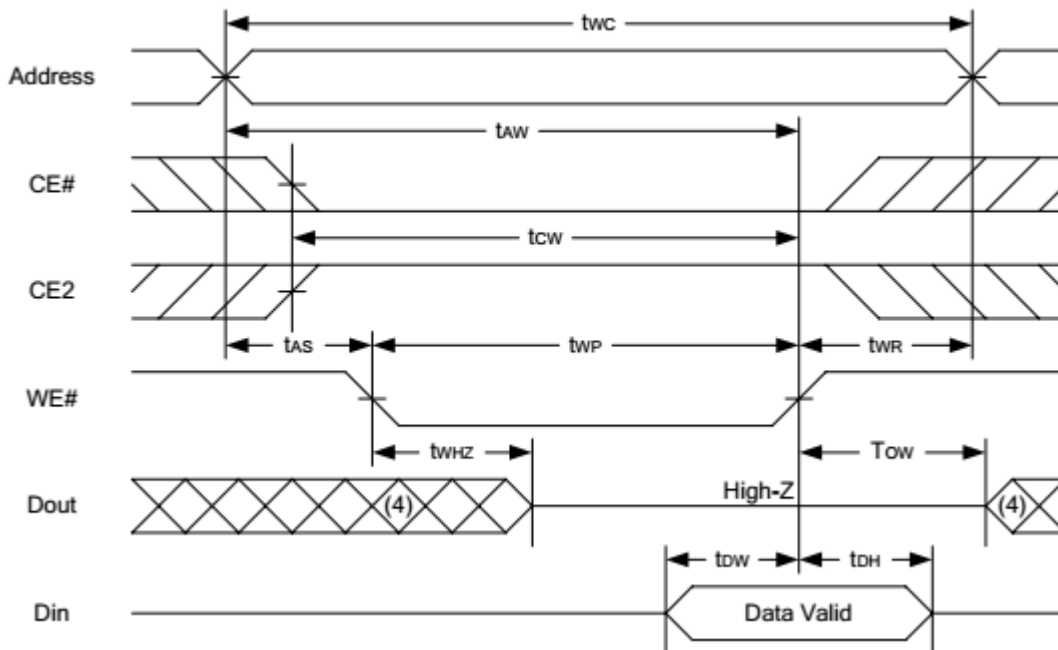
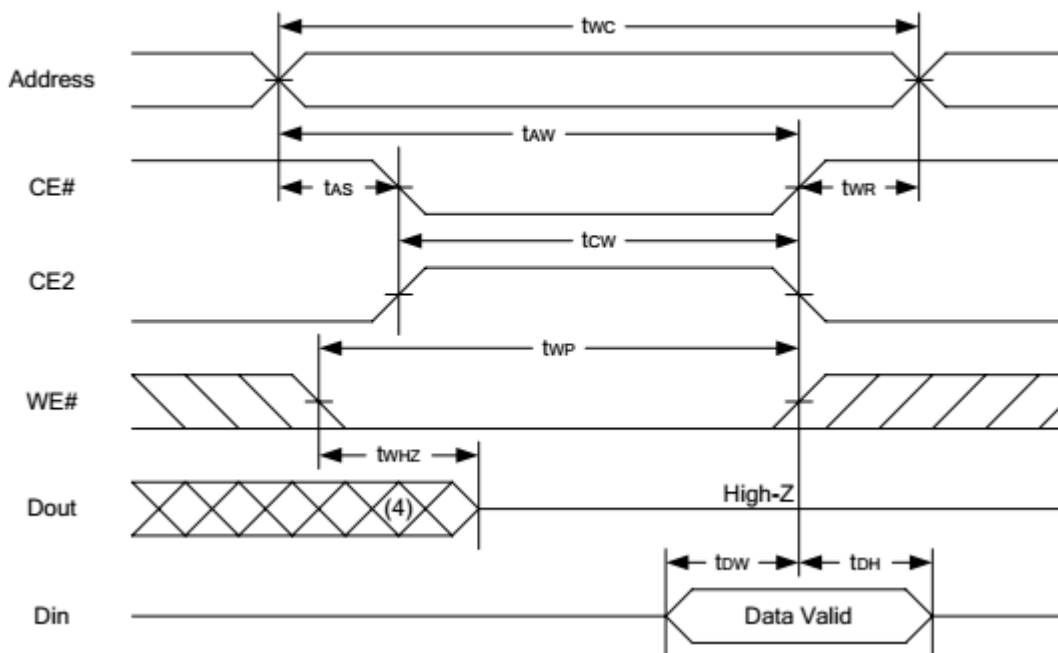
**WRITE CYCLE 1 (WE# Controlled) (1,2,3,5,6)****WRITE CYCLE 2 (CE# and CE2 Controlled) (1,2,5,6)**

Рисунок 7.7 – Циклы записи: WE, CE="1" или CE2="0" при всех изменениях адреса

### Подготовка к практическому занятию

Изучить особенности функционирования, интерфейсы и временные диаграммы работы микросхем ОЗУ статического типа.



## Вопросы для самоконтроля

1. Как устроены ячейки статической оперативной памяти?
2. По каким линиям передаются данные в ОЗУ и по каким считываются?
3. Что такое цикл считывания и цикл записи данных ОЗУ?
4. Как осуществляется считывание данных при отсутствии специальной линии RD?

## Задание

Подключить к микропроцессорной системе на МП Z80 построенной на предыдущем занятии оперативную память объёмом 8 КБ, представленную на рисунке 7.5. Изобразить на временной диаграмме интерфейсные сигналы процессора и сформированные них интерфейсные сигналы памяти. Описать работу интерфейса с памятью.

## Контрольные вопросы

1. Чем отличается функционирование асинхронной памяти от синхронной памяти?
2. В чём причина более высокой пропускной способности синхронной памяти?
3. Почему при двунаправленной шине памяти в системе не возникают конфликты на шине данных и как это достигается?
4. В какой момент времени происходит считывание данных из памяти (к какому событию привязан момент считывания)?
5. Как обеспечивается бесконфликтная работа ОЗУ и ПЗУ?
6. Как обеспечить селекцию устройств простейшим способом при неполном использовании адресного пространства микропроцессора?

## 8 Параллельный обмен в МПС. Буферные регистры и шинные формователи

Для описания совокупности схемотехнических средств и функций, обеспечивающих непосредственное взаимодействие со-

ставных элементов средств микропроцессорной системы, используют понятия "протокол", "интерфейс". Интерфейс должен удовлетворять информационной, электрической и конструктивной совместимости.

Интерфейсы классифицируются:

- по признакам конфигурации цепей связи между объектами (магистральные, радиальные и др.);
- способу передачи информации (параллельные, последовательные, и др.);
- режиму передачи данных (дуплексный, полудуплексный, симплексный);
- способу обмена (синхронный, асинхронный).

**Протоколы** - строго заданная процедура или совокупность правил, определяющая способ выполнения определенного класса функций. Практически любой интерфейс содержит некоторое количество элементов протокола, определяемых процедурными и функциональными интерфейсами.

Основное назначение интерфейсов, стыков и протоколов - унификация внутри системных и межсистемных связей, внутрисетевых и межсетевых связей.

Основная функция интерфейсов и стыков - обеспечение информационной, электрической и конструктивной совместимости.

**Информационная совместимость** - согласованность действий функциональных элементов в соответствии с совокупностью логических условий. Логические условия информационной совместимости определяют функциональную и структурную организацию интерфейса.

**Электрическая совместимость** - согласованность статистических и динамических параметров электрических сигналов в системе шин с учетом ограничений на пространственное размещение устройств интерфейса и техническую реализацию приемопередающих элементов.

**Конструктивная совместимость** - согласованность конструктивных элементов интерфейса, предназначенных для обеспечения механического контакта соединений и механической замены схемных элементов, блоков и устройств.

**Линии интерфейсов** – электрические цепи, являющиеся составными физическими связями интерфейса.

**Магистраль** - совокупность всех линий интерфейса. Выделяются две магистрали:

- информационного канала;
- управления информационным каналом.

По информационной магистрали передаются коды адресов, команд, данных, состояния.

Магистрально-модульная архитектура микропроцессорной системы подразумевает подключение всех подсистем к единой магистрали. С развитием технологических возможностей одношинная организация стала уступать место многошинной.

**Шина** - совокупность линий, сгруппированных по функциональному назначению.

В системах с одной шиной обеспечивается обмен информацией между процессором и памятью, а также между УВВ с одной стороны, и процессором либо памятью - с другой. Для такого подхода характерны простота и низкая стоимость. Однако одношинная организация не в состоянии обеспечить высокую интенсивность и скорость транзакций, причем «узким местом» становится именно шина.

Для обеспечения работоспособности шин в системе используются **шинные формирователи (ШФ)**, называемые также приемопередатчиками, шинными драйверами или магистральными вентиль - буферами, включаемые между источником информации и шиной. Они усиливают сигналы по мощности при работе на шину, отключают источник информации от шины, когда он не участвует в обмене, формируют при необходимости требуемые уровни сигналов логической 1 или 0. Двухнаправленные ШФ позволяют в зависимости от сигнала управления передавать сигналы в шину или, напротив, принимать их с шины и передавать приемнику данных.

**Буферные регистры** служат для подключения к магистрали внешнего устройства (ВУ). В отличие от ШФ, буферные регистры способны хранить данные. Благодаря этому они могут выполнять временную буферизацию данных, что составляет **важнейшую функцию портов**. Буферные каскады с тремя состояниями на выходах регистра обеспечивают портам возможность отключения от

магистрали под действием управляющих сигналов, а также необходимую нагрузочную способность.

Через порты ввода данные от ВУ поступают в магистраль, а через порты вывода данные с магистрали передаются тому или иному модулю. Порты ввода-вывода могут выполнять обе указанные операции. Пример реализации буферного регистра представлен на рисунке 8.1а, а диаграмма его работы – 8.2б. По такой схеме реализованы регистры серии 1533 с выходными токами 15-70 мА и быстродействующей КМОП серии 1554.

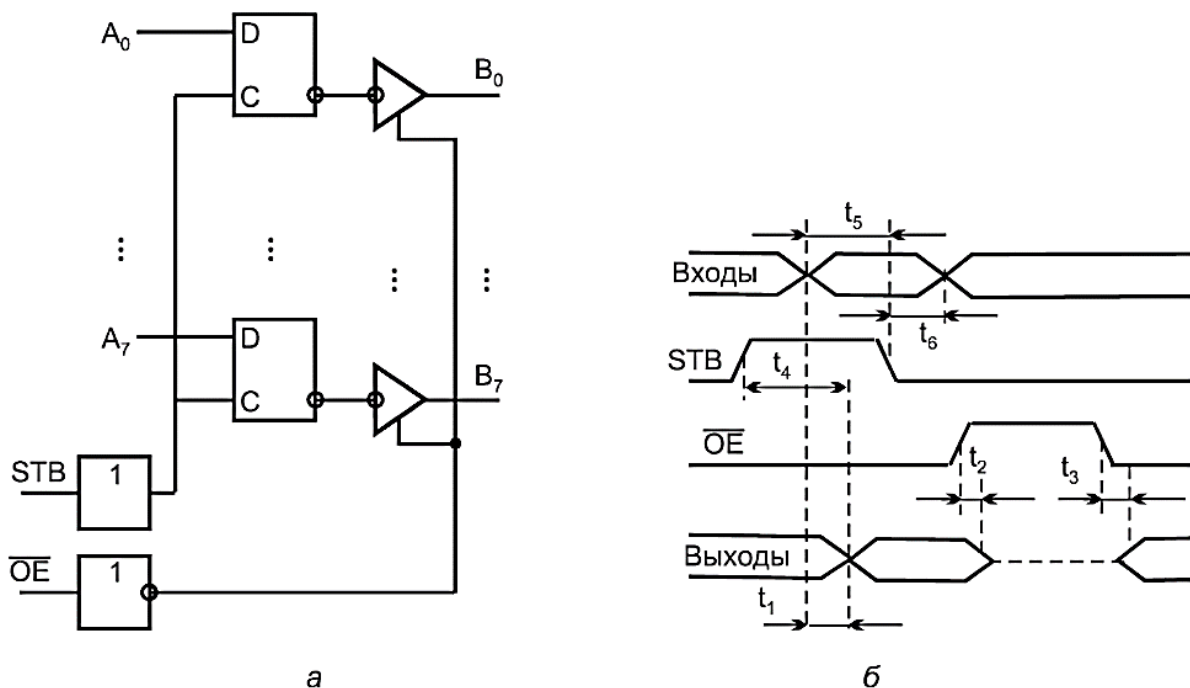


Рисунок 8.1 – Структура (а) и диаграммы работы (б) буферного регистра

Регистры с потенциальным стробированием способны выполнять функции однонаправленных буферов. Для этого необходимо на вход  $STB$  подать высокий уровень, что переведёт регистр в режим повторителя. Объединяя два подобных регистра и ориентируя один из них на вход, другой на выход получим двунаправленный шинный формирователь. Направление передачи будет определяться сигналами на входах разрешения вывода  $\overline{OE}$ . УГО регистра 1533ИР22 приведено на рисунке 8.2, а параметры в таблице 1.

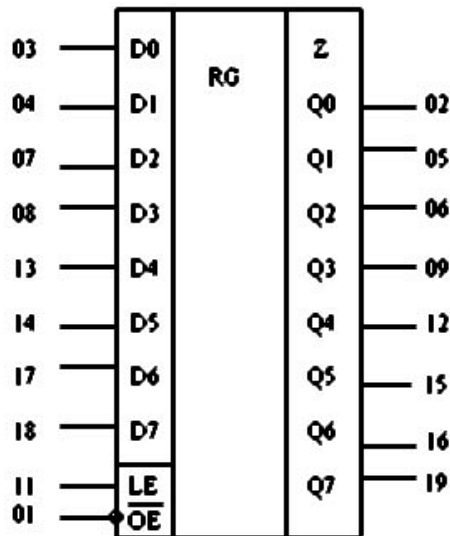


Рисунок 8.2 – УГО регистра К1533ИР22

Таблица 1. Параметры регистра 1533ИР22

Напряжение питания (Vcc)	+5В ±10%
Входной ток (0/1), не более	20мкА/200мкА
Ток потребления (статический), max	27мА
Выходной ток лог. "0", не менее	30мА
Выходной ток в Z-состоянии, не более	20мкА
Типовая задержка	12-40нс
Входной уровень "0"	< 0,8В
Входной уровень "1"	> 2,0В
Выходной уровень "0"	< 0,4В
Выходной уровень "1"	> 2,4В
Рабочий диапазон температур	-10°C..+70°C
Корпус	DIP-20

На рисунке 8.3 изображена схема шинного формирователя (ШФ), используемого в микропроцессорном комплекте серии К580. Здесь А0-А7 — входы/выходы линий данных, при Т=1 (входные) а при Т=0 (выходные); В0-В7 — входы/выходы линий данных, при Т=0 (входные), а при Т=1 (выходные); Т - входной сигнал управления направлением передачи, при Т=0 (В→А), при Т=1 (А→В); ОЕ - сигнал разрешения передачи, при ОЕ=0 снимается Z-состояние с выхода усилителя-формирователя, выбранного по входу Т.

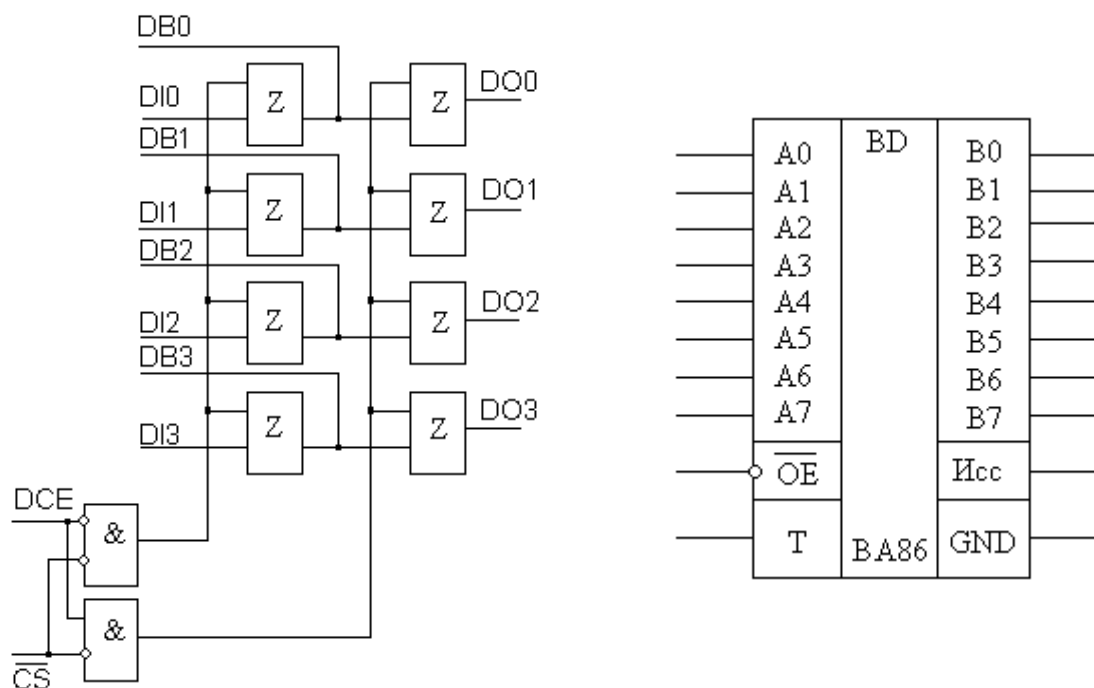


Рисунок 8.3 – Функциональная схема и УГО шинного формирователя К580ВА86

Основное достоинство ШФ этого типа: большой выходной ток при малом входном и отсутствие выбросов на выходах при переключениях. В интегральной микросхеме ВА87 выходы В0-В7 инвертирующие. В качестве примера можно привести и другие шинные формирователи 589АП16, К1810ВА86, 1533АП6.

В микро-ЭВМ, построенных на основе микропроцессоров, широко используются буферные регистры типа КР580ИР82 и ИР83 (рисунок 8.4. Они применяются для организации буферов (промежуточных усилителей) и портов ввода-вывода. Буферные регистры КР580ИР82 и 83, благодаря малому входному и большому выходному току, позволяют использовать эти элементы в качестве промежуточных буферов либо шинных формирователей. Для использования ИР82 в качестве шинного формирователя необходимо цепь STB подключить к шине питания +5 В через резистор 1 кОм.

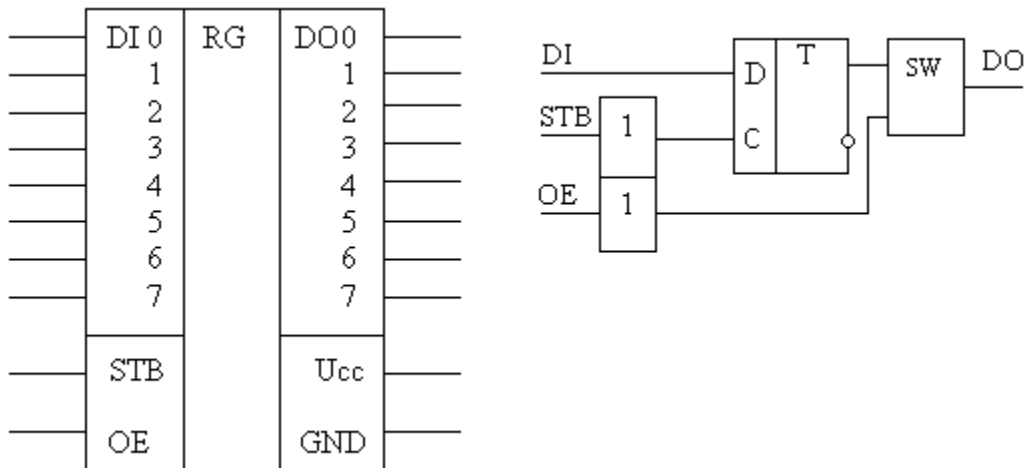


Рисунок 8.4 – УГО буферного регистра и его внутренняя структура

Буферные регистры (рисунок 4.4) состоят из восьми информационных D-триггеров (Т) с выходными ключами (SW) с тремя состояниями, общим сигналом записи информации – стробом записи (STB) и сигналом управления выходами OE. В ИР82 выходные ключи подсоединены к прямым выходам триггеров, а в ИР83 – к инверсным. Повторители сигналов в цепях STB и OE служат для снижения нагрузки на шину процессора.

Объединение двух регистров для целей двунаправленной передачи в большинстве случаев избыточно, т.к. для подключения передатчиков к шине МПС достаточно повторителей с дополнительным высокоимпедансным выходом. Подобная структура свойственна так называемым портам ввода вывода. В состав современных МК порты входят как составная часть, размещаемая на подложке кристалла МК.

### Подготовка к практическому занятию

Изучить устройство и функционирование шинных формирователей и буферных регистров в составе серий К580, 1531,1533, 1554.

### Вопросы для самоконтроля

1. Какова цель применения шинных формирователей (ШФ) в МПС?
2. Каким образом достигается двунаправленность шины данных МП при использовании ШФ?
3. Какими сигналами МПС должны управляться ШФ для изменения направления передачи данных?
4. Какова цель применения буферных регистров в МПС?
5. Каким условиям должен удовлетворять буферный регистр, чтобы обеспечить возможность его использования в качестве однонаправленного шинного формирователя?

### Задание

В построенную на предыдущем занятии схемы МПС ввести шинный формирователь серии К580, позволяющий подключать дополнительные модули расширения возможностей МПС. Изобразить временные диаграммы обмена данными при чтении и записи. Определить временные интервалы, в течении которых данные передаются в МК и из него через ШФ, полагая длительность такта МП равной 400 нс.

### Контрольные вопросы

1. К каким изменениям в подключении управляющих сигналов приведёт замена шинных формирователей парой встречно включённых буферных регистров серии 1533?
2. Что произойдёт если при сохранении схемы включения заменить регистры 1533ИР22, тактируемые уровнем на ИР23, тактируемые фронтом?
3. Следует ли использовать шинные формирователи для буферирования управляющих сигналов? Приведите аргументы.



## **9 Проектирование магистрально-модульных МПС с учётом нагрузочной способности БИС**

В современных быстродействующих МПС как правило используются ИС КМОП серий. Обладая высоким статическим сопротивлением они имеют существенную входную ёмкость. При малом выходном токе передатчика скорость перезаряда суммарной ёмкости на шине падает, что приводит к увеличению длительности фронтов и спадов импульсов, а затем и к уменьшению амплитуды перепадов. Возникает так, называемая межсимвольная интерференция, т.е. влияние предыдущего значения логического уровня на величину следующего логического уровня. Это снижает помехоустойчивость МПС.

Если в МПС используются ИС по биполярной технологии, то их входными токами пренебречь нельзя. В этом случае необходимо определять необходимость буферирования линий связи исходя из допустимой статической нагрузки, времени задержки сигналов связанного с конечной величиной выходного тока передатчиков ИС и изменением логических уровней сигналов.

### **Подготовка к практическому занятию**

По техническому описанию МП Z80 определить его нагрузочную способность. Выписать из технического описания параметры входов и выходов ИС ОЗУ LY6264 8Kx8bit, и ПЗУ с ультрафиолетовым стиранием M2764A, необходимые для оценки их работоспособности в составе системы.

### **Вопросы для самоконтроля**

1. Как влияет ёмкость, подключенная к шине на передаваемые по ней сигналы?
2. Как определить суммарную ёмкость подключенную к шинам МПС?
3. Что произойдёт с сигналами на шине если превысить номинальное значение тока логического нуля ИС источника сигнала?
4. Что произойдёт с сигналами на шине если превысить номинальное значение тока логической единицы ИС источника сигнала?

5. Как зависит длительность фронта и спада импульсных сигналов на линиях шин от тока отдаваемого передатчиком?
6. Как сказывается увеличение длительностей фронтов и спадов импульсных сигналов в магистрали на функционировании цифровых ИС подключенных к ней.

### **Задание**

Микропроцессорная система в составе МП Z80, одной БИС оперативной памяти LY6264 8Kx8bit, и двух БИС ПЗУ с ультрафиолетовым стиранием M2764A подключена к внутренней магистрали измерительного прибора. Нагрузкой шины данных являются 10 регистров, построенных на ИС K133 ИР15, а источниками сигналов буферы с открытыми коллекторами в количестве 5 ИС той же серии на каждой линии шины данных и общим нагрузочным резистором для них 2 кОм.

Рассчитайте необходимую нагрузочную способность передатчиков. На основании расчётов примите решение о необходимости буферирования шины.

Рассчитайте величину фронтов сигналов передатчиков с общим коллектором без буферирования и с буферированием. По результатам расчётов уточните величину нагрузочного резистора. При расчётах полагать, что ёмкость линий шины данных 50 пФ.

При необходимости выберите ИС шинного формирователя и изобразите функциональную схему МПС.

### **Контрольные вопросы**

1. Требуется ли в условиях поставленной выше задачи буферирование шины адреса, шины управления? Обсудите в группе этот вопрос опираясь на предположения об использовании единой серии элементов в измерительном приборе.
2. Целесообразно ли в измерительном приборе разделить двунаправленную шину на две однонаправленных и объединить их с шиной МПС, например, с помощью рассмотренных ранее регистров с высокоимпедансным состоянием выходов?

3. Оцените, на сколько изменится нагрузка для передатчиков с общим коллектором при введении буферирования.

### **10 Оценка общих требований к составу интерфейсов и количеству цифровых входов/выходов микроконтроллера**

При выборе микроконтроллера для проектируемой системы необходимо провести предварительную оценку потребности в ресурсах. К ним относится потребность в объёме памяти программ, данных, в наличии и объёме энергонезависимой перепрограммируемой памяти для хранения параметров конфигурирования, встроенных интерфейсах, наличии и количестве аналоговых входов/выходов и цифровых входов/выходов. Важнейшим фактором является оценка требований к производительности МК.

Следует иметь в виду, что в некоторых случаях аппаратная поддержка интерфейсов может быть необязательной, т.к. эту функцию может взять на себя программное обеспечение. Однако с учётом низкой цены встроенной периферии и существенном снижении требований к программному обеспечению при наличии аппаратной поддержки выбор МК с аппаратной поддержкой интерфейса целесообразен.

### **Подготовка к практическому занятию**

Изучить типовое задание к курсовому проекту. Познакомиться с принципами организации параллельного обмена данными с устройствами ввода/вывода. Типами последовательных интерфейсов МК.

### **Вопросы для самоконтроля**

1. Какие устройства ввода/вывода используются в проектируемой системе управления в курсовом проекте?
2. Какой тип интерфейса использует БИС энергонезависимой памяти, рекомендованной для применения в курсовом проекте?
3. Как оценить количество линий, используемых клавиатурой?

4. Как организуется управление светодиодными семисегментными индикаторами?
5. Какие устройства обслуживаются МК по прерыванию?

### **Задание**

Составьте перечень интерфейсов, которые должен поддерживать МК и определите количество используемых ими линий.

Определите количество цифровых линий ввода данных с объекта управления.

Определите количество цифровых линий вывода данных на объект управления.

Определите протокол взаимодействия объекта управления с МК и количество линий управления (ввода и вывода) для поддержки этого протокола.

Определите количество линий сканирования и считывания клавиатуры.

Определите способ построения индикации (с внешним дешифратором - с буферным регистром или без него, с программным дешифратором, статическая индикация, динамическая индикация) и количество цифровых линий для её обслуживания.

Учтите необходимость в линии аварийного оповещения.

Определите количество устройств, обслуживаемых по прерыванию и способ их идентификации и установления приоритета.

Определите количество линий для поддержки подсистемы прерываний.

Выявите возможность совмещения функций цифровыми линиями ввода/вывода. В качестве примера: передача данных объекту управления и приём данных с объекта управления происходят одновременно, а параллельный интерфейс однозначно должен буферизоваться, что предполагает совмещение линий приёма и передачи с использованием шинного формирователя.

Определите общее количество необходимых цифровых входов/выходов МК.

## Контрольные вопросы

1. Возможно ли совмещение функций вывода данных на индикацию и шины данных объекта управления? Аргументируйте ответ.
2. Как осуществить передачу данных объекту управления?
3. Как выяснить принял ли данные объект управления?
4. Как определить момент готовности объекта управления к передаче данных в общем случае и как это реализуется в проекте?
5. Как реализуется на физическом уровне интерфейс SPI?
6. Как реализуется на физическом уровне интерфейс I2C?

### **11 Оценка объёма программного обеспечения. Оценка объёма оперативной памяти системы. Выбор микроконтроллера (микропроцессора). Распределение адресного пространства**

Одна из важнейших задач при проектировании МПС – оценка потребности в ресурсах МП или МК. Задача упрощается при наличии прототипа. При его отсутствии целесообразно пользоваться примерами приложений, которые как правило создаются разработчиками семейств МК, МП или сообществом пользователей. Например, большое количество таких примеров размещено на странице: <http://www.gaw.ru/html.cgi/txt/app/micros/avr/index.htm>

При проектировании МПС следует проанализировать все её будущие подсистемы, варианты их построения и выбрать подходящий. Затем следует найти пример построения подсистемы с похожими характеристиками. Желательно, чтобы семейство процессоров в примере и будущем проекте совпадало, но это не является категорическим требованием. Обычно в подобных примерах рассматриваются как аппаратные решения, так и алгоритмы, а часто приведены и программы на языке ассемблера или С. Это позволяет выполнить оценку объёма программного обеспечения, которую целесообразно выражать в количестве команд. Во многих случаях можно полагать, что количество команд для отличающихся семейств МК одной разрядности будет близким. Оценка объёма требуемой памяти программ можно сделать на основании средней длины команды выбранного для проекта МК или МП. Аналогично

выполняется и оценка объёма оперативной памяти. При таком подходе остаётся оценить объём занимаемый специфическими программами обработки данных, что требует написания алгоритма и грубой оценки объёма программы по нему. Приблизительность оценки требует введения коэффициентов запаса, выбираемых в пределах 1,5-2.

При выборе МК опираются на оценки объёмов памяти, требуемую производительность, наличие аппаратной поддержки используемых в системе интерфейсов (хотя это и не является обязательным), количество цифровых и аналоговых линий ввода/вывода, наличие требуемого числа линий приоритетных прерываний.

Цена МК определяется не в последнюю очередь и количеством выводов. Поэтому следует подумать над возможностью совмещения функций отдельных линий. Хорошим примером может служить совмещение линий сканирования клавиатуры с линиями управления разрядами динамической индикации. Другой пример способ соединения устройств, работающих по интерфейсу SPI в дейзи-цепь.

После выбора МК/МП возникает задача распределения адресного пространства памяти. В МК эта задача сводится к размещению программы, констант и таблиц, программ загрузки при использовании режимов самопрограммирования. В основном следует учитывать необходимость выделения ресурсов для подсистемы прерывания и обработчиков прерывания. Например, в МК AVR начальная область памяти отводится под вектора прерываний. Поскольку не все прерывания могут использоваться в конкретной реализации, то часть памяти может быть занята программой.

Особый случай – МК с однократно программируемой памятью. Если приходится проводить некоторые процедуры отладки на готовой системе, то для экономии микроконтроллеров исходную программу следует размещать максимально близко к концу памяти программ. Незапрограммированная память содержит код 0xFF соответствующий пустой операции NOP. Поэтому после включения питания МК выполняет последовательность пустых операций и лишь в конце запускается основная программа. Исправленная версия программы (модуля) размещается непосредственно перед программой с ошибкой и будет запускаться после выполнения всех пу-

стных операций. Подобный метод целесообразен и для случая МК с флэш памятью, если МК поддерживает блочный метод программирования. При этом эффективно используется ресурс памяти.

Для МП задача распределения адресного пространства памяти во многом сводится к выбору способа адресации устройств ввода/вывода и отведения для него требуемого объёма адресов. Также следует проверить возможность построения селектора подсистем с минимумом дополнительной аппаратуры (селекция линиями адреса).

### **Подготовка к практическому занятию**

Проанализировать систему, разрабатываемую в курсовом проекте. Выделить отдельные подсистемы. Найти варианты их реализации в сети Интернет.

### **Вопросы для самоконтроля**

1. Какие выводы МК, МП обязательно должны использоваться в любом проекте?
2. Сколько выводов МК, МП могут использоваться для системы тактирования?
3. Для каких целей может использоваться память программ МК?
4. Что такое режим самопрограммирования МК и для каких целей он может использоваться?
5. Один из очевидных способов совмещения функций выводов портов – придание им функций двунаправленности. Укажите меры предосторожности для такой ситуации?

### **Задание**

1. Напишите алгоритм обработки данных для вашей МПС.
2. Предложите способ реализации подсистемы аварийного оповещения и создайте алгоритм его поддержки.
3. Оцените примерные потребности в памяти для этих двух алгоритмов.
4. Создайте перечень всех необходимых интерфейсов МПС.

5. Подумайте функции каких линий можно совместить.
6. Оцените общее количество необходимых линий.

### **Контрольные вопросы**

1. Какими способами можно реализовать функцию аварийного оповещения?
2. Предложите способ выключения аварийного оповещения.
3. Нередко МК имеют возможность подключения двух кварцевых резонаторов. Основного и с частотой 32768 Гц. С какой целью это делается?
4. В каком случае целесообразно использование дополнительного тактового сигнала с частотой 32768 Гц?
5. Куда подключается вывод питания аналоговой подсистемы МК?

### **12 Разработка микропроцессорного модуля. Требования к тактовым сигналам. Выбор тактовой частоты и оценка требований к её стабильности. Подсистема рестарта процессорного модуля**

При проектировании МПС она может создаваться как одноплатная и многоплатная конструкция. В любом случае элементы обрамления микропроцессора или микроконтроллера, такие как кварцевые резонаторы, элементы фильтров питания, буферные микросхемы, преобразователи уровня, цепи сброса, защиты линий ввода/вывода, разъёмы программирования, конфигурации, питания, интерфейсов размещаются в непосредственной близости от самой БИС, образуя модуль микропроцессора/микроконтроллера.

Одна из важнейших подсистем МК/МП – подсистема тактирования. Для тактирования может использоваться встроенный RC-генератора, задающая LC-цепь, керамический или кварцевый резонатор.

Выбор способа тактирования, номинального значения тактовой частоты и допустимого отклонения от номинального значения определяется требованиями со стороны подсистем МПС. Например, наличие интерфейса USB, RS232 требует выбора особых значений частот и предъявляет относительно жёсткие требования к



отклонению частоты от номинального значения. Возрастают требования к стабильности частоты и при необходимости поддержки подсистемы реального времени.

### **Подготовка к практическому занятию**

Оценить и привести средние значения стабильности частоты, обеспечиваемые различными способами тактирования. Изучить схемы подключения времязадающих цепей к МК/МП. Изучить особенности подключения источников питания к МК/МП.

### **Вопросы для самоконтроля**

Какие дополнительные действия требуются со стороны разработчика, кроме подключения времязадающих цепей к МК AVR?

Какое отклонение от номинального значения частоты допустимо для обеспечения ухода часов МК на 1 с в сутки?

Какое отклонение частоты тактирования от номинальной допустимо при передаче данных по интерфейсу RS232?

Зачем выводы питания МК/МП шунтируют парой ёмкостей?

### **Задание**

1. Определите подсистемы МПС предъявляющие повышенные требования к номинальному значению тактовой частоты и её отклонению.
2. Выберите номинальное значение частоты для проектируемой МПС.
3. Рассчитайте допустимое отклонение частоты от номинального значения.
4. Выберите вариант тактирования и изобразите схему подключения частотозадающих элементов.
5. Изобразите простейшую схему сброса МП/МК и рассчитайте её.
6. Изобразите цепь защиты линий МК от перенапряжений?

### **Контрольные вопросы**

1. Какой фактор определяет время удержания сигнала сброса МК/МП?
2. Какие функции выполняет цепь сброса?
3. С какой целью устанавливаются конденсаторы во входной и выходной цепях тактирования?
4. Как выполняются цепи защиты линий МК. Как функционирует цепь защиты?
5. Почему в цепях питания используют индуктивно-ёмкостные фильтры, а не резистивно-ёмкостные?

### **13 Подсистема памяти. Реализация интерфейсов. Определение нагрузочной способности и способы её обеспечения. Поддержка последовательных интерфейсов**

Ранее обсуждались вопросы подключения микросхем постоянной и оперативной памяти к МП. Небольшие системы обычно реализуются на МК, в состав которых входит как память программ, так и память данных. Поэтому задача построения памяти сводится к выбору МК с достаточным объёмом памяти требуемых видов. Однако встроенная память большинства МК имеет ограниченный объём, которого может не хватать для накопления данных, хранения некоторых редко обновляемых констант, сообщений. Для этих целей часто используют внешнюю память. Поскольку МК не использует эту память для хранения программ и в качестве оперативной памяти, то требования к её быстродействию снижены, а на первое место выступает объём и аппаратные затраты на интерфейс. Как правило используется память с последовательным интерфейсом. Существуют БИС памяти с интерфейсом I2C, SPI, 3-wire (MicroWire) и др.

Основной задачей является выбор памяти с требуемым объёмом, интерфейсом и реализация протокола обмена. Реализация физического интерфейса оказывается несложной для трёхпроводных интерфейсов. Однопроводный и двухпроводный интерфейсы могут вызвать проблемы из-за необходимости двунаправленности линии данных, если в МК не реализована аппаратная функция поддержки.

## **Подготовка к практическому занятию**

Познакомиться с интерфейсами SPI, I2C (TWI) и др., используемыми в БИС памяти с последовательными интерфейсами. Изучить подключение и протокол обмена БИС используемой в проектируемой системе.

### **Вопросы для самоконтроля**

1. Какой последовательный интерфейс использует память в вашем проекте?
2. Как выполняется синхронизация МК и БИС памяти с интерфейсом SPI?
3. Как выполняется синхронизация МК и БИС памяти с интерфейсом I2C?
4. Как выполняется синхронизация МК и БИС памяти с интерфейсом 1-Wire?
5. Как определяется тип операции (чтение/запись в каждом из перечисленных интерфейсов)?
6. Каким образом указывается адрес ячейки для каждого из интерфейсов?

### **Задание**

1. Подключить БИС памяти с последовательным интерфейсом к МК/МП.
2. Представить протокол считывания данных из памяти.
3. Представить протокол записи данных в память.
4. Как задаётся скорость обмена данными с памятью?

### **Контрольные вопросы**

1. В чём смысл использования памяти с последовательным интерфейсом в МПС?
2. Как подключить вторую микросхему памяти с последовательным интерфейсом к МК?
3. Что определяет объём памяти, адресуемой по интерфейсу TWI?

4. Формат команды интерфейса TWI содержит адресную часть. Что она определяет?
5. Для чего линии интерфейса TWI подтягиваются резисторами к плюсу источника питания?
6. По какому из последовательных интерфейсов достигается большая скорость обмена с памятью?

#### **14 Клавиатура микропроцессорных систем. Схемотехника матричных клавиатур. Программная реализация базовых функций: сканирование, подавление дребезга, формирование кода**

Клавиатура важнейшая часть интерфейса МПС с человеком оператором. Она может быть представлена небольшим числом функциональных ключей-кнопок, а может быть функционально развитой, в т.ч. обеспечивающей символьный ввод информации. Только при небольшом числе ключей клавиатуры может использоваться принцип один ключ - одна линия ввода. При большом их количестве обычно используют матричный принцип организации, позволяющий существенно экономить интерфейсные выводы. Изучение общих принципов организации клавиатур целесообразно провести с применением специализированных БИС, называемых параллельными периферийными адаптерами (ППА).

Сложные операции по передаче данных по шине выполняются **периферийными адаптерами**. Программируемость адаптеров обеспечивает им широкую область применения вследствие изменяемости процедур обмена без изменений в схеме (с помощью команд программы), в том числе и во время работы микропроцессорной системы. Адаптеры представляют собой совокупность буферных регистров, шинных формирователей и устройств управления, объединённых в единую конструкцию.

Условное графическое обозначение (УГО) такого параллельного периферийного адаптера (ППА) представлено на рисунке 8.1.

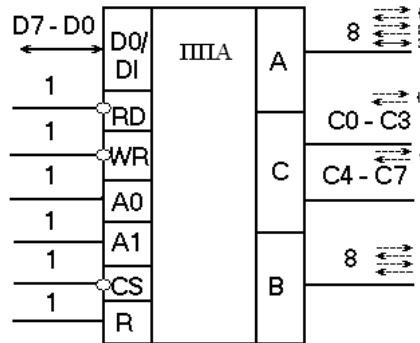


Рисунок 8.1 – Условное графическое обозначение ППА K580BB55 (i8255)

Интерфейсные линии обеспечивают возможность прямого подключения к магистрали МП КР580ВМ80 и Z80.

Внешние линии подключения представлены входами/выходами трёх портов РА, РВ, РС.

Программная модель ППА представляется совокупностью программно доступных регистров:

- тремя портами А, В, С;
- портом для настройки режимов и конфигураций портов А, В, С.

Восьмиразрядные порты А, В, С, программно перенастраиваются на ввод, вывод или двухсторонний обмен. При выводе данные запоминаются в портах. При вводе состояния сигналов на линиях данных должны удерживаться до приёма (считывания) данных в ППА.

Адреса портов:

- РА – 00,
- РВ – 01,
- РС – 10,
- Управления – 11.

Структурная схема приведена на рисунке 8.2

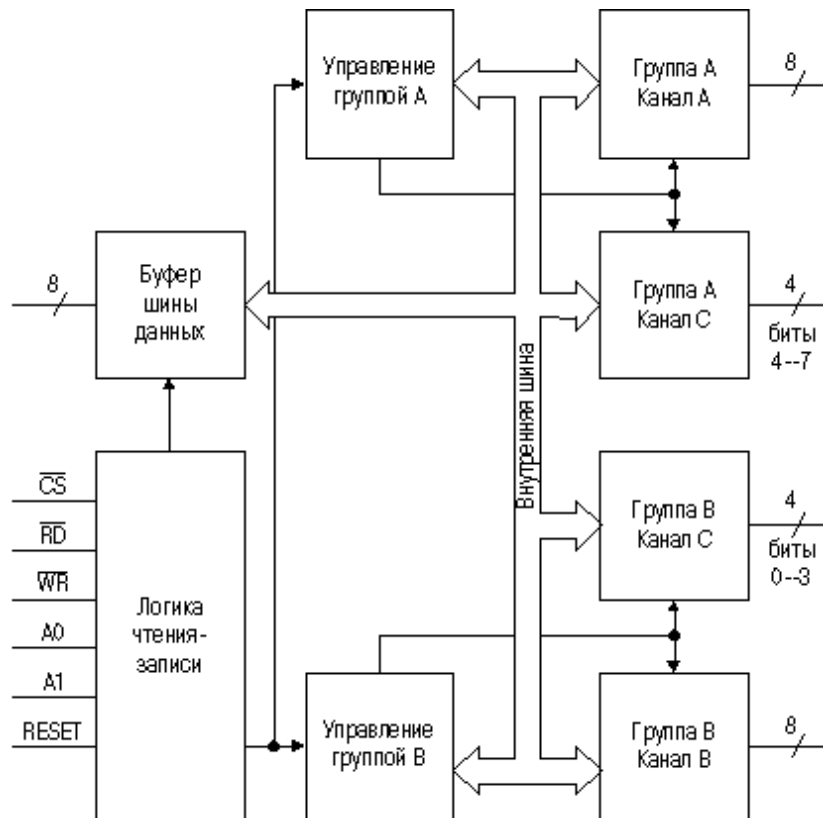
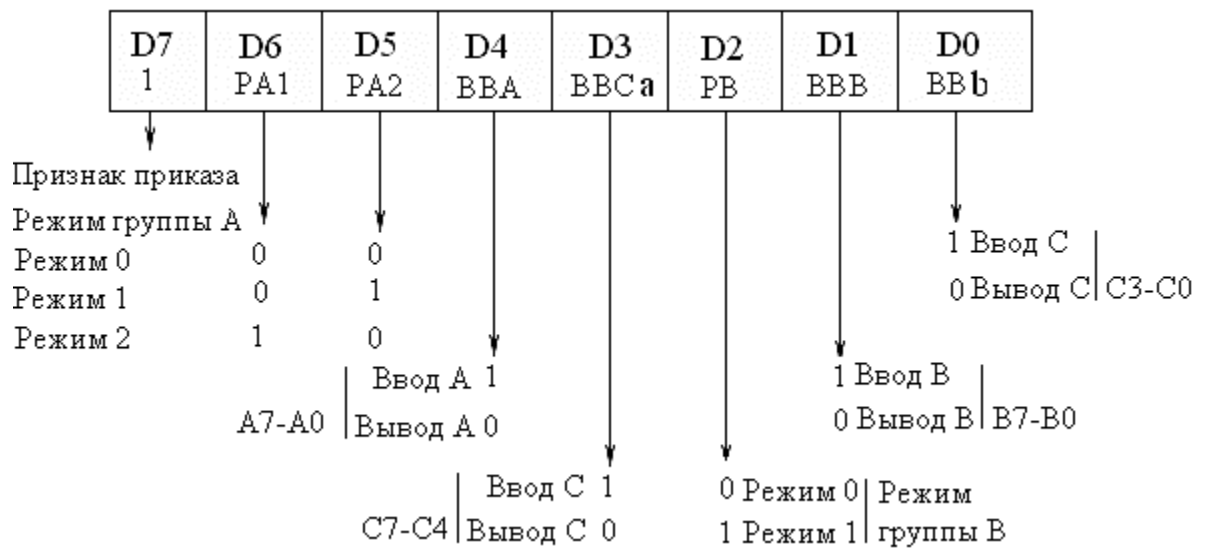


Рисунок 8.2 – Структурная схема ППА

ППА поддерживает три режима обмена 0 (синхронный) – для всех трёх портов, 1 (асинхронный) для портов А и В, 3 (двунаправленный асинхронный) для порта А.

ППА конфигурируется программно через установку битов управляющего регистра в режиме конфигурирования (старший бит 1). Если этот бит 0, то управляющий регистр позволяет устанавливать в 0 или 1 биты порта С в зависимости от содержимого разряда D0. Три старших бита D3, D2, D1 – определяют номер конфигурируемого бита порта С. Формат управляющего слова представлен на рисунке 8.3.

Программирование направления передачи групповое для А, В и С0-С3, С4-С7.



Следует помнить, что возможен конфликт передатчиков устройств ввода вывода и выходных буферов ППА при старте системы, поэтому следует при инициализации ориентировать все порты на ввод. Выходной ток портов 1-1,5 мА.

**При построении клавиатуры следует соблюдать основные правила её организации:**

1. Ключи клавиатуры подключаются на пересечениях линий сканирования и линий считывания, образующих прямоугольную матрицу;
2. В каждом пересечении устанавливается один ключ;
3. Допустимо не иметь ключа на пересечении некоторых линий;
4. Ключи клавиатуры активируются линиями сканирования, являющимися выходными линиями. В каждый фиксированный момент времени активной является лишь одна линия логический уровень которой отличается от всех остальных линий сканирования;
5. Состояния ключей определяется считыванием сразу всех или группы линий, являющихся входными линиями, при этом активная линия отличается от пассивных логическим уровнем;
6. Внешними или внутренними подтягивающим резисторами потенциалы входных линий устанавливаются в соответствии с потенциалами пассивных линий сканирования;
7. Из-за возможного нажатия смежных ключей, расположенных на одной линии считывания и разных линиях сканирования воз-

можно ситуация конфликта логических уровней на выходных линиях, поэтому следует вводить средства защиты (диоды или ограничительные резисторы).

Поскольку система должна всегда реагировать на нажатие ключей, то постоянное сканирование линий клавиатуры приводит к неэффективному использованию МП. Поэтому целесообразно держать все линии сканирования в активном состоянии и использовать для активизации программы обслуживания клавиатуры прерывания, или размещать одну две команды считывания-анализа на активность входных линий в составе фоновой задачи.

Механическим ключам свойственно явление дребезга – периодического замыкания/размыкания при нажатии на ключ. Поскольку на ключ можно нажимать несколько раз подряд, то необходим механизм, позволяющий отличать повторные нажатия от дребезга. Критерием отличия является период повторения срабатываний ключа. Программный модуль выявляющий эти отличия называется программой подавления дребезга. Чаще всего после обнаружения срабатывания ключа осуществляют повторное сканирование через временной интервал гарантированно превышающий время дребезга. Простейшим вариантом реализации этого принципа является задержка после обнаружения срабатывания ключа на указанный временной интервал и сканирование клавиатуры. При подтверждении срабатывания принятый код обрабатывается с целью идентификации нажатого ключа. Если активность не подтверждена, клавиатура вновь переводится в режим обнаружения нажатия.

Представленный метод организации работы с клавиатурой не является единственным. Эффективным способом идентификации нажатого ключа является двойное считывание, при котором сканирующие и считывающие линии меняются местами. Полученные многоуровневые унитарные коды определяют координаты нажатого ключа.

Унитарный код номера линии сканирования и линии считывания, соответствующий нажатому ключу неэффективен. Поэтому его целесообразно преобразовать в двоичный код, соответству-



ющий двоичному номеру линии сканирования и линии считывания. В качестве примера можно привести вариант анализа знакового разряда регистра, в котором размещается код при сдвиге кода в цикле влево до момента обнаружения соответствующего знака (положительного числа, если кода нажатого ключа 0, или отрицательного при 1). Счётчик сдвигов будет соответствовать номеру активной линии в двоичном коде. Аналогично поступают с вторым кодом. Из двух полученных кодов komponуют двоичный код ключа.

### **Подготовка к практическому занятию**

Изучите устройство, интерфейс, режимы работы и конфигурирование ППА КР580ВВ55. Изучите рассмотренные принципы организации устройства и программной поддержки клавиатуры. Найдите по источникам ИНТЕРНЕТ типичное время дребезга ключей клавиатуры ПК.

### **Вопросы для самоконтроля**

1. Как следует запрограммировать линии сканирования и линии считывания, подключенные к клавиатуре?
2. Сколько линий должны выступать в роли сканирующих и сколько в роли считывающих? Аргументируйте ответ.
3. Сколько линий при матричной организации клавиатуры потребуется для подключения 50 ключей 100 ключей?
4. Как следует включить защитные диоды, чтобы исключить выход из строя выходов сканирования?
5. Какой управляющий код устанавливает режим 0 портов А и В?
6. Как должны быть установлены биты направления передачи портов, если А выходной, а В-входной?

### **Задание**

Нарисуйте схему клавиатуры на 64 ключа на основе ППА КР580ВВ55.

*УКАЗАНИЕ: линии сканирования подключить к порту С.*

Определите допустимую величину подтягивающих резисторов.

Напишите управляющие коды для программирования ППА на работу с клавиатурой.

Напишите алгоритм сканирования ключей, учитывающий приведенные выше принципы организации. В алгоритме реализовать подавление дребезга.

Запишите последовательность кодов сканирования линий клавиатуры.

### **Контрольные вопросы**

1. Почему рекомендовано использовать в качестве линий сканирования линии порта С?
2. Каков максимальный выходной ток линий ППА и как его величина влияет на выбор сопротивления подтягивающих резисторов?
3. Из каких соображений следует выбирать частоту сканирования клавиатуры?
4. В чём смысл перевода всех сканируемых линий клавиатуры в активный режим при инициализации МПС и по окончании каждого сканирования?

**15 Система отображения малых микропроцессорных систем. Статическая и динамическая индикация. Энергетический расчёт. Совмещение функций в подсистемах клавиатуры и индикации. Использование таймеров для аппаратной поддержки функций**

Семисегментные светодиодные индикаторы часто применяются в системах в которых достаточно отображения числовых данных. Причина тому их высокая яркость, умеренное потребление, большой срок службы, широкий рабочий диапазон температур, невысокая стоимость.

Для управления ими требуется преобразование двоичного кода в семисегментный, что может быть реализовано готовыми де-

шифраторами с встроенными выходными буферами, а в системах с микропроцессорами и программно, причём декодирование обычно осуществляется табличным методом.

Простейший способ реализации многоразрядного индикатора статического типа – использование дешифраторов с встроенным буферным регистром. При этом все одноимённые линии данных регистров подключаются параллельно, а количество линий микроконтроллера равно «число индикаторов + 4». Однако данный вариант не самый дешёвый.

При большом числе разрядов более экономичным является вариант динамической индикации. В этом случае все одноимённые сегменты разрядов объединяются вместе и возбуждаются от общего источника. Выводы управления разрядов возбуждаются унитарным кодом поочерёдно (по принципу обегания с высокой скоростью).

При расчёте устройства динамической индикации важно учитывать, что средние значения токов (сегментов) и мощности каждого индикатора соответствуют статическому режиму, а мгновенные превышают их в число раз равное количеству разрядов. Это диктует выбор индикаторов с большим отношением максимального импульсного тока к номинальному и буферных усилителей с большими выходными токами, превышающими ток сегмента в число раз равное количеству разрядов.

При выборе индикаторов в первую очередь ориентируются на размер отображаемых символов, яркость свечения, цвет свечения, а во вторую очередь на электрические характеристики – номинальный ток сегмента, прямое падение напряжения, отношение максимального импульсного тока к номинальному.

### **Подготовка к практическому занятию**

Изучить особенности построения статической и динамической системы индикации. Познакомиться по источникам сети Интернет с типовыми параметрами светодиодных семисегментных индикаторов и схемами их включения. Повторить команды работы с памятью программ МК AVR. Повторить материал предыдущего занятия в части организации подключения матричной клавиатуры?

## Вопросы для самоконтроля

Каким может быть прямое падение напряжения на сегменте светодиодной матрицы?

Что означает – матрица с разобшённым катодом?

Как подключить к МК матрицу с разобшённым катодом/анодом?

Какое требование к прямому падению напряжения на сегменте светодиодной матрицы предъявляет подключение её к МК?

Как рассчитать величину сопротивления, включаемого последовательно с сегментом матрицы?

Какие из линий управления индикацией использовать в качестве сканирующих клавиатуру?

Как выбрать в этом случае активный уровень линии сканирования?

## Задание

Изобразить схему подключения двух разрядного статического семисегментного светодиодного индикатора к МК AVR.

Рассчитать токозадающие резисторы.

Написать программу вывода двухразрядного десятичного числа, хранящегося в упакованном режиме в регистре r20 МК AVR.

Изобразить функциональную схему 3-х разрядной динамической индикации для того же МК и подключить к МК матричную клавиатуру используя совмещение управляющих сигналов.

Поскольку для управления динамической индикацией требуется периодическое выполнение программы обслуживания, то оптимальным вариантом для этого является использование встроенного таймера. Опишите необходимые настройки для реализации функций поддержки индикации и клавиатуры.

## Контрольные вопросы

1. Сколько времени должно отводиться на свечение одного разряда 8-разрядного индикатора динамического устройства индикации?

2. Оцените величину предельно допустимого тока ключа, коммутирующего разряд 5-разрядной динамической индикации на семисегментных светодиодных индикаторах, если номинальный ток сегмента равен 5 мА?
3. Как определить состояние клавиатуры (нажат ключ/не нажат) в предложенном выше комбинированном устройстве?
4. Как подавить дребезг в данном варианте клавиатуры, поскольку частота сканирования определяется подсистемой индикации?

## **16 Организация интерфейсов с УВВ. Построение подсистемы прерываний**

Взаимодействие МП с УВВ в МПС осуществляется через системную магистраль. При этом для подключения внешних устройств используются буферные регистры или шинные формирователи, в том числе и встроенные в параллельные периферийные адаптеры. В системах на основе микроконтроллеров для этих целей используются встроенные порты, интерфейсы. В простейших случаях используется синхронный механизм взаимодействия, например, для управления индикаторами. Асинхронный принцип взаимодействия требует дополнительных линий управления для поддержки протокола взаимодействия с УВВ.

Внешнее устройство обычно состоит из механического и электронного компонента. Электронный компонент называется контроллером устройства или адаптером. Механический компонент представляет собственно устройство. Некоторые контроллеры могут управлять несколькими устройствами. Если интерфейс между контроллером и устройством стандартизован, то независимые производители могут выпускать совместимые как контроллеры, так и устройства.

В бытовом оборудовании электронный компонент представляет собой мощную ключевую схему, управляющую исполнительным механизмом. Чаще всего это управление силовой электрической цепью постоянного или переменного тока. При этом нет необходимости в иных интерфейсах кроме параллельного синхронного. Контроль состояния управляемого объекта осу-

ществляется с помощью датчиков цифрового или аналогового типа.

При управлении технологическими процессами с большим количеством управляемых параметров при высокой загрузке процессора бывает недостаточно использования методов сканирования для контроля состояния. При выходе параметров за критическое значение могут срабатывать датчики аварийного состояния, на которые нужна немедленная реакция. В таком случае применяются событийные механизмы обслуживания. Такая же ситуация наблюдается и в иерархических системах. При этом используются прерывания. При наличии нескольких источников прерываний используются различные методы обслуживания. Среди которых самым распространённым является приоритетный метод.

### **Подготовка к практическому занятию**

1. Изучить метод асинхронного взаимодействия и его аппаратную поддержку на примере ППА КР580ВВ55, работающего в режиме 1.
2. Изучить функции подсистемы прерываний и способы реализации этих функций.
3. Установить приоритеты подсистем в разрабатываемом проекте.
4. Как формируются запросы на прерывание внешними устройствами? Поясните на примере последовательного интерфейса.

### **Вопросы для самоконтроля**

Назовите способы идентификации источника прерывания?

Каков принцип действия механизма векторных прерываний?

Поясните что такое приоритет запроса на прерывание и приоритет задачи?

Поясните механизм взаимодействия МП и внешнего устройства в режиме «рукопожатия».

### **Задание**

1. Разработайте схему формирования запроса на прерывание матричной клавиатурой.
2. Постройте схему формирования запроса на прерывание на единственном входе прерывания от 3 источников.
3. Разработайте схему поддержки асинхронного взаимодействия с объектом управления имеющим параллельный интерфейс обмена данными по 8-и линиям ввода и 8-линиям вывода.

### **Контрольные вопросы**

1. Как обслужить высокоприоритетный запрос на прерывание во время обслуживания низкоприоритетного запроса?
2. Какими методами исключают взаимные блокировки внешних запросов.
3. Как уменьшить время работы обработчиков прерываний?
4. Что такое кольцевой буфер и как его использовать при обслуживании устройств ввода?
5. Как уведомить внешнее устройство о поступлении данных на его вход?
6. Как выяснить, что данные отправленные МК получены внешним устройством?
7. Как работает механизм программной идентификации устройства прерывания?
8. Как организовать вызов обработчика прерываний устройства затребовавшего обслуживания при наличии нескольких устройств и при единственном входе прерывания?

## **17 Сопряжение микропроцессоров с мощными устройствами. Гальваническая развязка**

Поскольку микропроцессорные системы управляют исполнительными устройствами, которые нередко потребляют значительную электрическую мощность, то системы работают в условиях сильных помех, возникающих при наличии замкнутых цепей заземления. Такие замкнутые петли могут присутствовать в любой системе, где имеется несколько заземлений. Заземления в различных

частях системы, связанных длинным кабелем, будут иметь различный потенциал, поэтому ток заземления будет проходить по соединительному кабелю. В отсутствие изоляции этот ток может создать дополнительные шумы, ухудшить качество канала или даже вывести из строя компоненты системы. Токи, наводимые в длинных кабелях в условиях промышленности, например, при включении и выключении мощных электродвигателей, при электростатических разрядах или при разрядах молнии, могут вызвать быстрые изменения потенциала заземления, величиной в сотни или тысячи вольт. При этом на информационный сигнал, передаваемый по каналу, накладывается высоковольтный импульс. При отсутствии изоляции этот высоковольтный импульс может нарушить передачу сигнала или даже вывести систему из строя. Подключение всех устройств, связанных общим интерфейсом, к одному заземлению сможет защитить систему от таких разрушающих воздействий, а изоляция устройств друг от друга позволяет избавиться от замкнутых "петлевых" заземлений. Для разрыва контуров этих цепей и применяется гальваническая развязка.

Для целей гальванической развязки используют трансформаторы, конденсаторы, реле, оптроны.

Недостатком трансформаторов в сигнальных цепях является их ограниченная полоса пропускания и невозможность передачи постоянной составляющей сигнала. Поэтому трансформаторы применяют при нешироком диапазоне частот сигналов и дополнительно используют дифференциальные схемы передатчиков и приёмников. Устройство изоляции в сети Ethernet иллюстрируется рисунком 17.1.

Приемопередатчик напрямую связан с кабелем сети, но гальванически развязан с помощью трансформаторов от компьютера и остальной части сетевого адаптера. Высоковольтный керамический конденсатор на схеме заземляет оплётку кабеля по высокой частоте на корпус компьютера, а параллельный высокоомный резистор выравнивает потенциалы корпуса и кабеля. Важно отметить, что приемопередатчик изолирован от компьютера и по цепи питания с помощью DC-DC преобразователя с гальванической развязкой.

Оптопары работают хорошо только на полярном подключении, что неудобно при передаче аналоговых сигналов. Они состоят



из светоизлучающих приборов (диоды) и фотоприёмников (фоторезисторы, фототранзисторы).

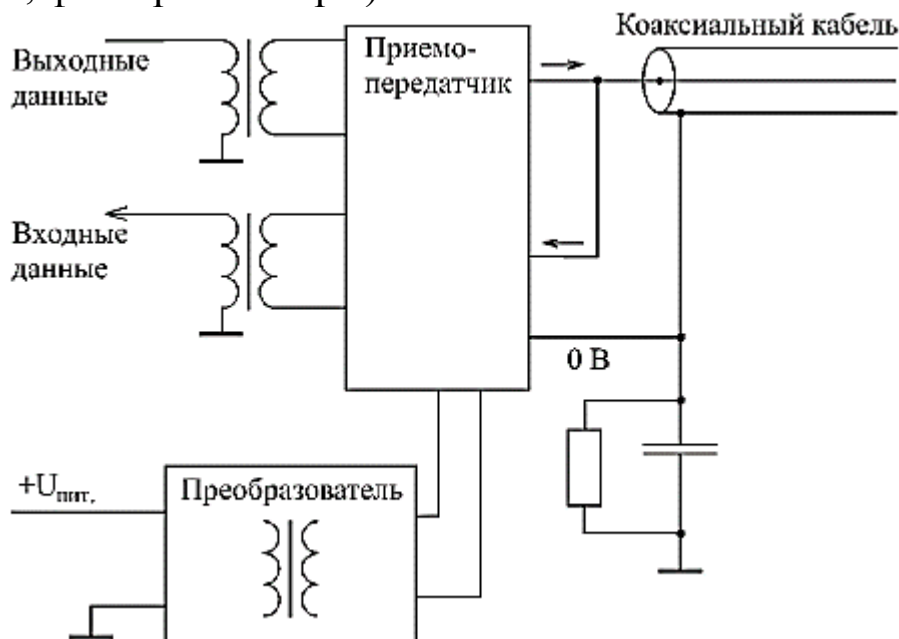


Рисунок 17.1 – Схема гальванической развязки в сети Ethernet

Необходимо заметить, что оптроны срабатывают не мгновенно. Длительность фронта и спада выходного импульса может быть от единиц до десятков мкс. На рисунке 17.2 показана типичная схема включения и временные диаграммы оптрона. В таблице 2 представлены типичные параметры одного из оптронов.

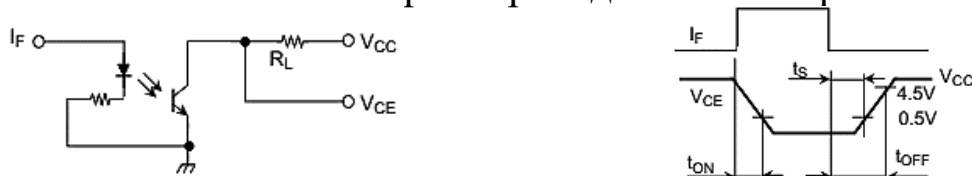
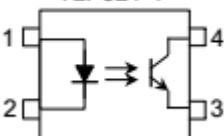


Рисунок 17.2 – Схема включения и временные диаграммы

Таблица 2. Схема и основные параметры оптрона TLP521-1

	Параметр	Значение
	Прямое падение напряжения на светодиоде, В	1,15
	Обратный ток светодиода, мкА	10
	Темновой ток коллектора, при $U_{кэ} = 24$ В, нА	100
	Коэффициент передачи по току, $I_d = 5$ мА, $U_{кэ} = 5$ В, %	50
	Напряжение насыщения, $I_k = 0,2$ мА, $I_d = 1$ мА, В	0,4
	Сопротивление изоляции типичное при $U = 600$ В, ГОм	100
	Максимальное напряжение между цепями, В	5000
	Длительность фронта/спада не более, мкс	3
	Время включения типично, мкс	2

Для гальванической изоляции сигнальных цепей в настоящее время конкурируют две технологии – развязка с помощью конденсаторов малой ёмкости размещаемых на подложке ИС (Texas Instruments) и технология iCoupler (Analog Devices).

Изоляторы **iCoupler** – это устройства гальванической развязки на основе трансформаторов, выполненных на кристалле кремния; эти трансформаторы играют ту же роль, что и пара светодиод/фотодиод в оптопаре. Планарный трансформатор изготовлен в ходе технологического процесса КМОП на этапе металлизации и имеет ещё один дополнительный слой осажденного золота. Одну «обмотку» трансформатора от другой изолирует слой электрически прочного синтетического полимера (полиимида). Эти две «обмотки» подключены к быстродействующим КМОП-схемам, которые обеспечивают интерфейс между трансформатором и внешними сигналами. Микроэлектронная технология дает возможность с минимумом затрат осуществить интеграцию нескольких каналов цифровой изоляции и других электронных схем в одном корпусе. Устройства iCoupler не имеют таких присущих оптопарам недостатков, как неопределенный коэффициент передачи тока, нелинейная передаточная функция и дрейф (температурный и временной); кроме того, устройство iCoupler позволяет уменьшить энергопотребление на 90% и для его работы не требуется внешних драйверов и дискретных компонентов.

Электрическая схема, подключенная к первичной «обмотке» трансформатора, преобразует переходы входного сигнала в импульсы длительностью 1 нс, эти импульсы подаются на трансформатор; схема, подключенная ко вторичной «обмотке», принимает эти импульсы и восстанавливает входной сигнал. Схема обновления сигнала (refresh) на входной стороне обеспечивает корректность выходного сигнала, даже если входной сигнал не меняет свое состояние. Это важно в ситуации включения питания, а также при передаче данных с низкой скоростью или при передаче постоянного сигнала.

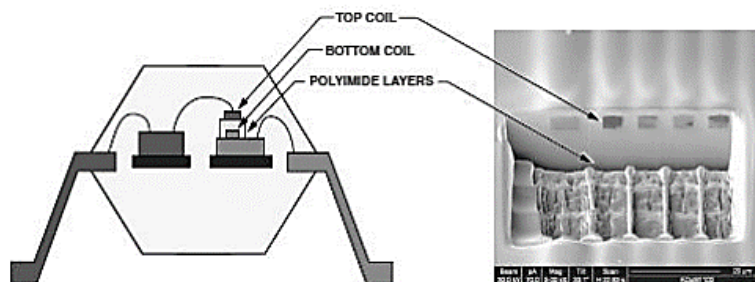


Рисунок 17.3 – Устройство и поперечное сечение изолятора iCoupler

Так как назначение устройства iCoupler заключается в изоляции входа от выхода, входная и выходная схемы располагаются на различных кристаллах. Собственно, трансформатор может быть расположен или на одном из этих кристаллов, или на третьем кристалле. Все кристаллы располагаются в стандартном пластиковом корпусе, в таких корпусах выпускаются многие современные микросхемы. Особенностью многоканальных устройств iCoupler является наличие в одном корпусе каналов на передачу и на прием. Сами трансформаторы могут передавать сигнал в любую сторону, направление определяется схемами, подключенными к трансформатору. Поэтому многоканальные изоляторы поставляются с различными конфигурациями (с различными сочетаниями направлений передачи). Примеры подобных устройств - ADuM1400, ADuM1250.

Для управления мощными устройствами используют электромагнитные реле и, вытесняющие их, т.н. твердотельные реле, представляющие собой транзисторную для цепей постоянного тока или оптотиристорную (симисторную) пару для цепей переменного тока и цепи защиты и управления, размещённые в единой конструкции.

При использовании электромагнитных реле следует помнить о необходимости защиты транзистора, управляющего реле, от выброса напряжения при выключении.

### Подготовка к практическому занятию

При подготовке к занятию необходимо изучить особенности сигналов, используемых в микропроцессорных системах. Прежде всего это относится к интерфейсным сигналам последовательных интерфейсов RS-232, магистральный последовательный интерфейс (МПИ, он же Манчестер 2, он же MIL-STD-1553).

Изучить способы и устройства гальванической развязки мало-сигнальных и силовых цепей.

### **Вопросы для самоконтроля**

1. В чём состоит опасность непосредственного соединения удалённых устройств и МПС?
2. Что означает термин – гальваническая развязка?
3. На каких физических принципах базируются методы гальванической развязки?
4. Каковы проблемы трансформаторной развязки?
5. Сформулируйте недостатки транзисторных оптопар, используемых для гальванической развязки.

### **Задание**

Изобразите диаграммы сигналов интерфейса RS232 для передаваемого кода 0xAA и 08. Устраните постоянную составляющую напряжения в полученных сигналах в предположении их непрерывной передачи. Сравните максимальные и минимальные уровни сигналов для двух случаев. Обсудите в процессе дискуссии устройство приёмника способного безошибочно обрабатывать эти сигналы (преобразовывать к уровням цифровых сигналов МК).

Начертите схему управления двигателем постоянного тока с рабочим напряжением 24 В постоянного тока мощностью 50 Вт. Элементную базу выбрать самостоятельно.

### **Контрольные вопросы**

1. Какой максимальной скорости передачи можно достичь используя для гальванической развязки оптопары TLP521?
2. Как выбрать реле для управления выше указанным двигателем?

3. На какой ток должен быть рассчитан диод обратного тока шунтирующий обмотку электромагнитного реле?
4. Какие требования предъявляются к источникам питания схем гальванической развязки iCoupler?

### **18 Разработка программного обеспечения. Простейшие системы реального времени. Организация обслуживания нескольких устройств по методу сканирования и на основе событийного механизма**

Микропроцессорные системы могут применяться для решения задач управления процессами, протекающими с различной скоростью. Если МПС успевает управлять процессом, то речь идёт о системе реального времени. Понятно, что программное обеспечение следует организовывать с учётом фактора скорости процессов в управляемых объектах.

Для систем невысокой производительности вполне могут быть использованы методы взаимодействия с внешними устройствами на основе асинхронного метода обслуживания.

При не слишком большом количестве задач вполне возможно использование метода последовательного их выполнения. Для этого все задачи можно снабдить индикатором активности (флагом состояния) и поочерёдно опрашивая флаги при их активности вызывать задачу на исполнение, а при пассивности переходить к следующей задаче. Активизация задач может осуществляться при поступлении входных данных, или только при их изменении. В пассивное состояние задача переводится после исполнения. В том случае, если известны процессы параметры, которых изменяются с большей скоростью, а длительность цикла опроса состояния/исполнения задач оказывается больше интервала обновления состояния быстрого процесса, можно в общую последовательность такие задачи включать несколько раз.

Подобная организация программного обеспечения отличается предопределённостью процесса обработки, большей прозрачностью программного обеспечения и более высокой его надёжно-

стью, а также большей детерминированностью времени отклика. Подобную организацию рекомендуют для управления ответственными объектами. Кроме того, такие системы проще защищать от программных сбоев использованием сторожевых таймеров.

Однако с ростом требований к производительности системы накладные расходы на анализ и управление состоянием задач могут влиять на время реакции. Гораздо существеннее, что время реакции для любого из процессов может принимать максимальное значение, определяемое активностью всей цепочки задач.

В этом случае целесообразно переходить на механизм событийного обслуживания. Для этого задействуется механизм прерываний. Одним из важнейших факторов, определяющих время реакции системы в этом случае является правильное разбиение задач и запросов на прерывание по приоритетам.

Для исключения блокировки высокоприоритетными запросами на прерывание менее высокоприоритетных необходимо сводить к минимуму время работы обработчиков прерываний. Для этого они должны включать минимум функций - обычно ввод или вывод.

Важным вопросом является вопрос о разрешении вложенных прерываний. С одной стороны, это позволяет уменьшить время реакции на высокоприоритетные запросы, с другой – возрастают накладные расходы на МП и следует усиливать контроль за вложенностью задач в связи с возможной перегрузкой стека, особенно при небольших объёмах ОЗУ.

### **Подготовка к практическому занятию**

Повторить принципы взаимодействия МП с внешними устройствами и особенности работы подсистемы прерывания. Разберите задание и подготовьте программу опираясь на готовые модули к лабораторному циклу в работах 1 - 4.

### **Вопросы для самоконтроля**

1. Что означает термин система реального времени?

2. Объясните, что означает требование «отделяй физическое от логического»?
3. Что такое прерывание?
4. Как вернуться после завершения обработчика прерываний в исполняемую ранее программу?
5. Что такое вложенность прерываний?
6. От чего зависит возможность прерывания при работе обработчика прерываний?

### **Задание**

Напишите программу управления 8-ю объектами для МК AVR AT90S2313. Она состоит из 8 задач. Каждая задача гасит светодиод, соответствующий её номеру, сбрасывает флаг активности, вызывает подпрограмму задержки, имитирующую время реакции на запрос от объекта управления.

Задачами управляет диспетчер вызывающий их поочерёдно после анализа флагового регистра. Восемь битов флагового регистра соответствуют каждой своей задаче. После каждой проверки флага диспетчер вызывает модуль задержки, имитирующий фоновую программу. Таким образом если все задачи пассивны, то выполняется только фоновая задача.

Активностью задач управляют внешние события в виде нажатия кнопки. В данной задаче для этого используется механизм прерываний (это мог быть фоновый процесс в который встроен модуль ввода данных, но в этом случае не моделируется случайность запросов от объекта управления). Бит задачи в флаговом регистре устанавливается обработчиком прерывания, вызываемым нажатием ключа, в соответствии с значением младших трёх битов регистра задержки, считываемых обработчиком прерываний и зажигает светодиод запроса на обслуживание соответствующе задачей.

Поэкспериментируйте с разработанной программой и опишите поведение системы.

## Контрольные вопросы

1. Как в данном алгоритме имитируются случайные вызовы задач?
2. Как будет реагировать алгоритм управления на частые запросы от внешних устройств?
3. Какие факторы определяют время реакции системы, если под временем реакции понимать интервал времени от момента запроса, индицируемого зажиганием светодиода до момента обслуживания, соответствующего погасанию светодиода?
4. Спрогнозируйте среднее значение этого времени и сравните с результатами своих наблюдений.

## Литература

1. Костров Б. В. Микропроцессорные системы [Текст] : учебное пособие / Б. В. Костров, В. Н. Ручкин. - М.: Десс, 2006. - 208 с.
2. Мелехин В. Ф. Вычислительные машины, системы и сети [Текст] : учебник / Виктор Федорович Мелехин, Евгений Григорьевич Павловский. - 3-е изд., стер. - М. : Академия, 2010. - 560 с.
3. Микропроцессорный комплект Z80: Справочное пособие. Кн.1. Минск. УКИК "ЦЕНТР", 1991. - 73 с.
4. Евстифеев А.В. Микроконтроллеры AVR семейств Tiny и Mega фирмы ATMEL, 5е изд., стер. — М.: Издательский дом «Додэка XXI», 2008. — 560 с.
5. Зубарев А.А. Ассемблер для микроконтроллеров AVR: Учебное пособие. – Омск: Изд-во СибАДИ, 2007. – 112 с.
6. Гладштейн М. Микроконтроллеры семейства z86 фирмы Zilog. Руководство программиста. М.: Додэка, 1999. – 96 с.