


Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Чернецкая Ирина Евгеньевна
Должность: Заведующий кафедрой
Дата подписания: 27.09.2023 12:19:29
Уникальный программный ключ:
bdf214c64d8a381b0782ea566b0dce05e3f5ea2d

МИНОБРНАУКИ РОССИИ
Юго-Западный государственный университет

УТВЕРЖДАЮ:
Заведующий кафедрой
вычислительной техники


И.Е. Чернецкая
« 31 » 09 2023 г.

ОЦЕНОЧНЫЕ СРЕДСТВА
для текущего контроля успеваемости
и промежуточной аттестации обучающихся
по дисциплине

Схемотехника (элементная база перспективных ЭВМ)
(наименование дисциплины)

09.04.01 Информатика и вычислительная техника
(код и наименование ОПОП ВО)

Курск-2023

1 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ТЕКУЩЕГО КОНТРОЛЯ УСПЕВАЕМОСТИ

1.1 ВОПРОСЫ ДЛЯ СОБЕСЕДОВАНИЯ

Раздел (тема) дисциплины Архитектура сверхбыстродействующих вычислений

1. Что является предметом изучения в аналоговой и цифровой схемотехнике?
2. На какие два подкласса делятся логические схемы в цифровой схемотехнике?
3. Особенности применения устройств аналоговой и цифровой схемотехники в системах управления?
4. Что понимают под задержкой распространения сигнала?
5. Какие факторы влияют на задержку распространения сигнала?
6. Что понимаю под составлением неопределённости?
7. Что означает выражение “троичная логика”?
8. Какие существуют способы изображения состояния неопределённости?
9. Вследствие чего появляются гонки в цифровых схемах?
10. Что такое “гонки по входу”? Как их избежать?

Раздел (тема) дисциплины Развитие элементной базы ЭВМ

1. Дайте понятие интегральная схема.
2. Укажите составляющие стоимости ИС и пути ее уменьшения.
3. Назовите типы ИС по технологическому признаку.
4. Дайте определение понятия полупроводниковая ИС.
5. Дайте определение понятия гибридная ИС.
6. Дайте определение понятия пленочная ИС.
7. Дайте определение понятия серия ИС.
8. Дайте определение понятий степень интеграции и функциональная сложность ИС.
9. Назовите основные электрические параметры ИС.
10. Охарактеризуйте классификацию ИС по степени интеграции.

Раздел (тема) дисциплины Сигналы цифровой схемотехники

1. Какие пульсации питающего напряжения допускаются?
2. Сколько входов элементов ТТЛ можно подключить к одному выходу?
3. Что нужно предпринять для увеличения выходной мощности микросхемы?
4. Можно ли для увеличения выходной мощности устройства соединять выходы двух или трех микросхем?
5. Что нужно делать с неиспользуемыми логическими элементами?
6. Что нужно делать с неиспользуемыми входами логических элементов?
7. Что может произойти при случайном замыкании входа или выхода микросхемы ТТЛ с общим проводом или с плюсом источника питания?
8. Что может произойти при случайном замыкании входа или выхода микросхемы КМОП с общим проводом или с плюсом источника питания?
9. Пояснить назначение элементов в целях защиты базового элемента микросхем КМОП.

10. Какой потенциал должен быть на выходе у неиспользуемого логического элемента?

Раздел (тема) дисциплины Схемотехника цифровых микросхем

1. Как учитывается при минимизации многомерность карт Карно?
2. Приведите схему кроссбара с использованием молекулярного ключа из молекул ротасканов.
3. Какие типы ключей используются в кроссбар архитектуре?
4. Какие технологии используются при производстве нано схем? Каковы, на Ваш взгляд, их достоинства и недостатки?
5. Можно ли устранить дефекты кроссбар-структур на счет более тщательного соблюдения технологического процесса изготовления?
6. Какие вопросы необходимы решить для внедрения в практику кроссбар-архитектуры?
7. Перечислите переходные процессы в логических схемах.
8. Что такое временные состязания сигналов (эффект “гонок”)?
9. Назовите назначения синхронизации?
10. Дайте определение понятий тактирование, синхронизации статических ЦУ, синхронизация динамических ЦУ.

Раздел (тема) дисциплины Цифровые элементы и схемы.

1. Чем ограничивается число входов элементов “И”, “ИЛИ” на диодах?
2. Какой сигнал будет на выходе двух входного элемента “и” на диодах если:
 - один из входов “висит” в воздухе, а на другой подан сигнал от источника сигнала;
 - оба входа “висят” в воздухе;
 - не один из входов подан сигнал от источника сигнала, второй вход подключен к “земле”.
3. Какой сигнал будет на выходе двухвходного элемента “ИЛИ” на диодах, если:
 - один из входов “висит” в воздухе, а на другой подан сигнал от источника сигнала;
 - оба входа “висят” в воздухе.
 - не один из входов подан сигнал от источника сигнала, второй вход подключен к “земле”.
4. Как на логическом элементе “И” реализовать функцию “ИЛИ”?
5. Нарисуйте схему базового элемента серии ИС ТТЛ.
6. Назовите назначение каскадов базового ТТЛ- элемента.
7. Охарактеризуйте работу базового ТТЛ-элемента.
8. Нарисуйте идеализированный временные диаграммы на входах, выходе, эмиттере и коллекторе транзистора фазорасщепительного каскада базового элемента ТТЛ серий.
9. Что дает применение транзистора Шотки при построении элемента ТТЛШ?
10. Нарисуйте схему базового ТТЛШ- элемента серии К533, К555.

Раздел (тема) дисциплины Базовые операционные элементы комбинационного типа

1. Для чего нужны указатели старшей единицы?
2. Поясните принципы работы компараторов.
3. Для чего нужно наращивание разрядности сравниваемых слов ИС?
4. Поясните синтез схемы одноразрядного сумматора.
5. Поясните принципы работы сумматоров групповой структуры.
6. Поясните принципы работы АЛУ и блоков ускоренного переноса.
7. Поясните принципы работы матричных умножителей.
8. Поясните принципы работы преобразователей кодов.
9. Каким образом реализуются мультиплексоры?
10. Демультимплексоры.

Раздел (тема) дисциплины Триггеры

1. Каково назначение триггеров?
2. Чем различаются между собой одно- и двухступенчатые триггеры?
3. Чем отличаются триггеры с динамическим управлением от триггеров со статическим управлением?
4. Какой триггер называется счетным?
5. Какой сигнал является установочным для схемы триггера на элементах И-НЕ?
6. Какой сигнал является установочным для схемы триггера на элементах ИЛИ-НЕ?
7. Назовите классификацию триггеров.
8. Охарактеризуйте синхронный (статический) одноступенчатый и двухступенчатый RS-триггеры.
9. Охарактеризуйте синхронный (динамический) RS- триггер.
10. Каким образом строятся D-, T-, JK-триггеры на основе синхронных (одноступенчатых, двухступенчатых, динамических) RS-триггеров?

Раздел (тема) дисциплины Регистры

1. Для чего предназначены регистры?
2. Какие существуют разновидности регистров?
3. Как выбирается число триггеров в регистре?
4. Как строится на базе регистров память?
5. Где она применяется?
6. Как организуются в регистрах шины записи и чтения информации?
7. Параллельные регистры.
8. Последовательные регистры.
9. Параллельно-последовательные регистры.
10. DSL-регистры.

Раздел (тема) дисциплины Счетчики

1. Как работает суммирующий счетчик?
2. Как работает вычитающий счетчик?
3. Как работает реверсивный счётчик?
4. У какому подклассу логических схем относятся счетчики?

5. В каком режиме работы используются триггеры в счётчиках?
6. Чем отличаются счетчики с последовательным и параллельным переносом?
7. Что означает параметр модуль счета?
8. Как различают счетчики по модулю счета?
9. Чем отличаются разомкнутые счетчики от замкнутых?

Раздел (тема) дисциплины Пути построения квантовых компьютеров

1. История возникновения квантового компьютера.
2. Какие явления квантовой механики используются?
3. Что такое квантовый вентиль?
4. Основные квантовые алгоритмы.
5. Типы квантовых компьютеров.
6. Математические основы функционирования квантовых компьютеров.
7. Задачи, реализуемые на квантовых вычислениях.
8. Проблемы создания квантовых компьютеров.
9. Физические основы организации квантовых компьютеров.
10. Область применения квантовых компьютеров.

Шкала оценивания - балльная.

Критерии оценивания:

12 баллов выставляется обучающемуся, если он принимает активное участие в беседе по большинству обсуждаемых вопросов (в том числе самых сложных); демонстрирует сформированную способность к диалогическому мышлению, проявляет уважение и интерес к иным мнениям; владеет глубокими (в том числе дополнительными) знаниями по существу обсуждаемых вопросов, ораторскими способностями и правилами ведения полемики; строит логичные, аргументированные, точные и лаконичные высказывания, сопровождаемые яркими примерами; легко и заинтересованно откликается на неожиданные ракурсы беседы; не нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

8 баллов (или оценка «хорошо») выставляется обучающемуся, если он принимает участие в обсуждении не менее 50% дискуссионных вопросов; проявляет уважение и интерес к иным мнениям, доказательно и корректно защищает свое мнение; владеет хорошими знаниями вопросов, в обсуждении которых принимает участие; умеет не столько вести полемику, сколько участвовать в ней; строит логичные, аргументированные высказывания, сопровождаемые подходящими примерами; не всегда откликается на неожиданные ракурсы беседы; не нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

4 балла (или оценка «удовлетворительно») выставляется обучающемуся, если он принимает участие в беседе по одному-двум наиболее простым обсуждаемым вопросам; корректно выслушивает иные мнения; неуверенно ориентируется в содержании обсуждаемых вопросов, порой допуская ошибки; в полемике предпочитает занимать позицию заинтересованного слушателя; строит краткие, но в целом логичные высказывания, сопровождаемые наиболее очевидными примерами; теряется при возникновении неожиданных ракурсов беседы и в этом случае нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

0 баллов (или оценка «неудовлетворительно») выставляется обучающемуся, если он не владеет содержанием обсуждаемых вопросов или допускает грубые ошибки; пассивен в обмене мнениями или вообще не участвует в дискуссии; затрудняется в построении монологического высказывания и (или) допускает ошибочные высказывания; постоянно нуждается в уточняющих и (или) дополнительных вопросах преподавателя.

2 ОЦЕНОЧНЫЕ СРЕДСТВА ДЛЯ ПРОМЕЖУТОЧНОЙ АТТЕСТАЦИИ ОБУЧАЮЩИХСЯ

2.1 ВОПРОСЫ К ЗАЧЕТУ

11. В чем заключается способы борьбы с гонками в цифровых схемах?
12. Покажите на примере как тактирование в схеме позволяет избежать помех, порождённых гонками?
13. Оцените эффективность противогоночных схем.
14. Что собой представляет система синхронизации? Каковы ее основные характеристики и назначения?
15. Как называется процесс отсечки помех в комбинационных схемах?
16. Что называют “стробом”?
17. Модель коллектива вычислитель?
18. Принципы построения вычислительных систем.
19. Структура ВС.
20. Типовые структуры сетей межвычислительных связей.
21. Алгоритм функционирования ВС.
22. Модель вычислительной системы.
23. Техническая реализация модели коллектива вычислителей.
24. Принципы технической реализации модели коллектива вычислителей (модульность, быстродействие и др.).
25. Архитектурные свойства ВС.
26. Параллельные алгоритмы.
27. Элементарные понятия параллельного программирования. Параллельный алгоритм умножения матриц.
28. Показатели эффективности параллельных алгоритмов: коэффициенты накладных расходов, ускорения и эффективности.
29. Парадокс параллелизма.
30. Понятия о сложных задачах.
31. Схема обмена информацией между ветвями параллельных алгоритмов.
32. Опыт применения методики крупноблочного распараллеливания сложных задач.
33. Концептуальное понятие о вычислительных системах.
34. Понятия о вычислительных системах.
35. Типы архитектур: MISD, SIMD, MIMD.
36. Классификация ВС.
37. Что такое логические элементы?
38. Что такое операция логического сложения?
39. Кто реализуются логические схемы?
40. Что такое операция логического умножения?

41. Что такое операция логического отрицания?
42. Как осуществить функцию логического умножения?
43. Что такое операция И-НЕ?
44. Что такое операция ИЛИ-НЕ?
45. Какие логические функции, реализуемые на основе диодных ключей?
46. Что такое РТЛ?
47. Что такое ДТЛ?
48. Что такое ТТЛ?
49. Какова физическая структура и схема замещения много эмиттерного транзистора?
50. Что нужно сделать, чтобы уменьшить влияние помех по цепям питания?
51. Какие пульсации питающего напряжения допускаются?
52. Сколько входов элементов ТТЛ можно подключить к одному выходу?
53. Что нужно предпринять для увеличения выходной мощности микросхемы?
54. Можно ли для увеличения выходной мощности устройства соединять выходы двух или трех микросхем?
55. Что нужно делать с неиспользуемыми логическими элементами?
56. Что нужно делать с неиспользуемыми входами логических элементов?
57. Что может произойти при случайном замыкании входа или выхода микросхемы ТТЛ с общим проводом или с плюсом источника питания?
58. Что может произойти при случайном замыкании входа или выхода микросхемы КМОП с общим проводом или с плюсом источника питания?
59. Пояснить назначение элементов в целях защиты базового элемента микросхем КМОП.
60. Какой потенциал должен быть на выходе у неиспользуемого логического элемента?
61. В каком состоянии должны находиться неиспользуемые входы микросхемы (отключены, соединены с общим проводом или с 1, объединены с аналогичными входами)?
62. Какими способами можно подать на вход МС логику 1?
63. На какие параметры оказывает влияние неподключенный (сводный) вход?
64. Что такое "третье состояние" логического элемента, как оно реализуется в микросхемах ТТЛ и как обозначается на логических схемах?
65. Чем определяется время задержки тзд.р? (от чего зависит быстродействие логического элемента).
66. Нарисовать схемы базовых элементов: ДТЛ, ТТЛ, ТТЛШ, И2Л, ДЛ, ЭСЛ, КМОП, РТЛ, n-МОП.
67. В чем состоит графическое представление логических функций?
68. Какие существуют способы оптимизации цифровых схем?
69. Методы минимизации схем на основе карт Карно.
70. Из каких ячеек формируются группы при использовании метода минимальных сумм на основе карт Карно?
71. Из каких ячеек формируются группы при использовании метода минимальных произведений на основе карт Карно?
72. Какой код используют для разметки карт Карно?
73. Сколько клеток необходимо карте Карно для отображения логической функции трех переменных?

74. Сколько импликант можно сформировать по карте Карно, следуя правилам минимизации?
75. Назовите правила минимизации по карте Карно.
76. Сколько импликант можно сформировать по карте Карно, следуя правилам минимизации?
77. Что следует делать с ячейками карт Карно, содержащими неопределенные условия, в процессе минимизации?
78. Как осуществляется минимизация по картам Карно функций пяти и шести переменных?
79. Как учитывается при минимизации многомерность карт Карно?
80. Приведите схему кроссбара с использованием молекулярного ключа из молекул ротасканов.
81. Какие типы ключей используются в кроссбар архитектуре?
82. Какие технологии используются при производстве нано схем? Каковы, на Ваш взгляд, их достоинства и недостатки?
83. Можно ли устранить дефекты кроссбар-структур на счет более тщательного соблюдения технологического процесса изготовления?
84. Какие вопросы необходимы решить для внедрения в практику кроссбар-архитектуры?
85. Перечислите переходные процессы в логических схемах.
86. Что такое временные состязания сигналов (эффект “гонок”)?
87. Назовите назначения синхронизации?
88. Дайте определение понятий тактирование, синхронизации статических ЦУ, синхронизация динамических ЦУ.
89. Приведите схему логического элемента “И” и диодах для положительной логики и +Еп. Приведите временные диаграммы на входах и выходе.
90. Приведите схему логического элемента “ИЛИ” на диодах для положительной логики и +Еп. Приведите временные диаграммы на входах и выходе.
91. Чем ограничивается число входов ц элементов “И”, “ИЛИ” на диодах?
92. Какой сигнал будет на выходе двух входного элемента “и” на диодах если:
 - один из входов “висит” в воздухе, а на другой подан сигнал от источника сигнала;
 - оба входа “висят” в воздухе;
 - не один из входов подан сигнал от источника сигнала, второй вход подключен к “земле”.
93. Какой сигнал будет на выходе двухвходного элемента “ИЛИ” на диодах, если:
 - один из входов “висит” в воздухе, а на другой подан сигнал от источника сигнала;
 - оба входа “висят” в воздухе.
 - не один из входов подан сигнал от источника сигнала, второй вход подключен к “земле”.
94. Как на логическом элементе “И” реализовать функцию “ИЛИ”?
95. Нарисуйте схему базового элемента серии ИС ТТЛ.
96. Назовите назначение каскадов базового ТТЛ- элемента.
97. Охарактеризуйте работу базового ТТЛ-элемента.

98. Нарисуйте идеализированные временные диаграммы на входах, выходе, эмиттере и коллекторе транзистора фазорасщепительного каскада базового элемента ТТЛ серий.
99. Что дает применение транзистора Шотки при построении элемента ТТЛШ?
100. Нарисуйте схему базового ТТЛШ- элемента серии К533, К555.
101. Нарисуйте схему базового ТТЛШ- элемента серии К530, К531.
102. Нарисуйте схему базового ТТЛШ- элемента серии К1533, К1531.
103. В каком состоянии выхода логического элемента ТТЛ, ТТЛШ, ИС потребляет минимальную нагрузочную способность? Объясните почему.
104. В каком состоянии выхода логический элемент И-НЕ ТТЛ, ТТЛШ ИС потребляет минимальную мощность по цепи питания? Дайте пояснения.
105. Как поступить при проектировании с используемыми входами используемых логических элементов ИС?
106. Как поступить при проектировании с неиспользуемыми входами используемых логических элементов ИС?
107. Как можно повысить выходное напряжение ТТЛ, ТТЛШ-элементов?
108. Почему возникают в интегральных микросхемах ТТЛ, ТТЛШ броски тока в цепи питания?
109. Каким образом борются с бросками тока в цепи питания?
110. Нарисуйте принципиальную схему элемента И-ИЛИ-НЕ.
111. Нарисуйте принципиальную схему расширителя по ИЛИ.
112. Нарисуйте принципиальную схему элемента с открытым коллектором.
113. Каким образом получить монтажное «И» на элементах с открытым коллектором.
114. Назовите варианты подключения светодиодов к логическим элементам.
115. Каким образом реализуются мультиплексоры (назначение, таблица функционирования, мультиплексная формула, реализация мультиплексора 4-1 на элементах И-НЕ, наращивание числа входов мультиплексора: реализовать мультиплексор 32-1 на мультиплексорах 8-1 с тремя состояниями выхода и дешифраторе)?
116. Назовите применение мультиплексоров для построения функциональных узлов.
117. Демльтиплексоры (описание, УГО, таблица функционирования).
118. Поясните схемотехническую реализацию двоичных дешифраторов (описание функционирования, обозначение на функциональной схеме, схема дешифратора 3-8 на элементах И, наращивание размерности дешифратора: реализовать схему двоичного дешифратора 5-32 на дешифраторах 2-4, 3-8 ТТЛШ-серий).
119. Поясните принципы работы двоичных и приоритетных шифраторов (назначение двоичного шифратора, его условное обозначение на функциональной схеме; функция выполняемая шифратором, таблица функционирования восьмиразрядного приоритетного шифратора, выражения для выходов приоритетного шифратора, обозначение на функциональной схеме приоритетного шифратора).
120. Каким образом наращиваются размерности приоритетного шифратора?
121. Для чего нужны указатели старшей единицы?

122. Поясните принципы работы компараторов (определение компаратора, выражения для компаратора: признак равенства разрядов, признак неравенства разрядов, признак равенства слов: принципиальная схема четырехразрядного компаратора на основе сумматора).
123. Для чего нужно наращивание разрядности сравниваемых слов ИС компараторов (схемы последовательного соединения, параллельного, таблица истинности ИС К555СП1, схема компаратора для сравнения 24-разрядных слов на ИС К555СП1)?
124. Поясните синтез схемы одноразрядного сумматора (таблица функционирования, СДНФ функций суммы и переноса, принципиальная схема одноразрядного сумматора на элементах И-НЕ, обозначение на функциональной схеме).
125. Поясните принципы работы сумматоров групповой структуры (групповой сумматор с цепным переносом, сумматор с условным переносом, сумматор с параллельным и межгрупповым переносом).
126. Поясните принципы работы АЛУ и блоков ускоренного переноса.
127. Поясните принципы работы матричных умножителей (математические выражения, схема множительно-суммирующего блока для четырехразрядных сомножителей).
128. Поясните принципы работы преобразователей кодов.
129. Каково назначение триггеров?
130. Чем различаются между собой одно- и двухступенчатые триггеры?
131. Чем отличаются триггеры с динамическим управлением от триггеров со статическим управлением?
132. Какие свойства схемы делают ее триггером?
133. Какой триггер называется счетным?
134. Какой сигнал является установочным для схемы триггера на элементах И-НЕ? Какой сигнал является установочным для схемы триггера на элементах ИЛИ-НЕ?
135. Назовите классификацию триггеров.
136. Охарактеризуйте асинхронный RS-триггер (схемы на элементах И-НЕ, ИЛИ-НЕ, таблицы функционирования и временные диаграммы, время задержки).
137. Охарактеризуйте синхронный (статический) одноступенчатый и двухступенчатый RS-триггеры (функциональная схема на элементах И-НЕ, ИЛИ-НЕ, работа, время задержки).
138. Охарактеризуйте синхронный (динамический) RS- триггер (функциональная схема на элементах И-НЕ, работа, время задержки).
139. Каким образом строятся D-,T-, JK-триггеры на основе синхронных (одноступенчатых, двухступенчатых, динамических) RS-триггеров?
140. Как классифицируются триггеры по логике работы?
141. Как классифицируются триггеры по способу информации?
142. Что понимают под термином «цифровой автомат»?
143. Чем отличаются асинхронные и синхронные структуры триггеров?
144. Какие триггеры называют комбинированными?
145. Какие триггеры называют «со сложной логикой»?
146. Как выглядят характеристические уравнения для каждого типа триггера?
147. Как выглядят карты Карно для каждого типа триггера?

148. Как выглядят таблицы переходов для каждого типа триггера?
149. Как выглядят диаграммы состояний для каждого типа триггера?
150. Чем отличаются одноступенчатые триггеры от двухступенчатых?
151. Чем отличаются триггеры со статическим и динамическим управлением?
152. Как выглядят символические обозначения триггеров?
153. Как организовать счетный режим работы JK- и D-триггера?
154. Для чего предназначены регистры?
155. Какие существуют разновидности регистров?
156. Как выбирается число триггеров в регистре?
157. Как строится на базе регистров память? Где она применяется?
158. Как организуются в регистрах шины записи и чтения информации?
159. Что собой представляется шестиэлементный триггер?
160. Охарактеризуйте регистры (классификация. Схемы сдвигающих регистров: DSL, DSR, реверсивные).
161. Охарактеризуйте регистровые файлы (описание, ИС К555ИР26: функциональная схема, таблица функционирования).
162. Каким образом строится память требуемого объема на стандартных ИС 1К-1 (схемы 3У 1К-4, 4К-1, 4К-4)?
163. Охарактеризуйте счетчики (классификация, двоичные счетчики прямого и обратного счета, таблицы функционирования и временные диаграммы работы).
164. Охарактеризуйте счетчики (методы повышения быстродействия двоичных счетчиков, недвоичные счетчики: Джонсона, 1 из N- схемы, временные диаграммы работы, таблицы функционирования).
165. Как работает суммирующий счетчик?
166. Как работает вычитающий счетчик?
167. Как работает реверсивный счётчик?
168. У какому подклассу логических схем относятся счетчики?
169. В каком режиме работы используются триггеры в счётчиках?
170. Чем отличаются счетчики с последовательным и параллельным переносом?
171. Что означает параметр модуль счета?
172. Как различают счетчики по модулю счета?
173. Чем отличаются разомкнутые счетчики от замкнутых?
174. Какие функциональный узлы используются при построении замкнутых (кольцевых) счетчиков?
175. Чем определяется модуль счета замкнутых счетчиков?
176. Какие существуют способы построения счетчиков с произвольным модулем счета? И какие у них недостатки?
177. Сколько триггеров должен содержать счетчик с коэффициентом пересчета $K_{сч}=30$?
178. Во сколько раз частота импульсов на выходе шестизначного двоичного счетчика меньше входной?
179. К какому типу схем относится синхронный счетчик?
180. Как определить при двоичном кодировании состояний автомата число триггеров в его схеме n, если N – число состояний автомата.
181. Какой моделью описывается поведение счетчиков?

182. Как называется счетчик, имеющий обратную связь на первый триггер от инверсии выходного сигнала?
183. Какой функциональный узел используется в качестве распределителя тактов в системах синхронизации?
184. Сколько триггеров должен содержать счетчик с коэффициентом $K_{сч}=25$?
185. Во сколько раз частота импульсов на выходе семиразрядного двоичного счетчика меньше входной?
186. Что такое программируемый счетчик?
187. Разработайте схему счетчика с модулем счета 3 на JK- и D-триггерах.
188. Что собой представляет код Джонсона?
189. История возникновения квантового компьютера.
190. Типы квантовых компьютеров.
191. Математические основы функционирования квантовых компьютеров.
192. Задачи, реализуемые на квантовых вычислениях.
193. Проблемы создания квантовых компьютеров.
194. Физические основы организации квантовых компьютеров.
195. Область применения квантовых компьютеров.

1.2 КОМПЕТЕНТНОСТНО-ОРИЕНТИРОВАННЫЕ ЗАДАЧИ

Задача 1. С использованием девятизначного алфавита STD_LOGIC составить VHDL-модель и провести моделирование триггера двумя способами:

- по логической схеме триггера (структурное описание);
 - по таблице функционирования триггера (алгоритмическое описание).
- Сравнить результаты моделирования.

Компетентностно-ориентированная задача №1

Триггер: D-триггер со сбросом и инверсным синхросигналом (рис. 1).

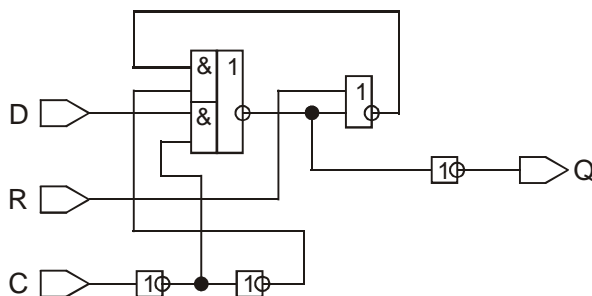


Рис. 1. D-триггер со сбросом и инверсным синхросигналом

Таблица функционирования
D-триггера со сбросом и инверсным синхросигналом

R	D	C	Q
1	-	1	0
0	-	0	(D)
0	-	1	N

Обозначения в таблице функционирования триггера

Через “-” обозначено любое из (0,1) значение сигнала; в квадратных скобках показывается изменение сигнала (обычно синхросигнала), например, через [01] обозначается передний фронт сигнала (сигнал меняется из 0 в 1); через [10] обозначается задний фронт сигнала (сигнал меняется из 1 в 0); символ N обозначает неизменяемое (предыдущее) значение сигнала; символ ^ является знаком инверсии (отрицания).

Компетентностно-ориентированная задача №2

Триггер: Двухступенчатый Т-триггер (рис. 2).

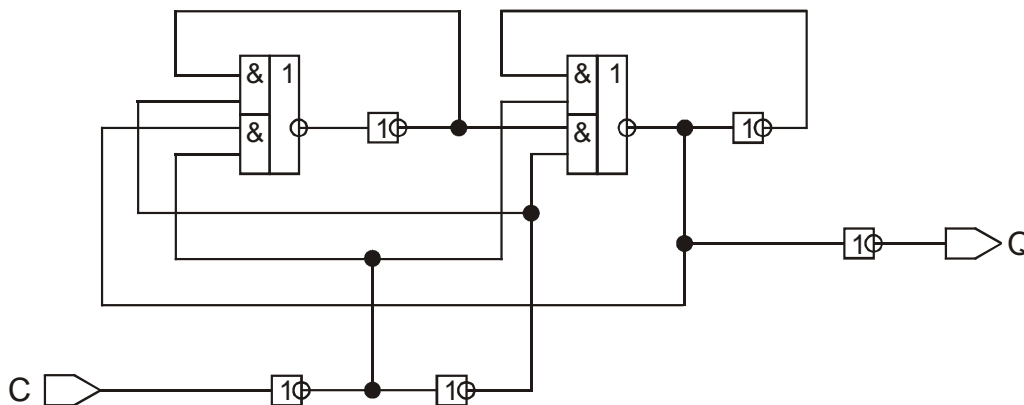


Рис. 2. Двухступенчатый Т-триггер

Таблица функционирования двухступенчатого Т-триггера

C	Q
[01]	$\wedge(Q)$
[1-]	N
[00]	N

Компетентностно-ориентированная задача №3

Триггер: двухступенчатый Т-триггер с установкой (рис. 3).

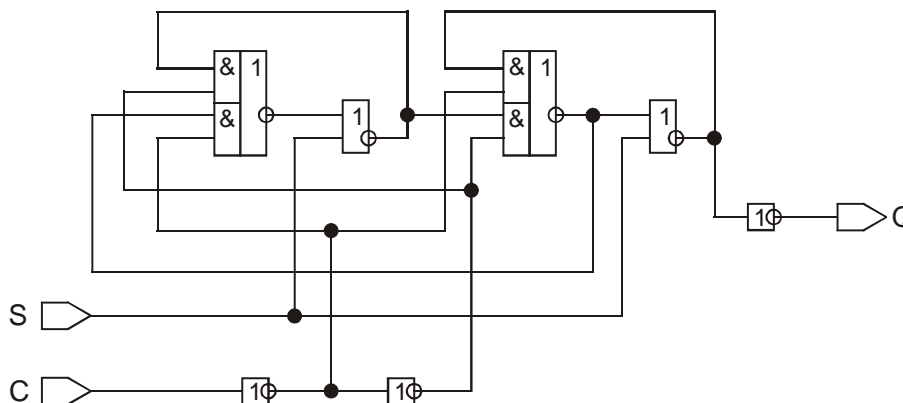


Рис. 3. Двухступенчатый Т-триггер с установкой

Таблица функционирования двухступенчатого Т-триггера с установкой

S	C	Q
---	---	---

1	[--]	1
0	[01]	$\wedge(Q)$
0	[1-]	N
0	[00]	N

Компетентностно-ориентированная задача №4

Триггер: D-триггер (рис. 4).

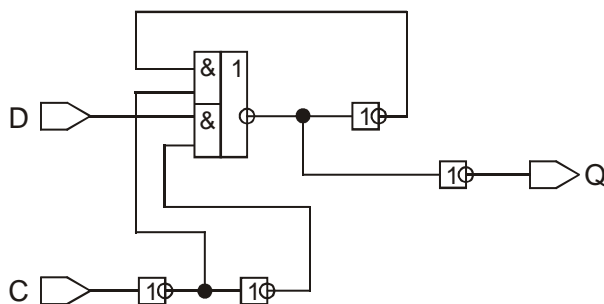


Рис. 4. D-триггер

Таблица функционирования
D-триггера

D	C	Q
-	1	(D)
-	0	N

Компетентностно-ориентированная задача №5

Триггер: D-триггер с установкой (рис. 5).

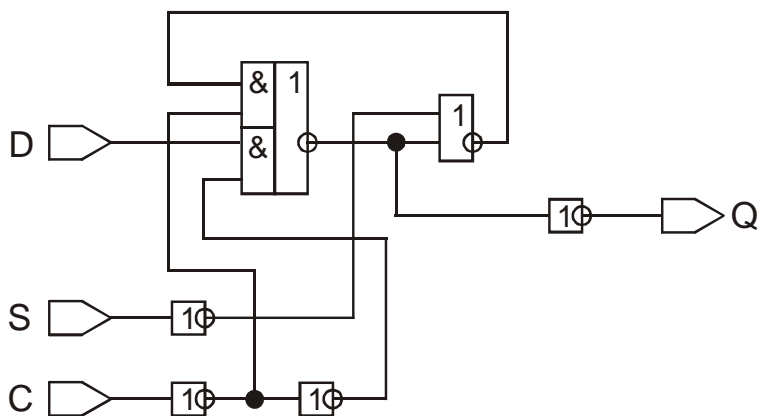


Рис. 5. D-триггер с установкой

Таблица функционирования
D-триггера с установкой

S	D	C	Q
1	-	0	1
0	-	1	(D)
0	-	0	N

Компетентностно-ориентированная задача №6

Триггер: D-триггер со сбросом (рис. 6).

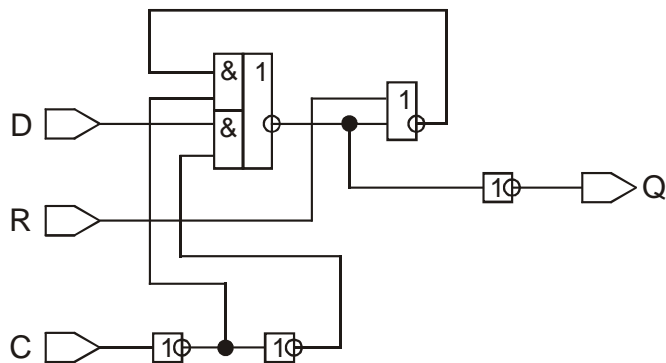


Рис. 6. D-триггер со сбросом

Таблица функционирования
D-триггера со сбросом

R	D	C	Q
1	-	0	0
0	-	1	(D)
0	-	0	N

Компетентностно-ориентированная задача №7

Триггер: RS-триггер (рис. 7).

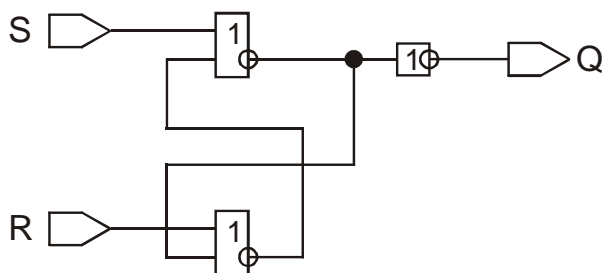


Рис. 7. RS-триггер

Таблица функционирования
RS-триггера

R	S	Q
0	0	N
-	1	1
1	0	0

Компетентностно-ориентированная задача №8

Триггер: двухступенчатый D-триггер со сбросом (рис. 8).

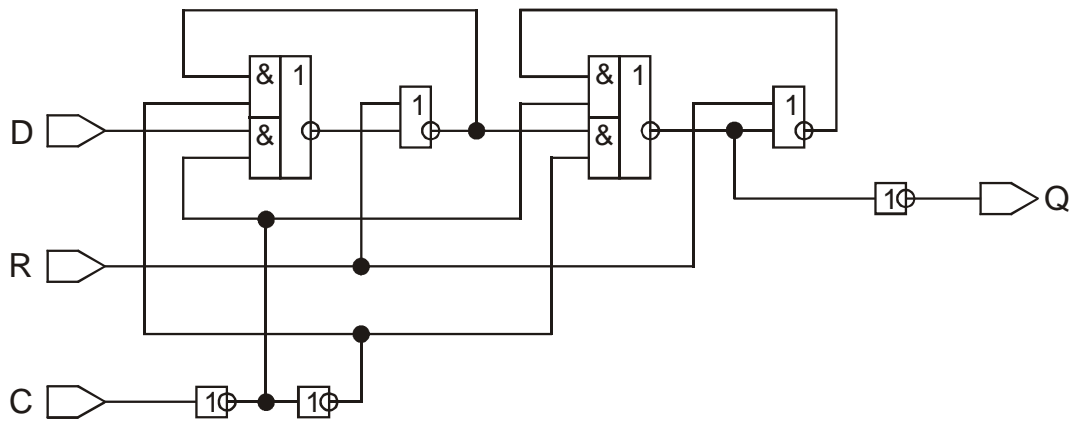


Рис. 8. Двухступенчатый D-триггер со сбросом

Таблица функционирования
двухступенчатого D-триггера со сбросом

R	D	C	Q
1	-	[--]	0
0	-	[01]	(D)
0	-	[1-]	N
0	-	[00]	N

Компетентностно-ориентированная задача №9

Триггер: D-триггер с инверсным синхросигналом (рис. 9).

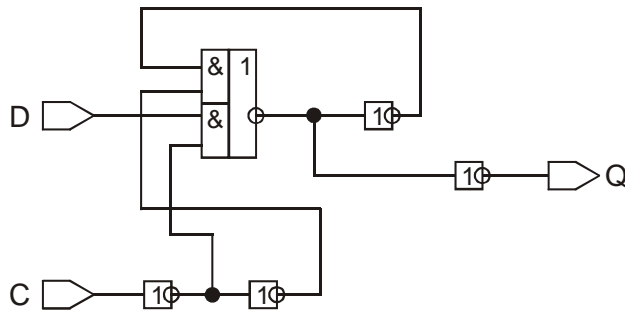


Рис. 9. D-триггер с инверсным синхросигналом

Таблица функционирования
D-триггера с инверсным синхросигналом

D	C	Q
-	0	(D)
-	1	N

Компетентностно-ориентированная задача №10

Триггер: двухступенчатый D-триггер с инверсным выходом (рис. 10).

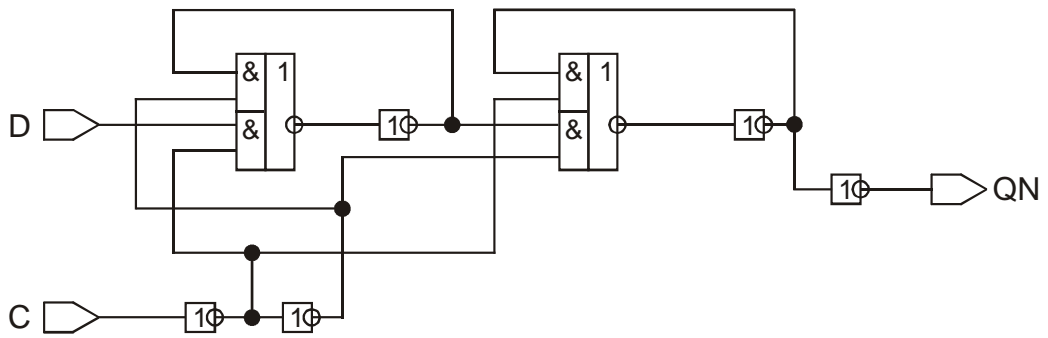


Рис. 10. Двухступенчатый D-триггер с инверсным выходом

Таблица функционирования двухступенчатого D-триггера с инверсным выходом

D	C	QN
-	[01]	$\wedge(D)$
-	[1-]	N
-	[00]	N

Компетентностно-ориентированная задача №11

D-триггер со сбросом и установкой (рис. 11).

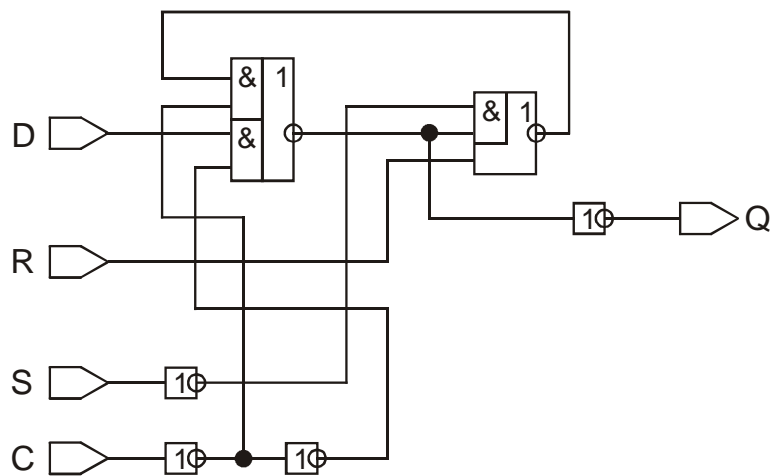


Рис. 11. D-триггер со сбросом и установкой

Таблица функционирования D-триггера со сбросом и установкой

R	S	D	C	Q
1	-	-	0	0
0	1	-	0	1
0	0	-	1	(D)
0	0	-	0	N

Компетентностно-ориентированная задача №12

Триггер: RS-триггер с инверсным выходом (рис. 12).

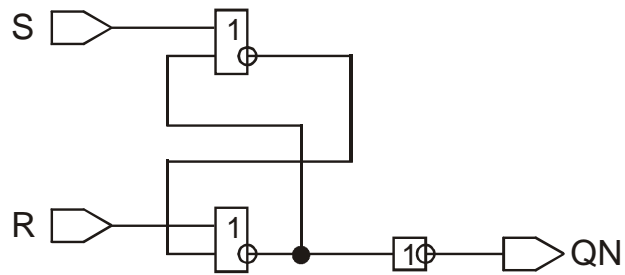


Рис. 12. RS-триггер с инверсным выходом

Таблица функционирования
RS-триггера с инверсным выходом

R	S	QN
0	0	N
0	1	0
1	-	1

Компетентностно-ориентированная задача №13

Триггер: D-триггер с инверсным выходом (рис. 13).

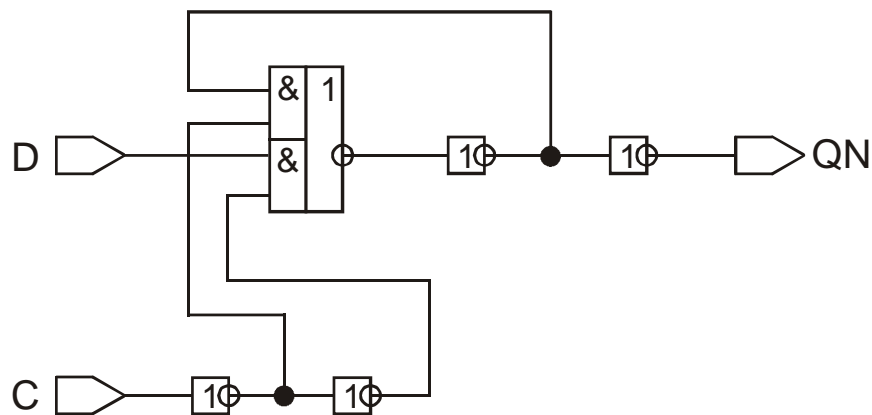


Рис. 13. D-триггер с инверсным выходом

Таблица функционирования
D-триггера с инверсным выходом

D	C	QN
-	1	$\wedge(D)$
-	0	N

Компетентностно-ориентированная задача №14

Триггер: двухступенчатый D-триггер с установкой (рис. 14).

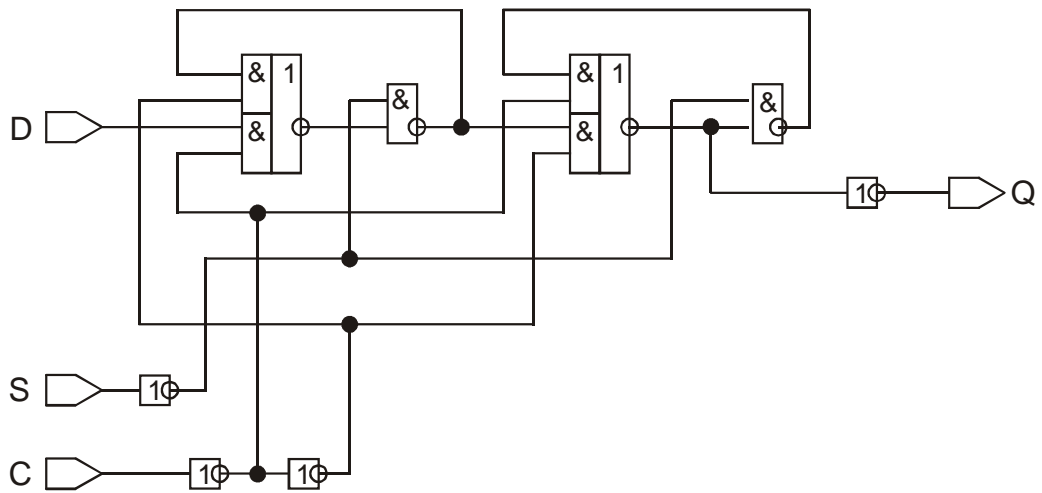


Рис. 14. Двухступенчатый D-триггер с установкой

Таблица функционирования
двухступенчатого D-триггера с установкой

S	D	C	Q
1	-	[--]	1
0	-	[01]	(D)
0	-	[1-]	N
0	-	[00]	N

Компетентностно-ориентированная задача №15

Триггер: двухступенчатый D-триггер (рис. 15).

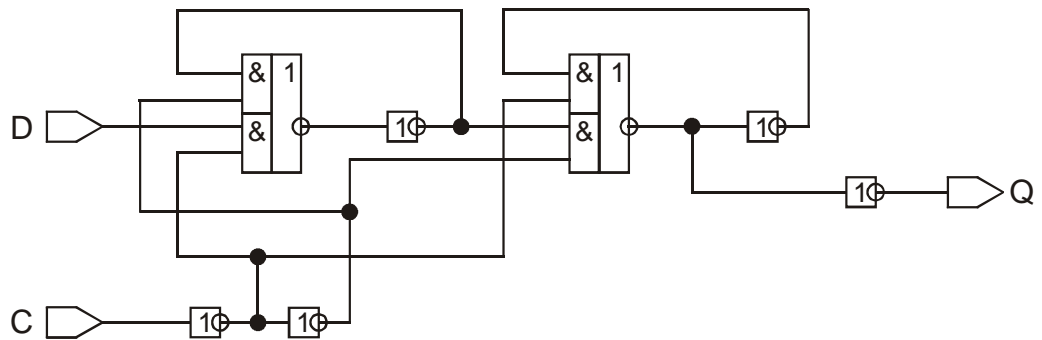


Рис. 15. Двухступенчатый D-триггер

Таблица функционирования
двухступенчатого D-триггера

D	C	Q
-	[01]	(D)
-	[1-]	N
-	[00]	N

Компетентностно-ориентированная задача №16

Синтезировать синхронный реверсивный двоичный трехразрядный счетчик на T-триггерах, имеющий вход управления направлением счета.

Компетентностно-ориентированная задача №17

Синтезировать последовательностную схему, используя JK-триггеры, принимающую ряд состояний в следующем порядке: 000,010, 101, 100, 000 и т.д.

Компетентностно-ориентированная задача №18

Синтезировать схему 8-разрядного компаратора двоичных чисел.

Компетентностно-ориентированная задача №19

Синтезировать синхронный двоичный счетчик по модулю 6, используя JK-триггеры.

Компетентностно-ориентированная задача №20

Синтезировать синхронный двоичный счетчик по модулю 12, используя JK-триггеры.

Компетентностно-ориентированная задача №21

Синтезировать, используя элементы И-НЕ и ИЛИ-НЕ, преобразователь кода Джонсона в двоично-десятичный код и сравнить их качественно.

Компетентностно-ориентированная задача №22

Синтезировать последовательностную схему, используя JK-триггеры, осуществляющую последовательность отсчетов в следующем порядке 0, 1, 7, 3, 0 и т.д.

Компетентностно-ориентированная задача №23

Синтезировать, используя ПЗУ, знакогенератор формирующий на 7-сегментном индикаторе все символы 16-ричного кода.

Компетентностно-ориентированная задача №24

Синтезировать, используя ПЗУ, линейный 16-разрядный индикатор, преобразующий двоичный код в код Джонсона.

Компетентностно-ориентированная задача №25

Синтезировать синхронный реверсивный двоичный трехразрядный счетчик на JK-триггерах, имеющий вход управления направлением счета.

Компетентностно-ориентированная задача №26

Синтезировать логическую схему для образования обратного кода (дополнения до 9) в двоично-десятичном коде (8-4-2-1).

Компетентностно-ориентированная задача №27

Синтезировать двоично-десятичный синхронный счетчик на Т-триггерах, работающий в коде 8-4-2-1.

Компетентностно-ориентированная задача №28

Синтезировать синхронный 4-разрядный счетчик на JK-триггерах, работающего в коде Грея.

Компетентностно-ориентированная задача №29

Синтезировать синхронный 4-разрядный счетчик на D-триггерах, работающего в коде Грея.

Компетентностно-ориентированная задача №30

Синтезировать синхронный 4-разрядный счетчик на RS-триггерах, работающего в коде Грея.

Критерии оценивания решения компетентностно-ориентированной задачи:

6-5 баллов выставляется обучающемуся, если решение задачи демонстрирует глубокое понимание обучающимся предложенной проблемы и разностороннее ее рассмотрение; свободно конструируемая работа представляет собой логичное, ясное и при этом краткое, точное описание хода решения задачи (последовательности (или выполнения) необходимых трудовых действий) и формулировку доказанного, правильного вывода (ответа); при этом обучающимся предложено несколько вариантов решения или оригинальное, нестандартное решение (или наиболее эффективное, или наиболее рациональное, или оптимальное, или единственно правильное решение); задача решена в установленное преподавателем время или с опережением времени.

4-3 балла выставляется обучающемуся, если решение задачи демонстрирует понимание обучающимся предложенной проблемы; задача решена типовым способом в установленное преподавателем время; имеют место общие фразы и (или) несущественные недочеты в описании хода решения и (или) вывода (ответа).

2-1 балла выставляется обучающемуся, если решение задачи демонстрирует поверхностное понимание обучающимся предложенной проблемы; осуществлена попытка шаблонного решения задачи, но при ее решении допущены ошибки и (или) превышено установленное преподавателем время.

0 баллов выставляется обучающемуся, если решение задачи демонстрирует непонимание обучающимся предложенной проблемы, и (или) значительное место занимают общие фразы и голословные рассуждения, и (или) задача не решена

Инструкция по выполнению тестирования на промежуточной аттестации обучающихся

Необходимо выполнить 16 заданий. На выполнение отводится 1 академ. час.

Задания выполняются на отдельном листе (бланке ответов), который сдается преподавателю на проверку.

На отдельном листе (бланке ответов) запишите свои фамилию, имя, отчество и номер группы, затем приступайте к выполнению заданий.

Укажите номер задания и рядом с ним:

– при выполнении заданий в закрытой форме запишите букву (буквы), которой (которыми) промаркированы правильные ответы;

– при выполнении задания в открытой форме запишите пропущенное слово, словосочетание, цифру или формулу;

– при выполнении задания на установление последовательности рядом с буквами, которыми промаркированы варианты ответов, поставьте цифры так, чтобы они показывали правильное расположение ответов;

– при выполнении задания на установление соответствия укажите соответствия между буквами и цифрами, располагая их парами.

При решении компетентностно-ориентированной задачи (задания) запишите развернутый ответ. Ответ записывайте аккуратно, разборчивым почерком. Количество предложений в ответе не ограничивается. Баллы, полученные Вами за выполнение заданий, суммируются. Каждый верный ответ оценивается следующим образом:

– задание в закрытой форме – 2 балла,

– задание в открытой форме – 2 балла,

– задание на установление последовательности – 2 балла;

– задание на установление соответствия – 2 балла,

– решение компетентностно-ориентированной задачи (задания) – 6 баллов.

Максимальное количество баллов на промежуточной аттестации – 36 (для обучающихся по очно-заочной и заочной формам обучения – 60).

Шкала оценивания результатов тестирования: в соответствии с действующей в университете балльно-рейтинговой системой оценивание результатов промежуточной аттестации обучающихся осуществляется в рамках 100-балльной шкалы, при этом максимальный балл по промежуточной аттестации обучающихся по очной форме обучения составляет 36 баллов, по очно-заочной и заочной формам обучения – 60 баллов (установлено положением П 02.016). Максимальный балл за тестирование представляет собой разность двух чисел: максимального балла по промежуточной аттестации для данной формы обучения (36 или 60) и максимального балла за решение компетентностно-ориентированной задачи (6). Балл, полученный обучающимся за тестирование, суммируется с баллом, выставленным ему за решение компетентностно-ориентированной задачи. Общий балл по промежуточной аттестации суммируется с баллами, полученными обучающимся по результатам текущего контроля успеваемости в течение семестра; сумма баллов переводится в оценку по дихотомической шкале следующим образом

Соответствие 100-балльной и дихотомической шкал

Сумма баллов по 100-балльной шкале	Оценка по дихотомической шкале
50-100	зачтено
менее 50 баллов	не зачтено