

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Локтионова Оксана Геннадьевна
Должность: проректор по учебной работе
Дата подписания: 31.12.2020 13:36:44
Уникальный программный ключ:
0b817ca911e6668abb13a5d426d39e5f1c11eabbf73e943df4a4851fda56d089

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное
учреждение высшего образования
«Юго-Западный государственный университет»
(ЮЗГУ)

Кафедра «Биомедицинская инженерия»

УТВЕРЖДАЮ
Проректор по учебной работе
О.Г. Локтионова
2017г.



«УЗЛЫ И ЭЛЕМЕНТЫ БИОТЕХНИЧЕСКИХ СИСТЕМ»

Методические рекомендации по выполнению самостоятельной
работы для студентов направления подготовки 12.03.04
«Биотехнические системы и технологии» (бакалавр)

Курск 2017

УДК 621.(076.1)

Составители: А.А.Кузьмин

Рецензент:

Доктор технических наук, профессор *А.Ф.Рыбочкин*

Узлы и элементы биотехнических систем.: методические рекомендации по выполнению самостоятельной работы / Юго-Зап. гос. ун-т; сост.: А.А.Кузьмин. - Курск, 2017. 64 с.: ил.49, табл. 1.

Содержат сведения о составе самостоятельных работ студентов. Указывается порядок выполнения самостоятельных работ, структура отчета, задания.

Предназначены для студентов направления подготовки 12.03.04 дневной и заочной форм обучения

Текст печатается в авторской редакции

Подписано в печать 24.10.17 . Формат 60x84 1/16.
Усл.печ.л. 3,72 Уч.-изд.л. 3,37 Тираж 100 экз. Заказ 84 Бесплатно.
Юго-Западный государственный университет.
305040, г.Курск, ул. 50 лет Октября, 94.

Порядок выполнения работ:

- 1 Изучить теоретические сведения.
- 2 Рассчитать пример изучаемого узла
- 3 Проверить расчеты натурным моделированием или расчетом системой автоматизированного проектирования электронных схем.

Работа №1

Взаимодействие медицинского оборудования с ПЭВМ через последовательный порт типа RS-232C

Интерфейс RS-232C предназначен для подключения к компьютеру стандартных внешних устройств (принтера, сканера, модема, мыши и др.), а также для связи компьютеров между собой. Основными преимуществами использования RS-232C, по сравнению с параллельным портом типа Centronics, являются возможность передачи на значительно большие расстояния и гораздо более простой соединительный кабель. В то же время работать с ним несколько сложнее. Данные в RS-232C передаются в последовательном коде побайтно. Каждый байт обрамляется стартовым и стоповыми битами. Данные могут передаваться как в одну, так и в другую сторону (дуплексный режим).

Компьютер имеет 25-контактный (DB25P) или 9-контактный (DB9P) разъем для подключения RS-232C. Назначение контактов разъема приведено в таблице 8.5.

Таблица 8.5

Шины сопряжения интерфейса RS-232C

Тип разъема		Направление передачи	Имя сигнала	Назначение
9 контактов	25 контактов			
–	1	–	GND	Защитное заземление (экран)
3	2	O	–TXD	Передаваемые данные
2	3	I	–RXD	Принимаемые данные
7	4	O	RTS	Запрос на передачу
8	5	I	CTS	Готовность приемника к передаче
6	6	I	DSR	Готовность передатчика (компьютера)
5	7	–	SG	Сигнальное заземление (нулевой провод)
1	8	I	DCR	Контроль приема (обнаружение несущей частоты передаваемых данных)
4	20	O	DTR	Готовность приемника (готовность выходных данных)
9	22	I	RI	Кольцевой индикатор вызова (говорит о приеме модемом сигнала вызова телефонной сети)

Примечание. I – входной сигнал компьютера; O – выходной.

Регистровая структура типового последовательного канала показана на рис. 8.10, а.

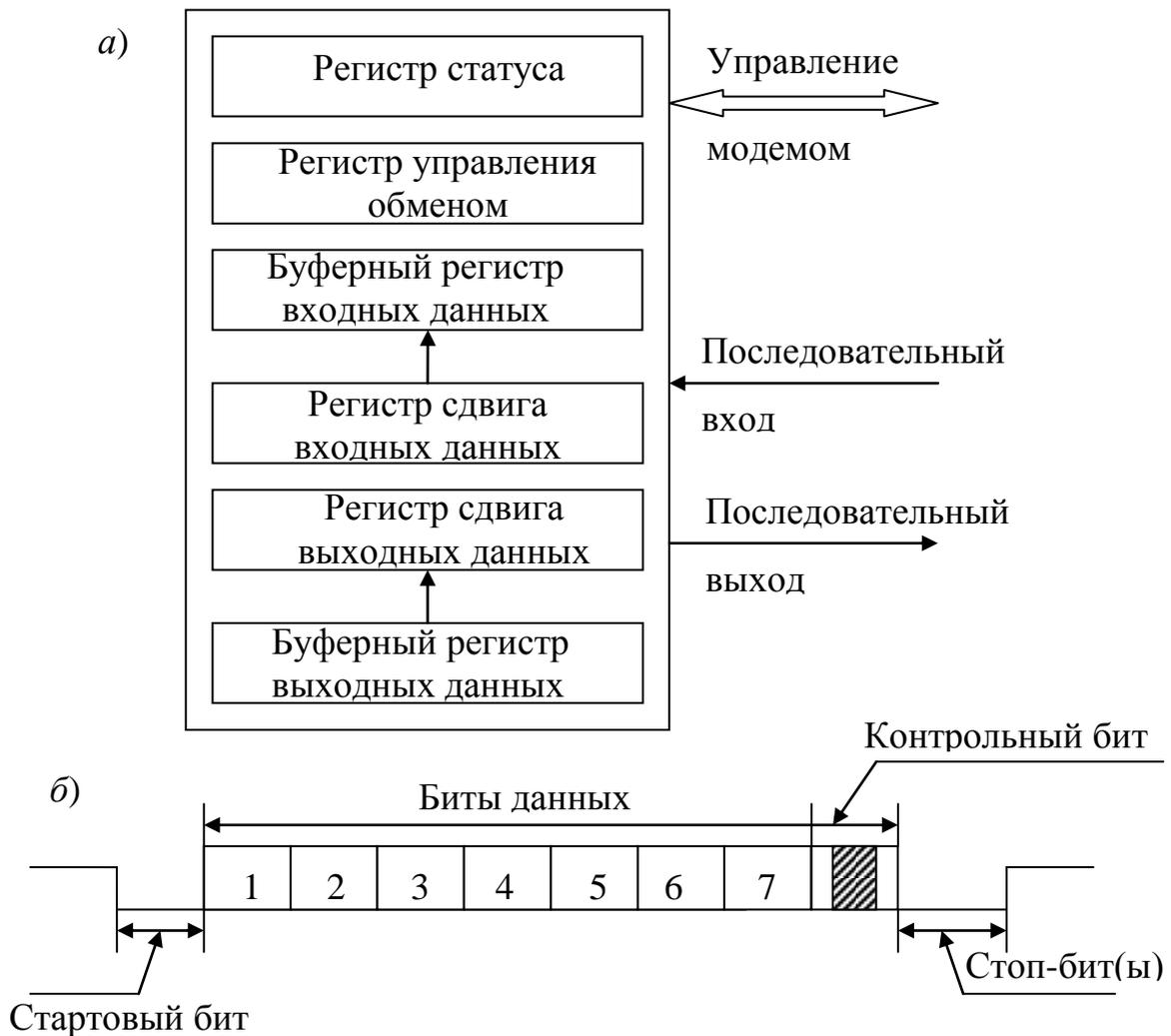


Рис. 8.10. Регистровая структура (а) и циклы обмена через последовательный интерфейс (б)

В регистре статуса обычно отображается информация о состоянии внешнего устройства; регистр управления инициирует адаптер, в него МП по соответствующей команде программ засылает данные о режиме работы канала. Буферный и сдвиговый регистры обеспечивают преобразование параллельного кода в последовательный и наоборот. При вводе биты по одному передаются в регистр сдвига входных данных. После того, как их число достигает заданного значения (от 5 до 8), соответствующий параллельный код передается вначале в буферный регистр входных данных и далее через системную шину в МП. При выводе реализуются обратные действия через буферный регистр и регистр сдвига выходных данных.

Интерфейс RS-232 реализует дуплексную связь (раздельные линии связей для входных и выходных сигналов) с асинхронным режимом обмена данными. На рис. 8.10, б приведена диаграмма работы последовательного канала в режиме асинхронной связи.

Временные интервалы между символами не важны, однако расположение битов в символе строго регламентировано по времени. В исходном состоянии сигнал в линии имеет высокий уровень. В момент начала передачи он переходит в состояние «0», обозначая своим задним фронтом начало стартового бита и начало передачи символа. Далее идет последовательность заданного числа битов символа (совокупность сигналов высокого и низкого уровня). За последним битом данных может идти контрольный бит с проверкой на четкость (этот бит не обязателен) и последними идут один или два стоповых бита. Стоп-биты определяют минимальное время ожидания передачи следующего символа. Для согласованной работы приемника и источника информации в них должны быть установлены одинаковые параметры обмена (расхождение тактовых частот в приемнике и передатчике не должно превышать 10%). Скорость передачи по RS-232C может выбираться из ряда: 110, 150, 300, 600, 1200, 2400, 4800, 9600, 19200, 38400, 57600, 115200 бит/с.

Все сигналы RS-232C передаются специально выбранными уровнями, обеспечивающими высокую помехоустойчивость связи (рис. 8.11). Данные передаются в инверсном коде (логической единице соответствует низкий уровень, логическому нулю – высокий уровень).

На практике для ЭВМ типа IBM PC широко применяют три вида подключений интерфейсов типа RS-232C.

Схема соединений с подключением только линий данных и питания показана на рис. 8.12, а.

При этом способе связи запрос на передачу RTS сразу возвращается как ответ готовности приемника CTS путем соединения выхода на вход в самом разъеме. На сигнал готовности передатчика DSR через связи разъема возвращаются сигналы готовности приемника DTR и контроля приема DCR.



Рис. 8.11. Уровни сигналов RS-232C на передающем и принимающем концах линии связи

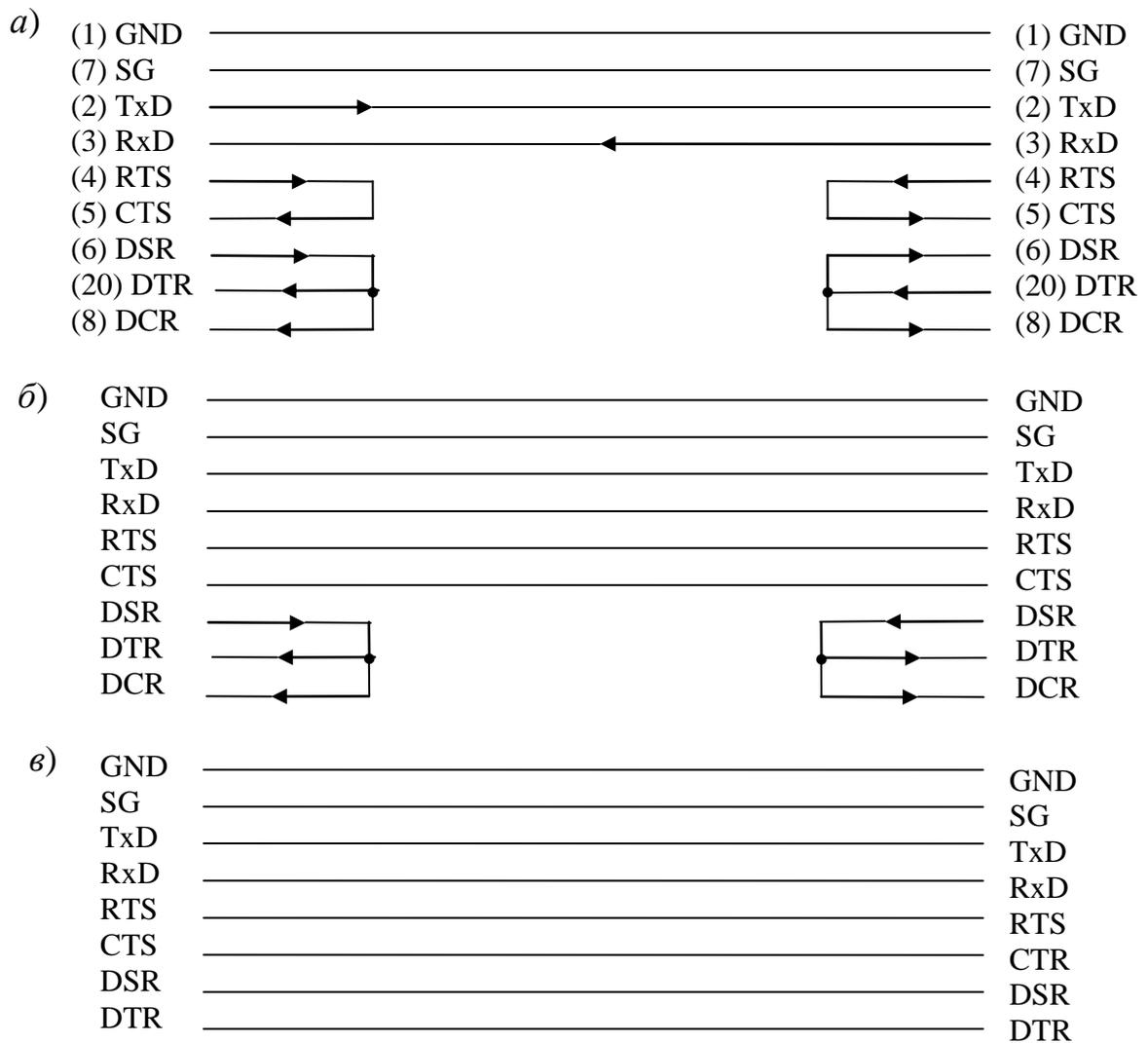


Рис. 8.12. Схемы подключений аппаратуры к последовательному интерфейсу

Рассмотрим пример временной диаграммы работы последовательного интерфейса с учетом различных тактов реализации (рис. 8.13).

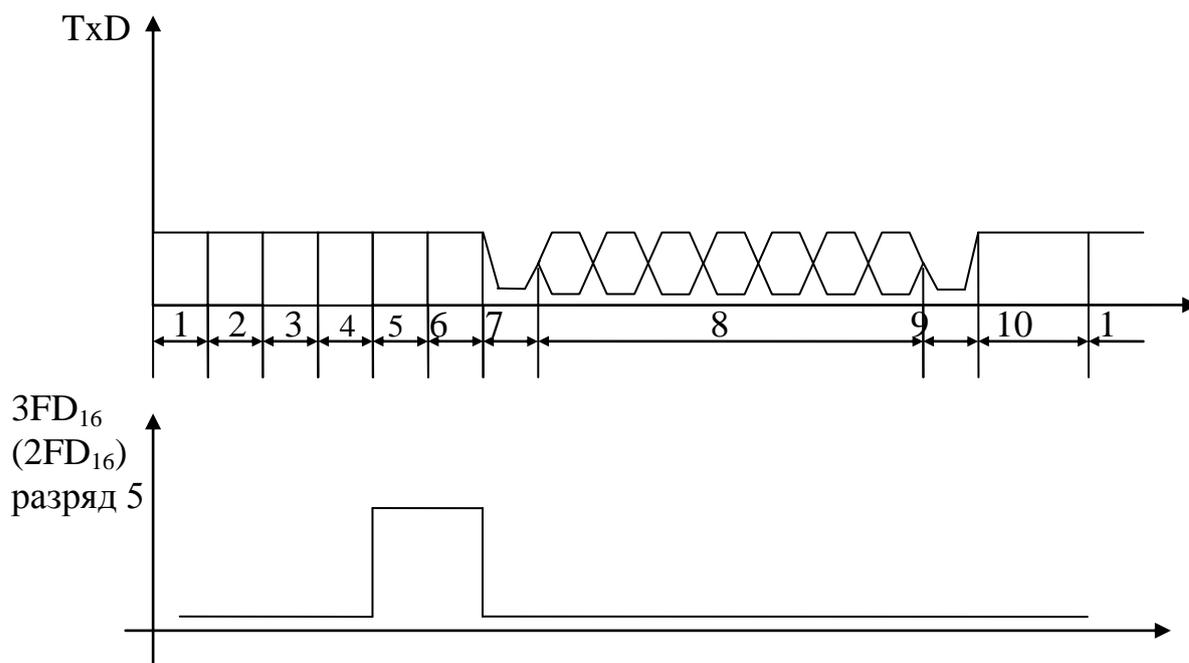


Рис. 8.13. Вариант временной диаграммы последовательного обмена

В этом примере реализуются следующие такты работы:

- 1) начало программы обслуживания канала; подготовка регистров;
- 2) чтение регистра статуса;
- 3) анализ битов ошибки (при таком способе соединений можно не проводить, поскольку все подтверждения заранее скоммутированы перемычками разъема);
- 4) проверка 5-го разряда регистра статуса;
- 5) передача данных в регистр выходных данных адаптера;
- 6) передача данных в регистр сдвига выходных данных и инициализация обмена;
- 7) стартовый бит передаваемого символа;
- 8) передаваемые символы;
- 9) стоповый бит;

10) работа ПЭВМ по выполнению других программ.

Работа на прием осуществляется аналогично, но анализируется нулевой бит регистра статуса обмена, имеющего адрес $3FD_{16}(2FD_{16})$.

Схема соединений с подключением питания, линий данных и сигналов запроса на передачу (RTS), готовность приемника к передаче CTS приведена на рис. 8.12, б.

Временные диаграммы передачи данных при таком соединении похожи на временные диаграммы (см. рис. 8.13). Дополнительно источник, подготовивший данные, перед их передачей выставляет сигнал RTS и ждет ответа CTS. Полученный ответ участвует в формировании содержимого регистра статуса, которое может быть проанализировано программой, определяющей дальнейшие взаимодействия с каналом и (или) с другим устройством. Если программа принимает решение о передаче данных, они передаются, как и в предыдущем случае, на линию связи.

Сигнал запроса на передачу RTS может быть использован в режиме работы по прерыванию. По этому сигналу приемник (при соответствующей настройке регистров адаптера, отвечающих за прерывание) перейдет в режим прерывания, и далее будут выполняться действия, предписанные программой прерывания. На рис. 8.12, в показана более полная схема соединений, при которой у программистов имеются более широкие возможности по анализу и управлению ситуациями, возникающими при обмене (анализ регистров статуса и прерываний). Формирование и передача данных производится путем записи и чтения выделенных для него портов (ввода-вывода).

Базовые адреса портов последовательного вывода хранятся в начале области переменных системы BIOS (программы начального ввода-вывода, хранимой в системном ПЗУ). Это

двухбайтовые слова, причем адрес первого канала (COM1) хранится по адресу 0:0400 ПЗУ, адрес второго канала (COM2) – по адресу 0:0402, адрес третьего канала (COM3) – по адресу 0:0404, адрес четвертого канала – 0:0406 ПЗУ. Практически для всех ПЭВМ рассматриваемого класса последовательный порт COM1 имеет базовый адрес $3F8_{16}$, а COM2 – $2F8_{16}$.

Более подробную информацию, необходимую для программирования медицинского оборудования с ПЭВМ через интерфейс RS-232, можно получить в специальной литературе, например в [1], и в соответствующей технической документации на ПЭВМ.

Работа №2

Подключение оборудования к ПЭВМ через интерфейс USB

Интерфейс USB (Universal Serial Bus) – высокоскоростная (до 480 Мбит/с) универсальная последовательная шина, позволяющая подключать к шине ПЭВМ множество (до 127) устройств.

Скоростные характеристики USB позволяют передавать большие потоки данных, включая аудио- и видеосигналы.

Обычная архитектура USB подразумевает подключение одного или нескольких USB-устройств к компьютеру (рис. 8.14). В такой конфигурации компьютер является главным управляющим устройством и называется *хостом*. Подключение USB-устройств к компьютеру осуществляется через аппаратный блок, называемый *хабом*, посредством системы кабелей. Компьютер имеет встроенный контроллер (хаб), называемый *корневым хабом*.

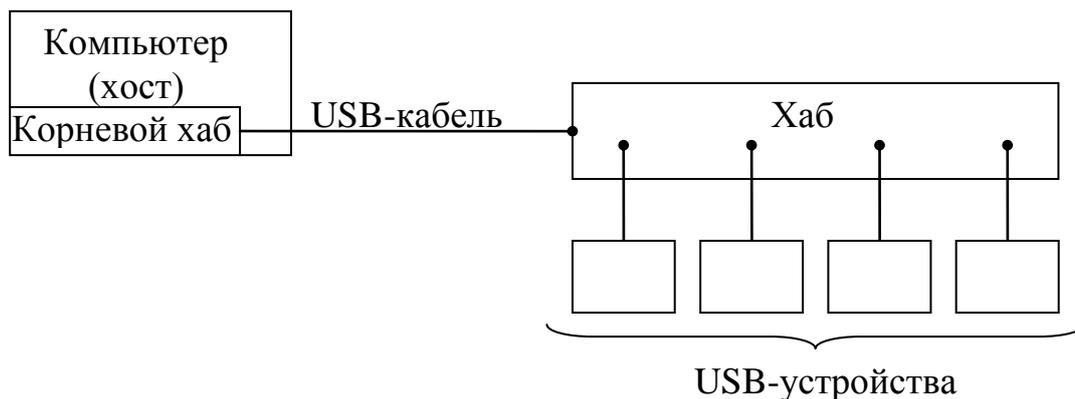


Рис. 8.14. Обычная архитектура USB

Конструктивно главный контроллер (хост-контроллер) входит в состав системного блока компьютера и управляет работой всех устройств на шине USB (допускается наличие только одного хоста – главного контроллера). Системная шина персонального компьютера может иметь несколько хостов, каждый из которых управляет отдельной шиной USB. Хаб представляет собой устройство, которое обеспечивает создание дополнительных портов на шине USB. Другими словами, хаб преобразует один порт (восходящий порт) во множество портов (низходящие порты). Физическая архитектура USB-шины допускает соединение нескольких хабов, но не более 5 (рис. 8.15).

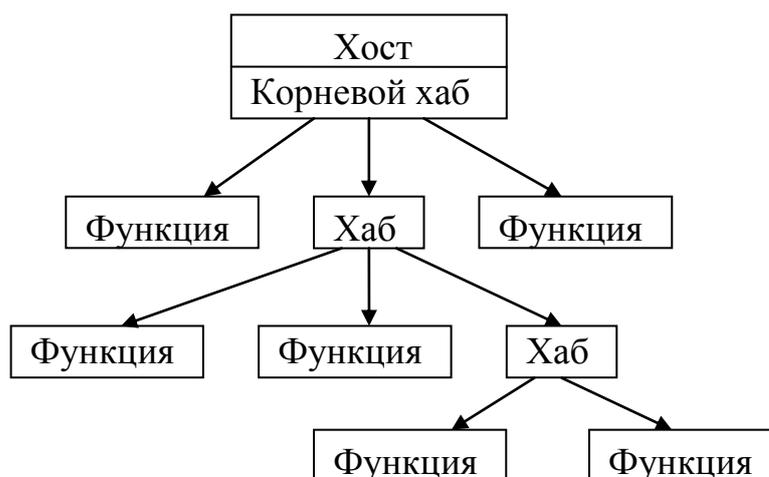


Рис. 8.15. Физическая архитектура USB

На этом рисунке функции соответствуют периферийным устройствам, способным передавать и принимать информацию по шине USB. Каждая функция предоставляет информацию, описывающую возможности периферийного устройства и требования к ресурсам. Перед использованием функция должна быть сконфигурирована хостом. Ей должна быть выделена полоса частот и выбраны опции конфигурации. USB-устройства представляют собой хабы, функции или их конфигурации. В качестве USB-устройств могут выступать мыши, мониторы, сканеры, переходники между USB-шиной и портами RS-232, CENTRONIX, модемы, звуковые колонки, флеш-диски, измерительные приборы, сетевые конвертеры, специальная медицинская аппаратура и т.д. Порты в архитектуре USB рассматриваются как точки подключения.

При составлении прикладных программ следует иметь в виду, что физическая архитектура USB от них скрыта. Поэтому логическая архитектура USB выглядит как звезда, центром которой является прикладное программное обеспечение, а вершинами – набор конечных точек (логических устройств с соответствующими адресами).

При проектировании собственных USB-устройств следует учитывать набор свойств, которые предусматривает спецификация USB:

- устройство должно отзываться только на свой уникальный адрес;
- после включения или сброса устройство должно предоставлять нулевой адрес для возможности конфигурирования его портов;
- устройство имеет набор конечных точек для обмена данными с хостом. Для конечных точек, допускающих разные типы передач, после конфигурирования доступен только один из них;
- любое устройство при подключении не должно потреблять от шины ток, превышающий 100 мА. При конфигурирова-

нии устройство заявляет свои потребности тока, но не более 500 мА. Если хаб не может обеспечить устройству заявленный ток, устройство не будет обслуживаться;

– устройство USB должно поддерживать приостановку, при которой его потребляемый ток не превышает 500 мкА. Устройство должно автоматически приостанавливаться при прекращении активности шины;

– устройство, находящееся в приостановленном состоянии может подать сигнал хосту, находящемуся в приостановленном состоянии (возможность удаленного пробуждения).

Рассмотрим некоторые важные свойства хабов.

Хаб выполняет коммутацию сигналов и выдачу питающего напряжения, а также отслеживает состояние подключенных к нему устройств, уведомляя хост об изменениях.

Хаб состоит из двух частей – контроллера и повторителя. Контроллер содержит регистры для взаимодействия с хостом. Доступ к регистрам осуществляется по специфическим командам обращения к хабу. Команды позволяют конфигурировать хаб, управлять нисходящими портами и опрашивать их состояние. Повторитель представляет собой управляемый ключ, соединяющий выходной порт со входным. Он имеет средства сброса и передачи данных.

Нисходящие порты хабов могут находиться в следующих состояниях:

1) *питание отключено*. На порт не подается питание. Выходные буферы переводятся в высокоимпедансное состояние, входные сигналы игнорируются;

2) *отсоединен*. Порт не передает сигналы ни в одном направлении, но способен обнаружить подключение устройства;

3) *запрещен*. Порт передает только сигнал сброса по команде контроллера. Сигналы от порта (кроме обнаружения отключения) не воспринимаются;

4) *разрешен*. Порт передает сигналы в обоих направлениях. По команде контроллера или при обнаружении ошибки передачи данных порт переходит в состояние «запрещен», а при обнаружении отключения – в состояние «отсоединен»;

5) *приостановлен*. Порт передает сигнал перевода в состояние «остановка». Если хаб находится в активном состоянии, сигналы через порт не пропускаются ни в одном направлении.

Состояние каждого порта идентифицируется контроллером хаба с помощью отдельных регистров. Имеется общий регистр, биты которого отражают факт изменения состояния каждого порта. Это позволяет хосту быстро узнавать состояние хаба.

В USB хост выполняет следующие обязанности: обнаружение подключения и отключения устройств USB; управление потоками данных; сбор статистики; обеспечение энергосбережения подключенных устройств.

Для коммутации внешних устройств интерфейс USB использует три типа кабелей:

1) стандартный съемный кабель с 5-контактными разъемами на обоих концах;

2) высокоскоростной несъемный кабель, один конец которого жестко подключен к устройству, другой имеет разъем на шесть контактов. Этот кабель имеет импеданс $90 \text{ Ом} \pm 15\%$ и полную задержку распространения сигнала 26 нс. Сигнальные провода выполнены по типу «витая пара» (данные D^- и D^+), которая помещена в экранирующую оплетку;

3) несъемный низкоскоростной кабель работает на скоростях до 1,5 Мбайт/с. Он не имеет витой пары и экранирующей оплетки.

В среднем длина соединительной линии составляет 2...5 м и сильно зависит от качества кабеля. Передача данных осуществляется дифференциальным способом по двум проводам. Сигналы синхронизации и данные кодируются по методу NRZI. В этой кодировке логический «0» определяется изменением

напряжения на битовом интервале, а логическая «1» – отсутствием изменения напряжения на протяжении битового интервала. Для подключаемых к шине USB устройств USB-контроллеры производят кодирование и декодирование автоматически.

При подключении USB-устройства к хосту или хабу производится подтяжка линии связи D^+ или D^- к напряжению 3,3 В путем подключения дополнительного сопротивления 1,5 кОм, причем способ этого подключения определяется скоростью обмена данными.

Скорость, используемая USB-устройством, определяется хабом по способу подключения дополнительного резистора ко входам приемопередатчика этого устройства. В устройствах с низкой скоростью (LS-устройств) к высокому уровню подтягивается вход D^- (рис. 8.16).

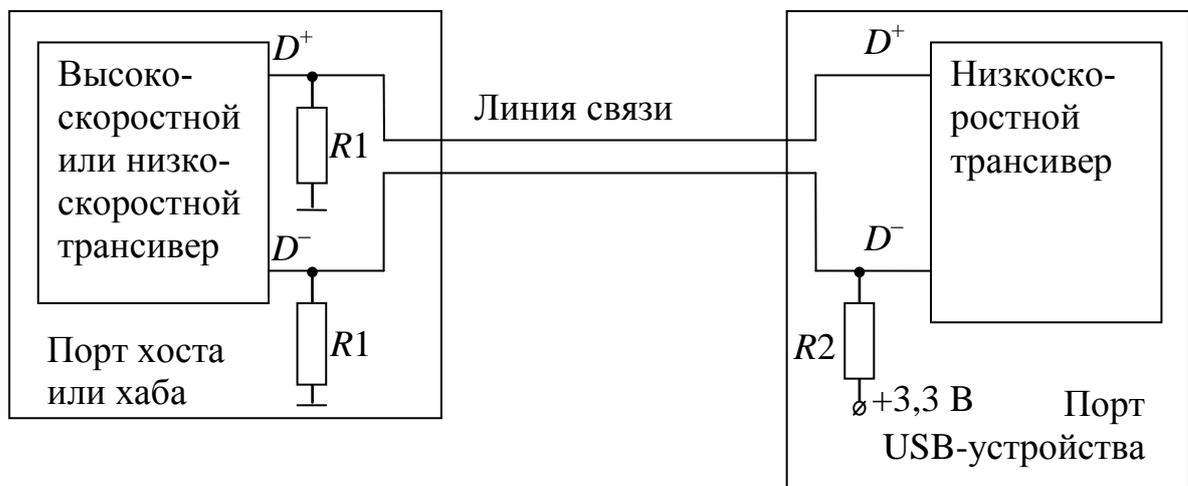


Рис. 8.16. Подключение низкоскоростного устройства

В высокоскоростных (FS) устройствах к уровню логической «1» подтягивается линия D^+ (рис. 8.17). Линии со стороны хоста подтягиваются к «Земле» сопротивлениями $R_1=15$ кОм.

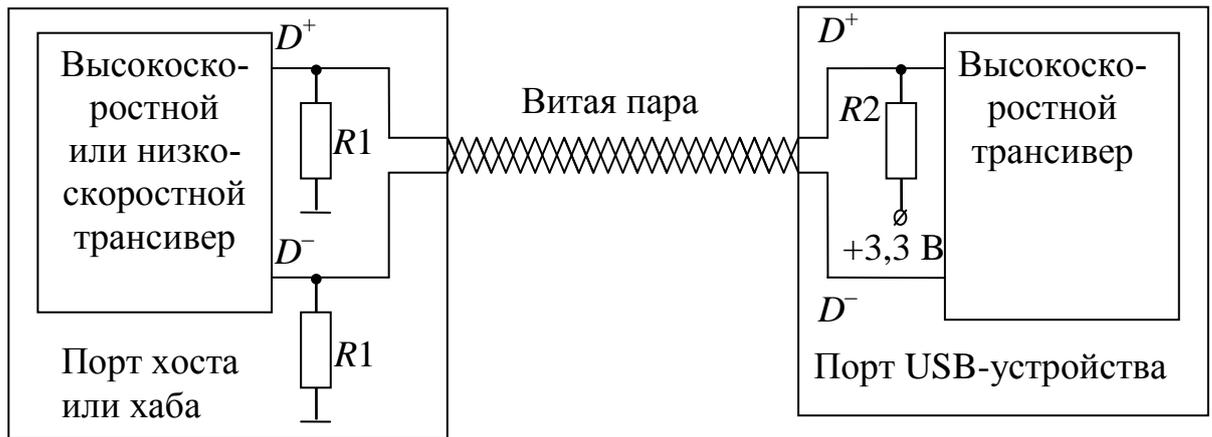


Рис. 8.17. Подключение высокоскоростного устройства

Кроме дифференциального приемника сигналов D^+ , D^- , каждое устройство имеет линейные приемники сигналов D^+ и D^- , а передатчики этих линий управляются индивидуально. Это позволяет различать более двух состояний портов: состояния передаваемых битов, состояние паузы на шине, сигнал вывода из спящего режима, начало пакета, конец пакета, устройство отключено от порта, устройство подключено к порту, сброс устройства.

Сопротивления $R2$ в зависимости от типа микросхем контроллера могут быть внешними и внутренними, устанавливаемыми программно. Но во всех случаях, пока сопротивления не установлены, хост или хаб не могут обнаружить внешнее устройство. Все операции по передаче данных по шине USB инициируются хостом. Периферийные устройства (ПУ) сами начать обмен данными не могут. Они могут только реагировать на команды хоста.

Передача данных осуществляется по логическим адресам независимых конечных точек. В терминологии описания шины USB под конечной точкой понимают часть USB-устройства, которая имеет уникальный идентификатор и является получателем или отправителем информации, передаваемой по шине USB. Обычно это блок данных в памяти или регистр микроконтроллера. Каждое логическое устройство (хаб и функция) имеет свой адрес (от 1 до 127). Каждая конечная точка логического устройства имеет свой идентификационный номер (от 0

до 15) и для нее определяется направление передачи (IN – передача к хосту, OUT – от хоста).

Спецификация шины определяет четыре различных типа передачи данных до конечных точек:

1) *управляющие передачи* используются хостом для конфигурирования устройства во время подключения, для управления устройством и получения статусной информации в процессе работы;

2) *передачи массивов данных* применяются при необходимости обеспечения гарантированной доставки данных до хоста и наоборот. Время доставки не ограничивается. Передаваемые пакеты данных имеют поля данных размером 8, 16, 32 или 64 байта. Приоритет у таких передач самый низкий. Они могут быть приостановлены при большой загрузке шины;

3) *передачи по прерываниям* используются, когда требуется передавать одиночные пакеты данных небольшого размера. Операции передачи носят случайный характер и должны обслуживаться не медленнее, чем того требует устройство;

4) *изохронные передачи* применяются для обмена данными в «реальном времени», когда на каждом временном интервале передается строго определенное количество данных, но при этом сохранность передаваемых данных не гарантируется.

Более подробно с протоколами обмена данных и вопросами программирования процессов обмена по шине USB можно ознакомиться в специальной литературе, например в [13]. Для организации USB-интерфейсов промышленностью выпускается значительное количество микросхем, которые условно разделяют на несколько групп:

– преобразователь интерфейса (COM в USB, LPT в USB, конверторы других интерфейсов);

– микроконтроллеры с USB-интерфейсом (микроконтроллеры на основе ядра 8051, другие микроконтроллеры);

- микросхемы хабов;
- микросхемы OTG для обмена данными без персонального компьютера.

Следует отметить, что микроконтроллеры с USB-интерфейсом обладают мощными вычислительными ресурсами. Например, микропроцессор C8051F320 фирмы Segnal, поддерживающий протокол USB 2.0, характеризуется следующими основными техническими характеристиками:

- 16 Кбайт флэш памяти программ секторами по 512 байт, каждый из которых может конфигурироваться как память программ и данных;
- 25 цифровых входов выхода, конфигурируемых через встроенную коммутационную матрицу;
- расширенный обработчик до шестнадцати источников прерываний;
- четыре 16-битных таймера общего применения;
- программируемую 16-битную счетную матрицу с пятью моделями захвата-сравнения и возможностью организации ШИМ-генератора;
- встроенный интерфейс последовательного программирования флэш-памяти и внутрисхемный отладчик программ в пошаговом режиме или с заданием точек останова;
- два встроенных компаратора напряжения с программируемым гистерезисом, конфигурируемые как источник прерывания или сброса;
- встроенный датчик температуры;
- быстродействующий АЦП с разрешением 10 бит и производительностью 200 тысяч преобразований в секунду;
- АЦП имеет функцию программируемого «оконного» детектора. В регистрах микроконтроллера программируется ниж-

нее и верхнее значение напряжения, которое необходимо отслеживать.

Для программирования микропроцессоров разработаны специальные отладочные средства. Компания FTDI выпускает микросхемы типа FT232 и FT245, которые представляют собой преобразователи USB в последовательный и параллельный интерфейсы соответственно. Использование этих микросхем позволяет разработчику практически не разбираться с тонкостями управления по шине USB за счет использования специальных драйверов, организующих в системе обычный последовательный порт. Различные варианты подключения этой микросхемы к периферийным устройствам можно найти на сайте компании FTDI (документ FT232 VM Designers Guide). Материалы данного учебника не позволяют подробно рассмотреть вопросы проектирования устройств медицинского назначения с использованием шины USB и её аппаратной поддержки. Для этого необходимо обратиться к специальной литературе (например, [13]). Однако знакомство с приведенным материалом позволит разработчику принять решение о предпочтительных схемотехнических решениях при проектировании схем сопряжения медицинского оборудования с ПЭВМ.

Работа №3

Интерфейсы АЦП

Современные микросхемы, ориентированные на передачу данных в цифровые системы, часто снабжаются элементами, обеспечивающими стандартные протоколы обмена, что значительно упрощает как технические вопросы взаимодействия, так и соответствующую программную часть (драйверы обмена).

Развитой системой интерфейсов обладают различные типы АЦП, которые могут подключаться как к ПЭВМ, так и к микропроцессорам и микроконтроллерам. Наиболее часто интерфейсы аналогово-цифровых преобразователей строят так, что АЦП для процессора является одной из ячеек памяти. При такой идеологии обмена данными АЦП должен иметь необходимое число адресных кодов и дешифратор адреса. Адресная часть АЦП подключается к шине адреса процессора, шина данных которого подключается к выходу данных АЦП. При этом необходимо, чтобы на выходе данных АЦП имелись выходные каскады с управляемым третьим состоянием.

При взаимодействии АЦП с процессорами возможны различные режимы обмена, задаваемые программно с использованием соответствующих схемотехнических решений: проверка сигнала преобразования, простое прерывание, векторное прерывание, прямой доступ к памяти.

Способ обмена, называемый «проверка сигнала преобразования» (ПСП), реализуется следующим образом. Если процессор загружен так, что может ожидать данные с АЦП, то можно организовать независимый циклический запуск АЦП (например, от таймера) сигналом «Пуск» и ожидать, когда АЦП подготовит цифровые данные и выдаст команду «Готов». В этом варианте программно в процессоре реализуется цикл опроса команды

«Готов». При ее появлении процессор выходит из цикла, считывает данные с АЦП и вновь переходит в цикл ожидания или выполняет фрагмент основной программы и переходит в цикл ожидания. Другими словами, АЦП выступает в роли ведущего устройства (master), а процессор – в роли ведомого (slave).

В другом варианте, когда время обработки данных значительно превышает время преобразования АЦП, сигнал «Пуск» формируют программно от процессора. Здесь он выступает в роли ведущего устройства. Далее процессор выполняет основную программу обработки данных, а затем считывает данные с АЦП и вновь запускает его.

В режиме простого прерывания процессор выдает команду «Пуск» и продолжает работу по основной программе. После окончания преобразования сигнал «Готов» АЦП преобразуется в сигнал «Прерывание» для процессора, который прерывает основную программу и приступает к выполнению программы прерывания, составными частями которой является поиск прервавшего устройства, прием данных от него и обработки этих данных.

Режим векторного прерывания отличается от простого прерывания тем, что вместе с сигналом прерывания в процессор посылается адрес прерывающего устройства, в данном случае адрес АЦП.

В режиме прямого доступа к памяти (ПДП) формируется код запроса ПДП, аналогичный коду прерывания, но, в отличие от режимов прерывания, в режиме ПДП обмен АЦП с процессором реализуется в укороченном цикле, минуя регистры общего назначения.

Промышленностью выпускаются АЦП как с параллельным, так и с последовательным интерфейсом.

В простейшем случае интерфейсы АЦП с параллельным выходом, кроме собственного АЦП, содержат регистр-защелку с тремя состояниями (рис. 8.18).

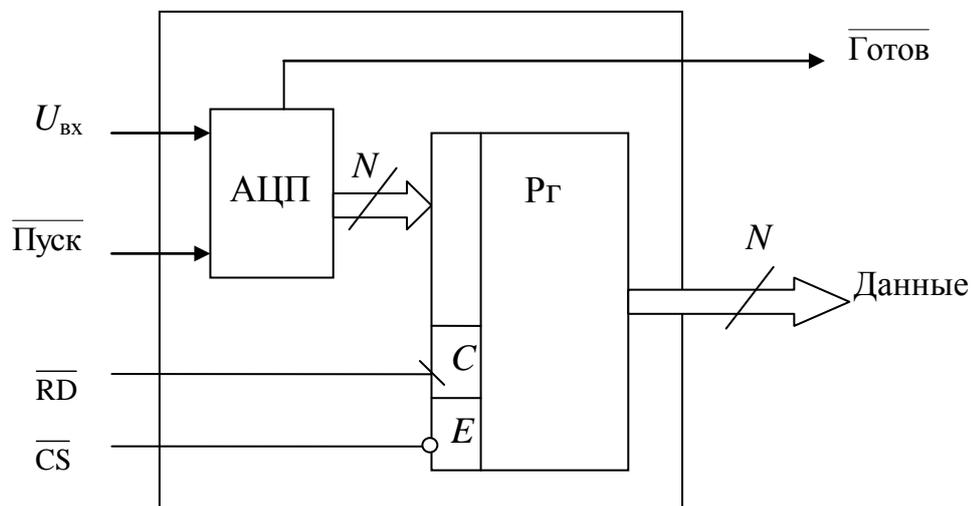


Рис. 8.18. Структурная схема АЦП с параллельным интерфейсом

Временные диаграммы работы параллельного АЦП приведены на рис. 8.19.

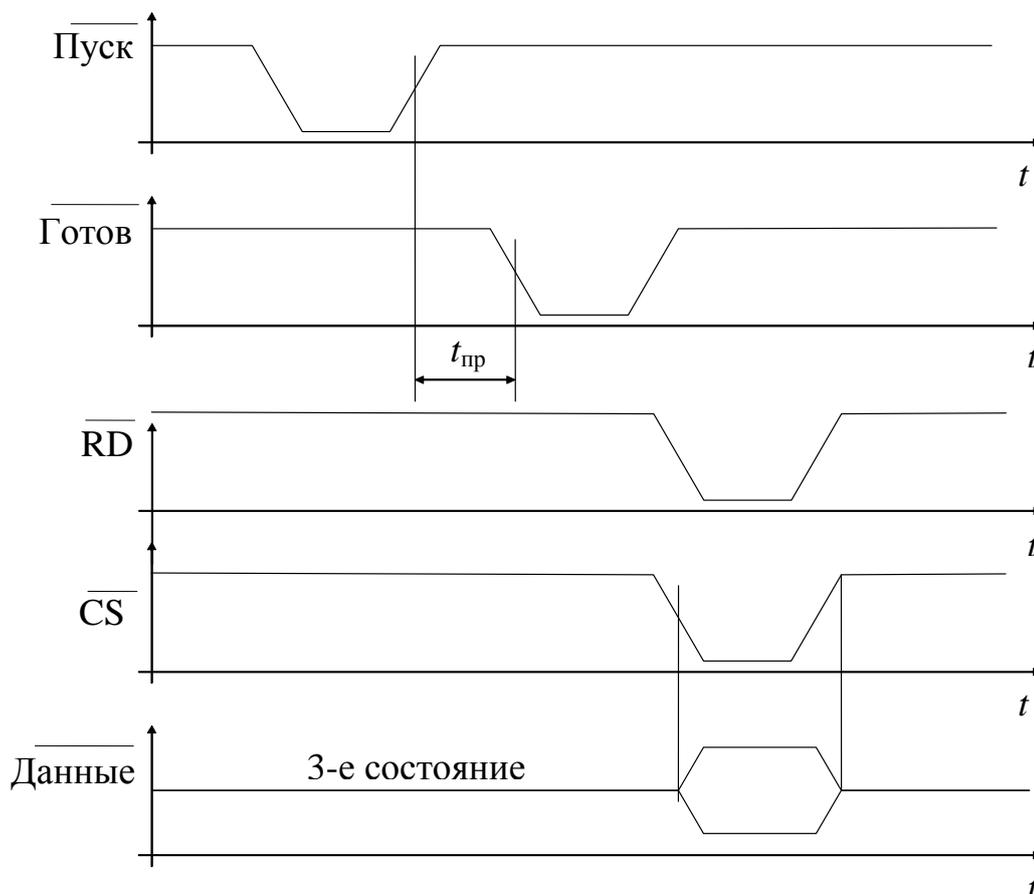


Рис. 8.19. Временные диаграммы работы АЦП с параллельным интерфейсом

В исходном состоянии при отсутствии низкого уровня сигнала \overline{CS} (выбор кристалла) выходной регистр R_d находится в третьем состоянии, не мешая работе тех электронных узлов, которые подключены к шине данных (см. рис. 8.18). По сигналу « \overline{RD} » АЦП преобразует аналоговый входной сигнал $U_{вх}$ в цифровой код и по окончании преобразования вырабатывает сигнал « \overline{RD} », после которого процессор может выставить сигнал \overline{RD} , по заднему фронту которого данные из АЦП переписутся в регистр, а по сигналу \overline{CS} регистр из третьего состояния переводится в состояние готовности данных, передавая их в процессор или другой приемник информации.

В АЦП с последовательным интерфейсом на выходе ставят устройство (например, сдвиговый регистр) для преобразования данных внутреннего АЦП в последовательность сигналов, со-

держащих данные и служебные импульсы, реализующие выбранные протоколы обмена (например, протокол RS-232).

В качестве примера рассмотрим структуру АЦП последовательного приближения на основе ЦАП с последовательным интерфейсом типа TLC 548 (рис. 8.20).

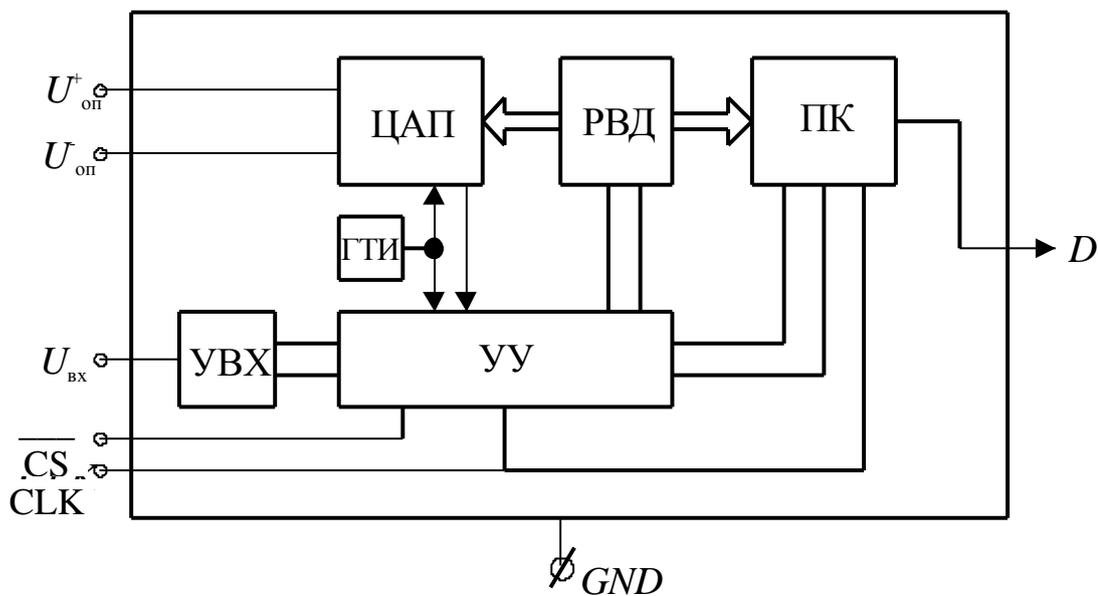


Рис. 8.20. Структурная схема микросхемы TLC 548

Для нормальной работы АЦП на его входы подается опорное напряжение $U_{оп}^+$ и $U_{оп}^-$, иногда $U_{оп}^-$ соединяют с отрицательным полюсом источника питания GND . Аналоговый сигнал $U_{вх}$ подается на устройство выборки хранения (УВХ), управляемое встроенным устройством управления (УУ). Тактируется микросхема от внутреннего генератора тактовых импульсов (ГТИ) и внешнего сигнала по ТТЛ-совместимому входу CLK . Выбор кристалла осуществляется потенциалом \overline{CS} . Устройство управления обеспечивает согласованную работу УВХ, ЦАП, регистра выходных данных (РВД) и преобразователя кодов (ПК), формирующего выходную последовательность данных D . При отсутствии низкого потенциала на входе \overline{CS} (кристалл не выбран) выход D находится в высокоимпедансном состоянии и сигнал CLK блокирован. Временные диаграммы, поясняющие работу этой микросхемы, приведены на рис. 8.21.

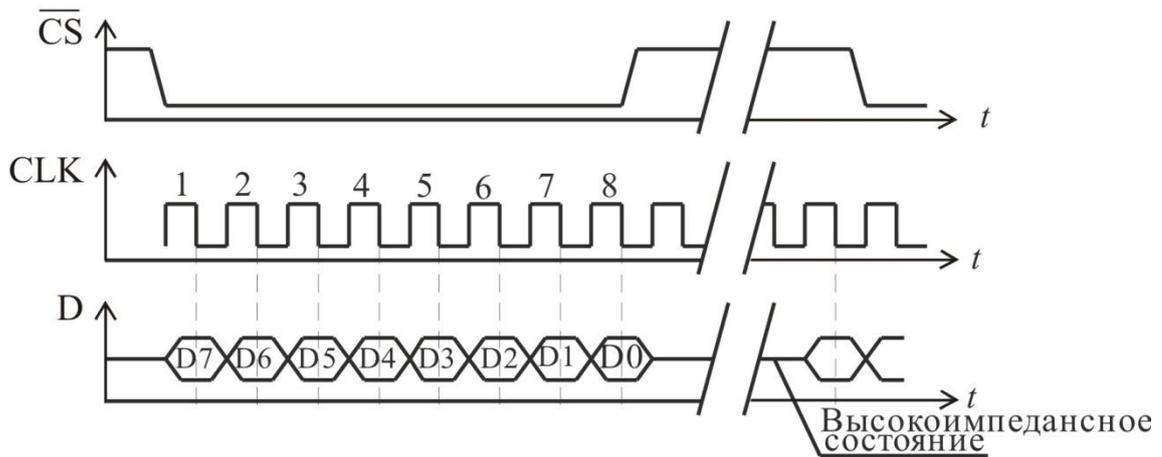


Рис. 8.21. Временные диаграммы АЦП с последовательным интерфейсом типа TLC 548

При подаче низкого уровня сигнала \overline{CS} включается цикл преобразования и на первом же такте работы АЦП на его выходе появляется старший (восьмой) разряд предыдущего преобразования D7. Далее отрицательные фронты импульсов CLK последовательно передают еще четыре разряда данных на выход схемы, после чего УВХ начинает процесс дискретизации, а на выход передаются оставшиеся три разряда предыдущего преобразования. Отрицательный фронт восьмого импульса CLK переводит УВХ из режима выборки в режим хранения, которое продолжается в течение четырех внутренних тактовых импульсов (от ГТИ). Полный процесс преобразования занимает 36 тактовых импульсов ГТИ, в течение которых на вход \overline{CS} должен подаваться высокий потенциал.

Рассмотрим схему подключения 24-разрядного трехканального Σ - Δ -АЦП типа AD7714 с микроконтроллером 80C51 семейства MCS51 с использованием двух линий интерфейса типа I²C (рис. 8.22). Выбранный тип АЦП управляется с использованием встроенных регистров обмена, регистра режима, трех регистров калибровки нуля шкалы, трех регистров калибровки полной шкалы, двух регистров фильтра и регистра данных. Данные в эти

регистры записываются через последовательный интерфейс. Этот же интерфейс используется для считывания данных.

Архитектура АЦП реализована таким образом, что любое обращение к управляющим регистрам производится через регистр обмена, в который записывается тип следующей операции (запись, чтение), а также адрес регистра, к которому организуется обращение.

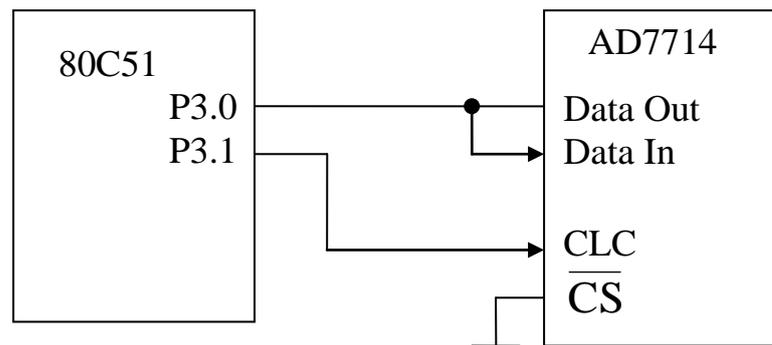


Рис. 8.22. Схема подключения АЦП типа AD7714 к микроконтроллеру семейства MCS51

При составлении программ обмена между микроконтроллером и АЦП реализуется следующая последовательность операций:

- 1) запись в регистр обмена с заданием входного канала;
- 2) запись в верхний регистр фильтра (устанавливаются 4 старших бита слова фильтра, его режим и длина выходного слова);
- 3) запись в нижний регистр фильтра (устанавливаются 8 младших битов слова фильтра);
- 4) запись в регистр режима (коэффициент усиления, инициализация автокалибровки);
- 5) опрос сигнала, указывающего на наличие в регистре данных нового результата преобразования;
- 6) чтение результата из регистра данных;

7) цикл для двух последних пунктов действий, пока не будет считано заданное число отсчетов.

Таким образом, современные АЦП имеют механизмы прямого подключения к ПЭВМ без специальных модулей сопряжения.

Работа №4

Особенности расчета основных узлов диагностической, терапевтической, аналитической электронной техники

Современная технология позволяет предлагать различным потребителям, включая проектировщиков и производителей биотехнических систем, законченные узлы, снабженные цифровыми интерфейсами. К таким узлам относятся аналогово-цифровые преобразователи (см. гл. 6), однокристалльные системы сбора данных, цифроаналоговые преобразователи, цифровые и графические дисплеи, схемы управления двигателями и др. Например, большинство современных ЦАП, кроме цепей приема и преобразования данных, снабжаются цепями адресации, коммутации, хранения и др. Изготавливают ЦАП, как и АЦП, с последовательными и параллельными интерфейсами.

Вариант структуры ЦАП с последовательным интерфейсом типа AD7233 и временные диаграммы его работы представлены на рис. 8.23.

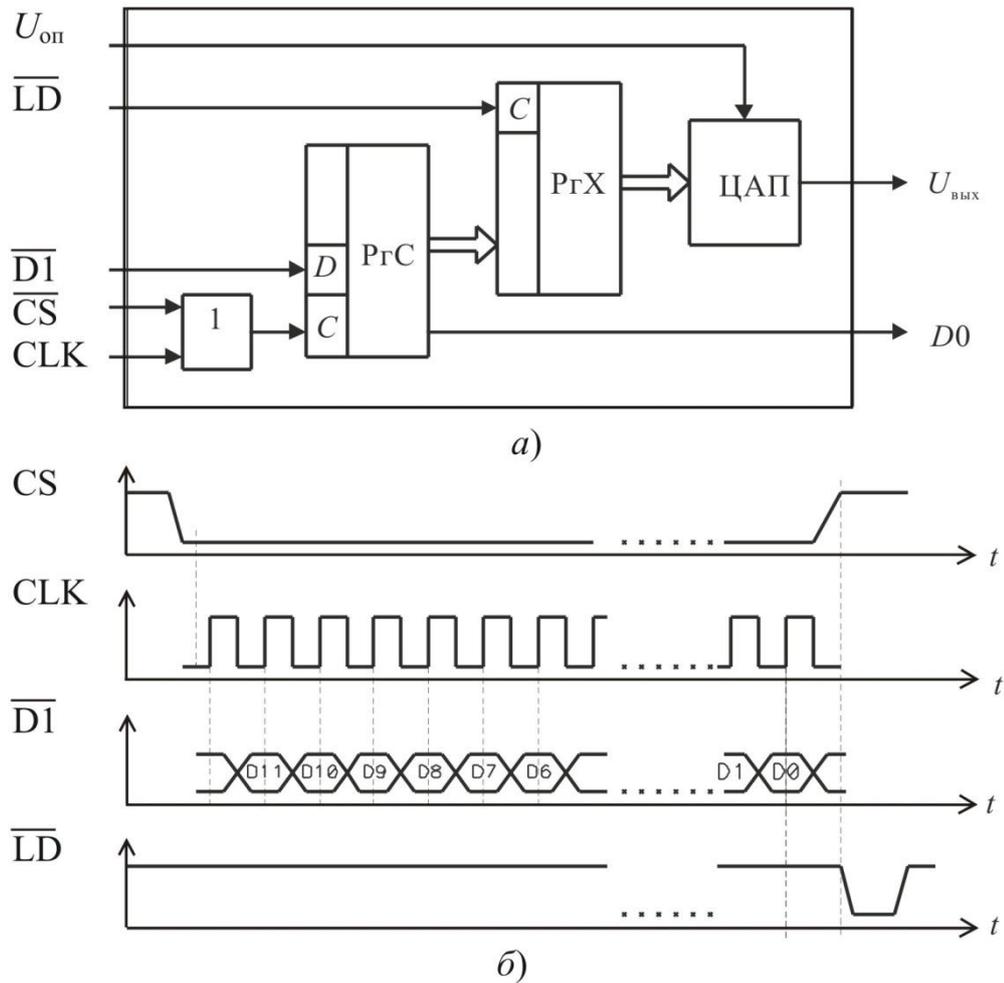


Рис.8.23. Обобщенная структурная схема ЦАП с последовательным интерфейсом и временные диаграммы его работы

При появлении активного низкого уровня сигнала \overline{CS} (выбор кристалла) входное слово $D0...D_{11}$ со входа $\overline{D1}$ загружается в регистр сдвига (PrC), в котором поразрядно сдвигается под воздействием тактовых импульсов CLK.

После того как двенадцатизрядное слово принято в PrC, вырабатывается активный (нулевой) уровень сигнала \overline{LD} , по которому слово из PrC переписывается в регистр хранения PrX, выходы которого управляют ключами ЦАП (см. рис. 8.23, а). Для обеспечения возможности наращивания длины кодовых слов выход $D0$ подключают ко входам последующих ЦАП, с такими же типами интерфейсов. Вариант структуры ЦАП с параллельным интерфейсом приведен на рис. 8.24.

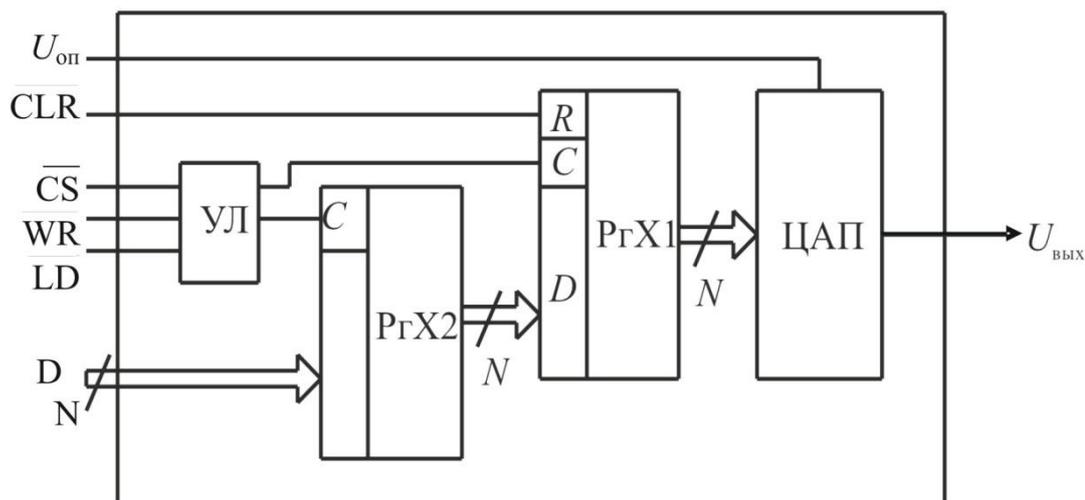


Рис. 8.24. Вариант структуры ЦАП с параллельным интерфейсом

Два регистра хранения (РгХ1 и РгХ2) с управляющей логикой (УЛ) ставят для того, чтобы обеспечить разделение во времени установку входного кода и сьем выходного аналогового сигнала. Подача на установочный вход РгХ1 низкого уровня сигнала CLR обеспечивает обнуление ЦАП.

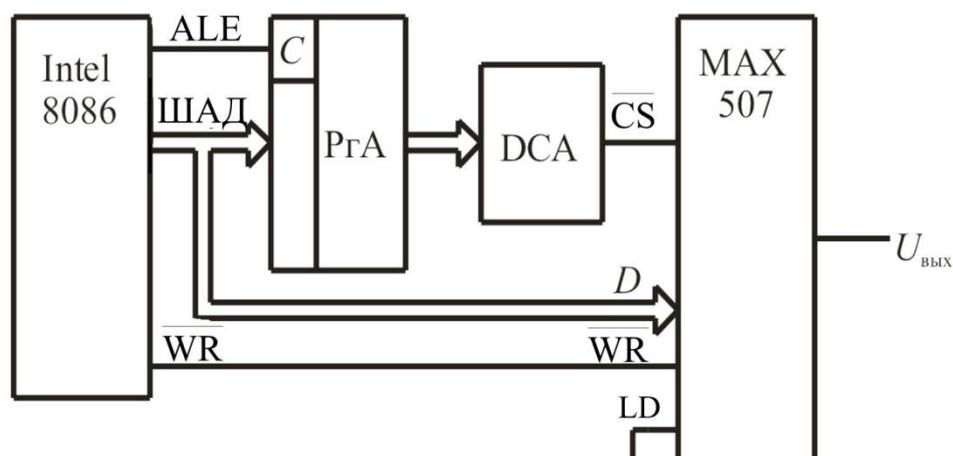


Рис. 8.25. Вариант схемы подключения 16-разрядного микропроцессора к 12-разрядному ЦАП

Если разрядности ЦАП и цифровых устройств не совпадают, применяют различные схемотехнические решения [3, с. 410–414]. На рис. 8.25 приведен вариант подключения 16-

разрядного микропроцессора Intel 8086 к 12-разрядному ЦАП MAX507.

Микропроцессор посылает входной код в ЦАП, как в ячейку памяти данных. Вначале с шины адреса-данных (ШАД) поступает 16-разрядный адрес ЦАП, который фиксируется регистром по команде с выхода ALE микропроцессора и после дешифрации (ДСА) активизирует вход \overline{CS} ЦАП. Вслед за этим микропроцессор (МП) подает на шину адреса-данных 12-разрядный входной код данных, и затем сигнал записи на вход \overline{WR} . Вариант подключения многоразрядного ЦАП к 8-разрядному микропроцессору Z80 показан на рис. 8.26. Этот вариант предусматривает наличие двух параллельных загрузочных регистров для приема младшего байта входного слова (МБ) – РГМР и старшего байта (СБ) – РГСП.

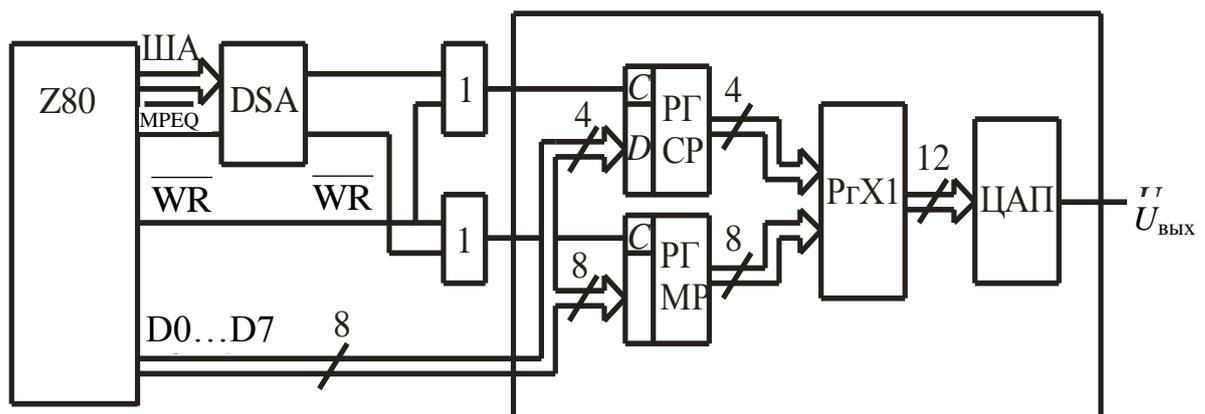


Рис. 8.26. Вариант схемы подключения 8-разрядного МП Z80 к 12-разрядному ЦАП

Пересылка байтов входного слова может происходить по программе МП в любой последовательности.

Хорошо развитыми последовательными и параллельными интерфейсами обладают цифровые и графические светодиодные (точечные и матричные) и жидкокристаллические (ЖК) дисплеи. В них структура управления и используемые управляющие сигналы сходны с управлением ЦАП.

В качестве примера рассмотрим структуру многоразрядного светодиодного дисплея типа TSM6234 со схемой его подключения к контактам последовательного порта ПЭВМ при условии согласования уровня сигналов (рис. 8.27).

Для того чтобы обеспечить постоянный прием данных через элемент ИЛИ по входу данных $D1$ регистра сдвига (PrC), контакт выбора кристалла \overline{CS} соединен с «землей». Сдвиг данных осуществляется сигналом CLK, подключенным к выходу DTR интерфейса RS-232. При передаче данных установлен формат входного слова, содержащий стартовый бит и 35 бит данных. Временная диаграмма передачи данных сходна с диаграммой, приведенной на рис. 8.23 (без сигнала \overline{LD}).

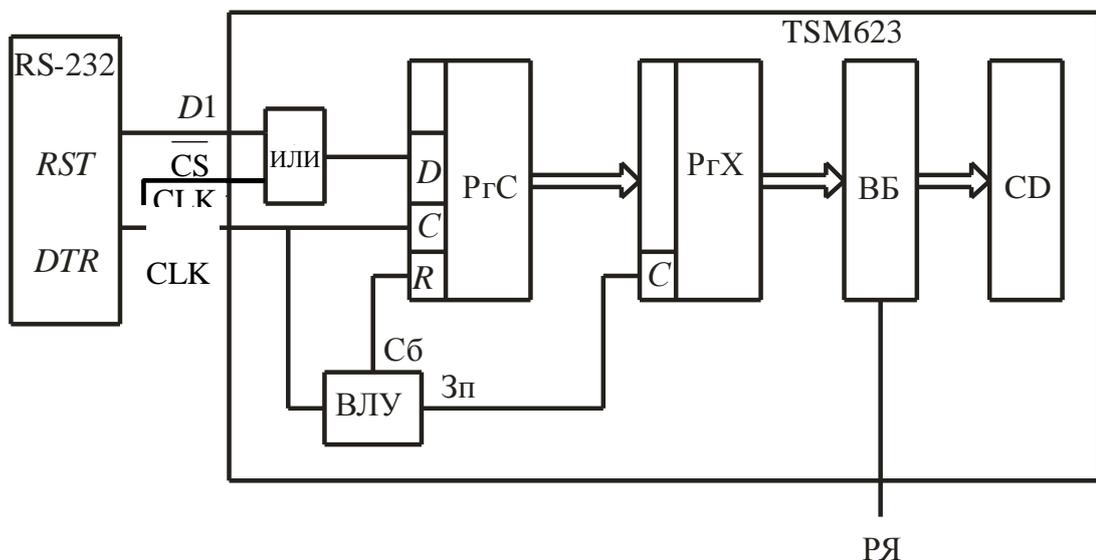


Рис. 8.27. Структурная схема светодиодного дисплея TSM6234 и его связь с последовательным интерфейсом типа RS-232

По передним фронтам тактовых сигналов CLK биты данных последовательно записываются в регистр сдвига. Через 36 тактов CLK схема внутренней логики управления (ВЛУ) формирует сигнал записи (Зп), по которому содержимое PrC переписывается в регистр хранения (PrX). Во время прохождения следующего импульса CLK ВЛУ вырабатывает сигнал сброс (Сб), устанавливающий PrC в исходное (нулевое) состояние.

Встроенные интерфейсы имеют и однокристалльные системы сбора данных. Например, микросхема ADuC812 достаточно легко организует связь с интерфейсами типа RS-232 и SPI.

Подробнее с организацией интерфейсов связи медицинских узлов с цифровыми устройствами можно ознакомиться в специальной литературе (например, в [1, 3, 13]), причем предпочтение следует отдавать техническому описанию соответствующих микросхем.

В заключение следует отметить, что современные медицинские приборы, аппараты, системы и комплексы широко используют микропроцессоры, микроконтроллеры и ПЭВМ, обменивающиеся с остальной частью медицинских изделий в режиме программного обмена, прерывания и прямого доступа к памяти через свою системную шину, через параллельные и последовательные порты. Вид обмена и структура устройства сопряжения определяются разработчиками исходя из особенностей решаемой медицинской задачи.

Работа №5

Источники вторичного электропитания

Вторичные источники питания предназначены для получения напряжения, необходимого для работы электронных схем различных типов и назначения, а также других устройств, которые не могут непосредственно использовать первичные источники, вырабатывающие электрическую энергию (электростанции, подстанции, генераторы, аккумуляторы и т. д.).

Большинство вторичных источников работают от промышленной сети с частотой 50 Гц и, как правило, используют два типа преобразования электрического напряжения: без преобразования частоты и с преобразованием частоты.

Структурная схема источника вторичного электропитания без преобразования частоты приведена на рис. 4.1.

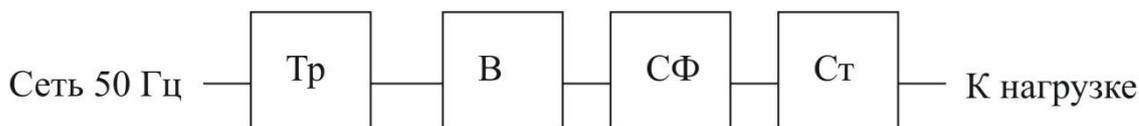


Рис. 4.1. Структурная схема источника питания без преобразования частоты

На этой схеме трансформатор (Тр) обеспечивает гальваническую развязку от первичного источника питания и задает величину напряжения, необходимого для питания других устройств.

Выпрямитель (В) обеспечивает преобразование переменного напряжения в пульсирующее напряжение одной полярности. Сглаживающий фильтр (СФ) уменьшает пульсации, приближая выходное напряжение к идеальному постоянному. Стабилизатор (Ст) обеспечивает фиксацию выходного напряжения на требуемом уровне при изменении напряжения питания в источнике первичного напряжения и тока, потребляемого нагрузкой.

К основным недостаткам такого источника питания относятся то, что на частоте 50 Гц требуются достаточно большие по весу и габариту трансформатор и элементы сглаживающего фильтра.

Этот недостаток устраняется при использовании источника питания с преобразованием частоты, структурная схема которого приведена на рис. 4.2.

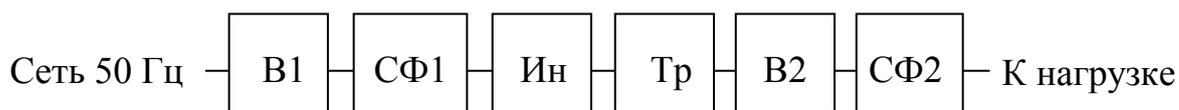


Рис. 4.2. Структурная схема источника питания с преобразованием частоты

В этой схеме преобразование напряжения осуществляется в два этапа. На первом этапе выпрямитель В1 и первый сглаживающий фильтр (СФ1) преобразуют переменное напряжение промышленной сети в соответствующее постоянное напряжение. На втором этапе инвертор (Ин) формирует поток импульсов с частотой в десятки килогерц. При этом инвертор фактически выполняет еще и роль стабилизатора напряжения. Далее относительно высокочастотному импульсному сигналу с помощью трансформатора (Тр) придается требуемая амплитуда. Сигнал с выхода трансформатора преобразуется в однополярное напряжение вторым выпрямителем (В2) и сглаживается вторым сглаживающим фильтром (СФ2).

Так как в этой схеме трансформатор работает на гораздо более высокой частоте, чем в источниках питания без преобразования частоты, то его габариты и габариты соответствующего фильтра значительно уменьшаются, следовательно, такие вторичные источники питания обладают лучшими технико-экономическими характеристиками.

Рассмотрим теперь более подробно варианты реализации основных блоков вторичных источников питания.

5.1. Выпрямители

Выпрямительные схемы характеризуются рядом своих параметров, среди которых в качестве основных используют следующие:

– *среднее значение выходного напряжения* $U_{\text{ВЫХ}}$:

$$U_{\text{ср}} = \frac{1}{T} \int_0^T U_{\text{ВЫХ}} dt, \quad (4.1)$$

где T – период напряжения сети (для российской промышленной сети $T = 20$ мс);

– *среднее значение выходного тока* $I_{\text{ВЫХ}}$:

$$I_{\text{ср}} = \frac{1}{T} \int_0^T I_{\text{ВЫХ}} dt; \quad (4.2)$$

– *коэффициент пульсаций* выходного напряжения

$$\varepsilon = \frac{U_{\text{T}}}{U_{\text{ср}}}, \quad (4.3)$$

где U_{T} – амплитуда основной гармоники выходного напряжения. При измерении коэффициента пульсации в процентах используют формулу

$$\varepsilon = \frac{U_{\text{T}}}{U_{\text{ср}}} \cdot 100\%;$$

– *действующее значение входного напряжения* $U_{\text{ВХ}}$;

– *максимальное обратное напряжение* на отдельном выпрямительном элементе (диоде, тиристоре) $U_{\text{обр max}}$. Это напряжение используют при выборе типа диода для выпрямительной схемы;

– максимальное (амплитудное) значение тока через открытый выпрямительный элемент $I_{д \max}$. Это значение используют для выбора типа вентиля по току;

– среднее значение тока отдельного вентиля $I_{д \text{ ср}}$.

Простейшей выпрямительной схемой, использующей маломощные источники питания (до нескольких сотен ватт), является однополупериодная схема (рис. 4.3).

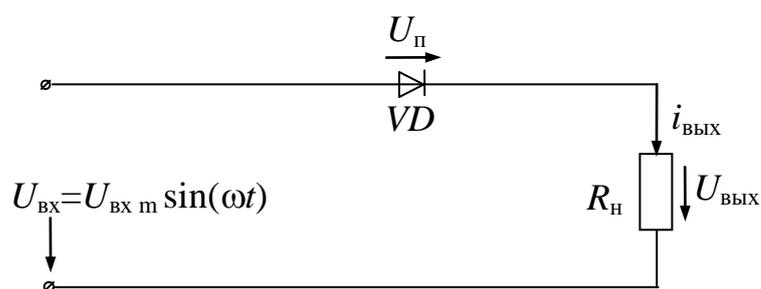


Рис. 4.3. Структурная схема однополупериодного выпрямителя

В этой схеме ток через нагрузку будет протекать только при открытом диоде, когда к его аноду приложено положительное напряжение, то есть в первый полупериод входного напряжения.

Временные диаграммы работы однополупериодного выпрямителя приведены на рис. 4.4.

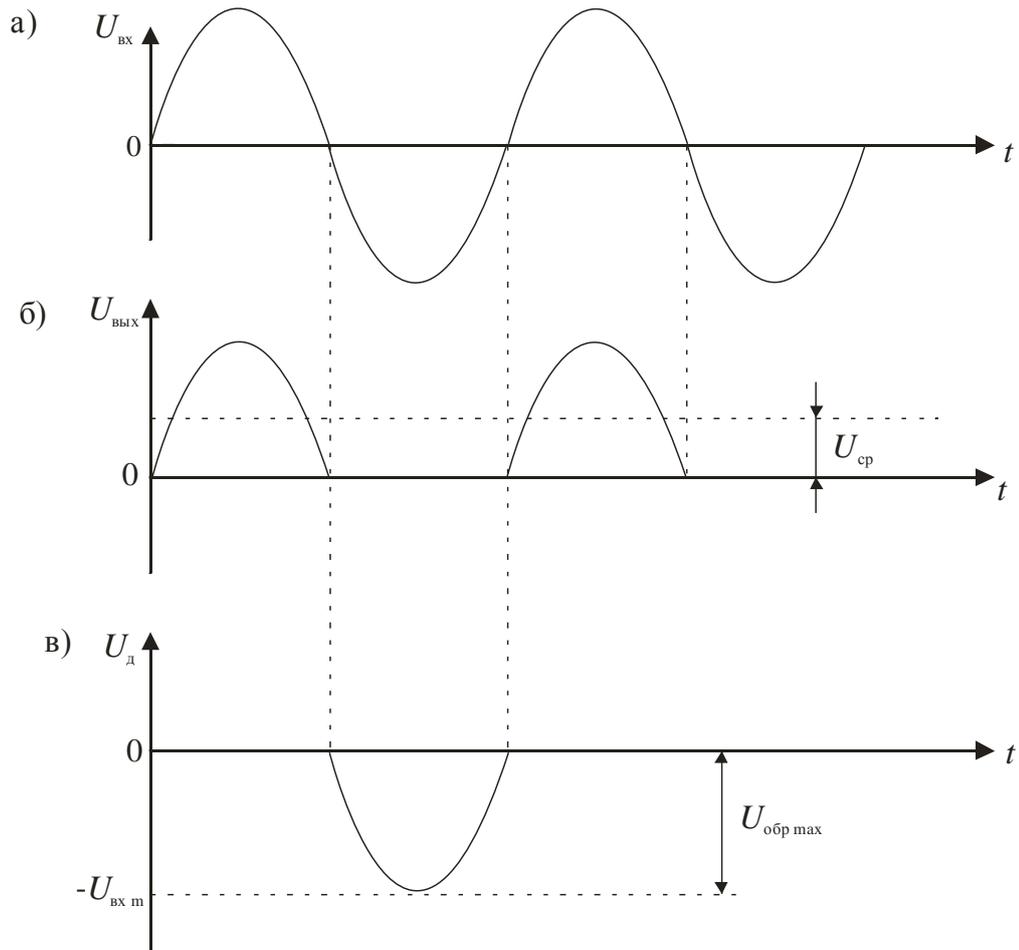


Рис. 4.4. Временные диаграммы работы однополупериодного выпрямителя

Используя приведенные выше определения, можно показать, что:

$$U_{\text{ср}} = \sqrt{2} / \pi U_{\text{вх}} \approx 0,45 U_{\text{вх}}; U_{\text{вх}} = 2,22 U_{\text{ср}}; I_{\text{ср}} = U_{\text{ср}} / R_{\text{н}};$$

$$\varepsilon = \pi / 2 = 1,57; U_{\text{обр max}} = \sqrt{2} U_{\text{вх}} = \pi U_{\text{ср}}; I_{\text{д ср}} = I_{\text{ср}}; I_{\text{д max}} = \pi I_{\text{ср}}.$$

Из этих соотношений видно, что обратное напряжение на диоде более чем в три раза превышает его среднее значение. Однополупериодная схема выпрямления в практических приложениях используется достаточно редко, поскольку она работает на выпрямление только половину периода, что снижает её коэффициент полезного действия. И кроме того, выпрямленное напряжение имеет высокий коэффициент пульсаций, что усложняет процедуру сглаживания.

Лучшими технико-экономическими показателями обладает двухполупериодный выпрямитель со средней точкой, схема которого приведена на рис. 4.5.

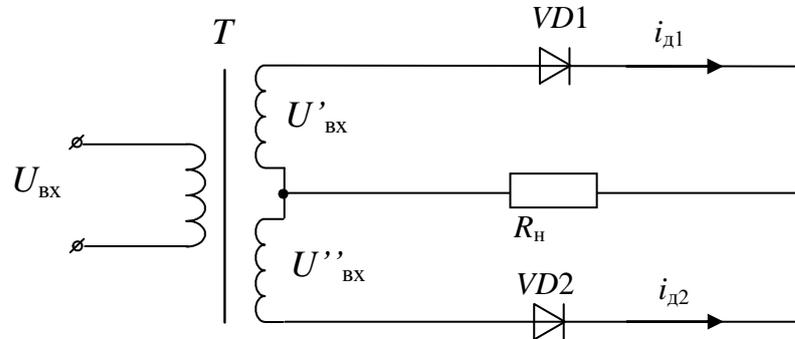


Рис. 4.5. Структурная схема двухполупериодного выпрямителя

Такая схема обеспечивает двухполупериодное выпрямление при использовании трансформатора со средней точкой во вторичной обмотке. Диоды проводят ток поочередно, каждый в свой полупериод. Принцип работы двухполупериодного выпрямителя иллюстрируется временными диаграммами, приведенными на рис. 4.6.

Основные параметры этого выпрямителя описываются следующей системой параметров:

$$U_{\text{ср}} \approx 0,9U_{\text{вх}}; U_{\text{вх}} \approx 1,1U_{\text{ср}}; I_{\text{ср}} = U_{\text{ср}} / R_{\text{н}}; \varepsilon \approx 0,67;$$

$$U_{\text{обр max}} = 2\sqrt{2} \cdot U_{\text{вх}} = \pi U_{\text{ср}}; I_{\text{д. ср}} = I_{\text{ср}} / 2; I_{\text{д max}} = \frac{\pi}{2} \cdot I_{\text{ср}},$$

где $U_{\text{вх}}$ – действующее значение напряжения на каждой из выходных обмоток трансформаторов (входное напряжение для выпрямителя).

Из этих выражений следует, что блоки работают при повышенном напряжении $U_{\text{обр max}}$.

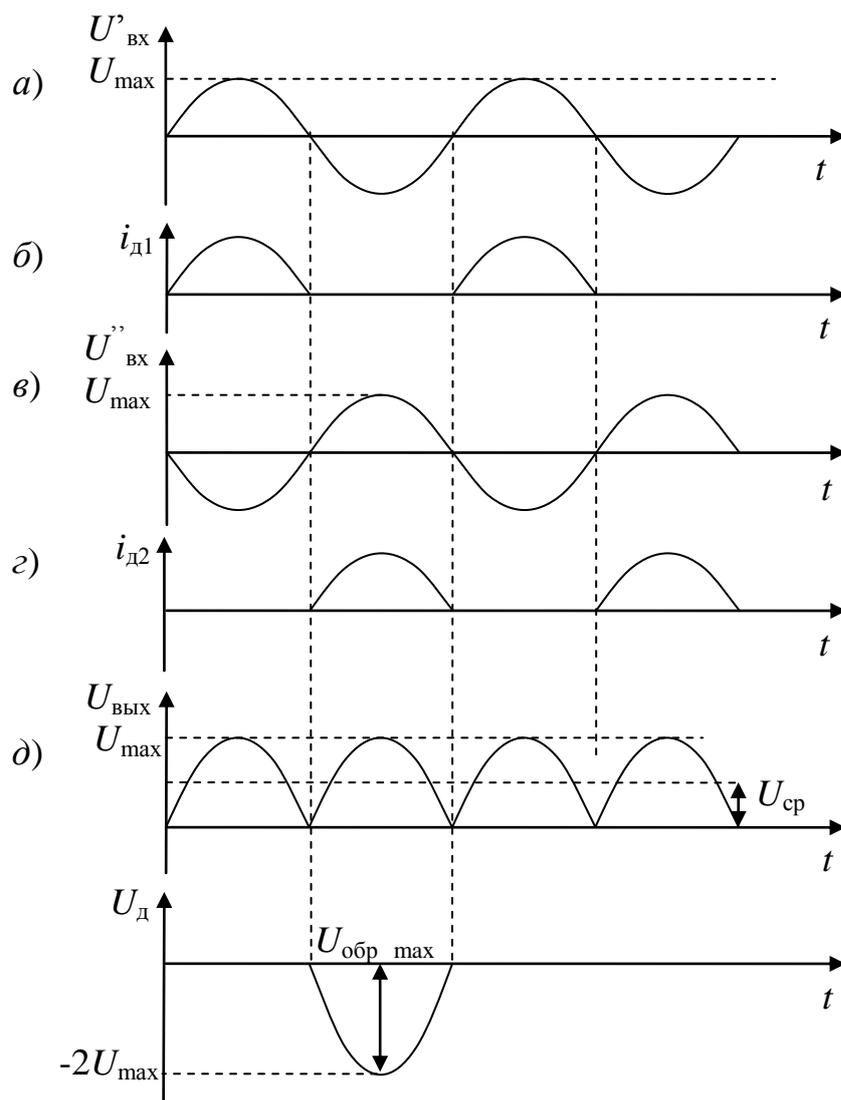


Рис. 4.6. Временные диаграммы работы двухполупериодного выпрямителя

Наиболее оптимальное использование диодов достигается в так называемой мостовой схеме однофазного выпрямителя (рис. 4.7).

В этой схеме диоды работают на включение и выключение парами: $VD1$ с $VD2$ и $VD3$ с $VD4$.

В первый полупериод напряжение в точке 1 положительное, а в точке 2 отрицательное, поэтому диоды $VD1$ и $VD2$ открыты, а $VD3$ и $VD4$ закрыты. При этом ток течет по цепи $1 \rightarrow 3 \rightarrow R_H \rightarrow 4 \rightarrow 2 \rightarrow 1$.

Во второй полупериод диоды $VD1$ и $VD2$ закрываются, а $VD3$ и $VD4$ открываются, и ток начинает протекать по цепи $2 \rightarrow 3 \rightarrow R_H \rightarrow 4 \rightarrow 1 \rightarrow 2$.

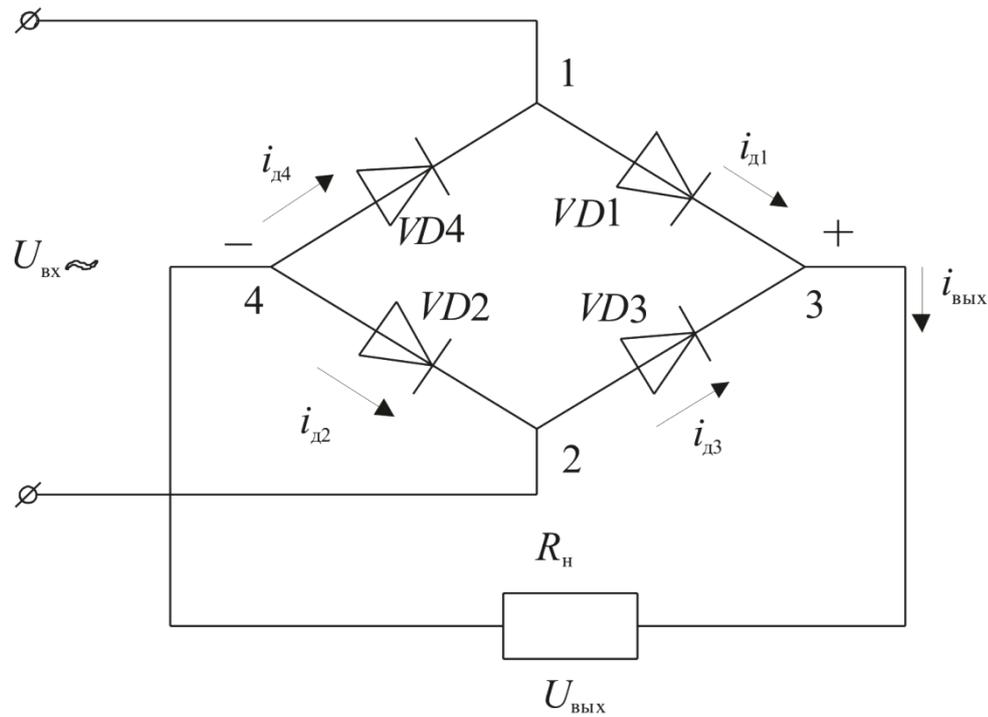


Рис. 4.7. Структурная схема однородного мостового выпрямителя

Таким образом, ток через нагрузку R_H течет и в положительной, и в отрицательный полупериоды, то есть эта схема обеспечивает двухполупериодное выпрямление с временной диаграммой, аналогичной диаграмме $U_{\text{ВЫХ}}$, приведенной на рис. 4.6, д.

Для мостовой схемы справедливы следующие соотношения

$$U_{\text{ср}} \approx 0,9 U_{\text{ВХ}}; U_{\text{ВХ}} \approx 1,11 U_{\text{ср}}; I_{\text{ср}} = U_{\text{ср}} / R_H; \lambda = 0,67;$$

$$U_{\text{обр max}} = \sqrt{2} U_{\text{ВХ}} = U_{\text{ср}} \pi / 2; I_{\text{д. ср}} = \frac{1}{2} I_{\text{ср}}; I_{\text{max}} = I_{\text{ср}} \frac{\pi}{2}.$$

Особенностью мостовой схемы является отсутствие среднего отвода во вторичной обмотке трансформатора. Поэтому для получения одного и того же выпрямленного напряжения в мостовой схеме требуется обмотка с числом витков вдвое меньше, чем у схемы со средним выводом. Вследствие этого об-

ратное напряжение, действующее на каждый диод, в два раза меньше, чем у схемы с отводом от середины обмотки.

Для работы в мощных электрических цепях используют трехфазные схемы выпрямления. Вариант мостовой трехфазной схемы выпрямления показан на рис. 4.8, а временные диаграммы ее работы – на рис. 4.9.

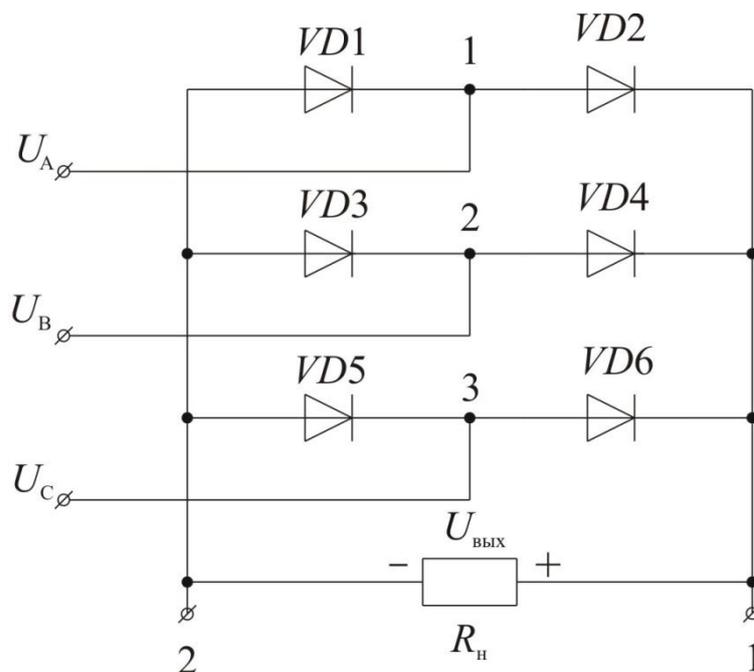


Рис. 4.8. Структурная схема трехфазного мостового выпрямителя

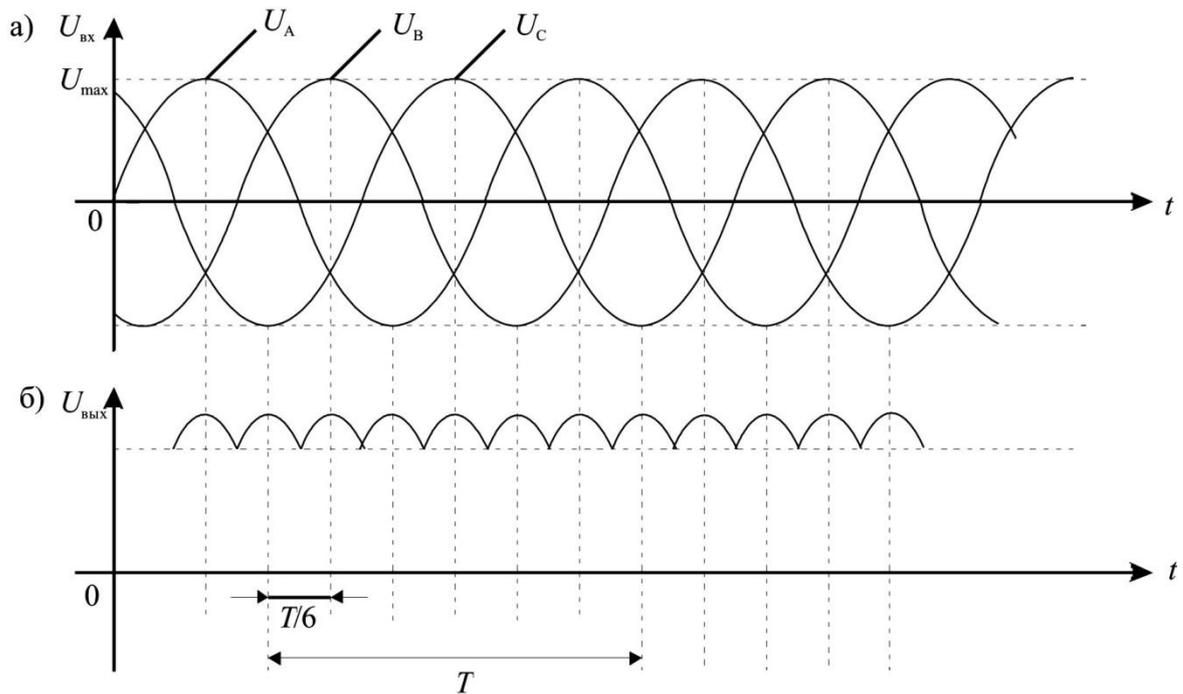


Рис. 4.9. Временные диаграммы работы трехфазного мостового выпрямителя

В этой схеме шесть диодов образуют две группы – нечетную ($VD1$, $VD3$ и $VD5$) и четную ($VD2$, $VD4$ и $VD6$).

Все диоды включаются поочередно, когда напряжение на аноде становится более положительным, чем на катоде. Очевидно, что четная группа диодов поочередно пропускает ток в нагрузку на положительных вершинах полувольт входного напряжения для фаз А, В и С соответственно, а нечетная группа диодов – на отрицательных вершинах полувольт.

Проследив путь прохождения токов через все открывающиеся диоды, можно легко убедиться, что ток через сопротивление нагрузки течет в одном направлении, формируя на зажиме 1 этого сопротивления положительный потенциал.

Поскольку при работе этой схемы выпрямляются обе полувольты переменных напряжений всех трех фаз, выпрямленное напряжение будет изменяться по огибающей с двойной частотой пульсации. Причем коэффициент пульсаций такой схемы

достаточно мал ($\varepsilon \approx 0,057$). Это позволяет иногда не использовать выходной фильтр.

Среднее значение выпрямленного напряжения может быть определено по формуле

$$U_{\text{ср}} = 1,35U_{\text{л}} = 2,34U_{\text{ф}}, \quad (4.4)$$

где $U_{\text{л}}$ и $U_{\text{ф}}$ – линейные и фазные входные напряжения соответственно.

Максимальное обратное напряжение на диодах определяется по формуле

$$U_{\text{обр max}} = 1,045U_{\text{ср}}. \quad (4.5)$$

В ряде практических приложений для выпрямления переменного тока и плавного регулирования мощности, передаваемой в нагрузку, используют тиристорные преобразователи. При этом малые токи управления позволяют управлять большими токами нагрузки.

Пример простейшего управляемого по мощности тиристорного выпрямителя показан на рис. 4.10.

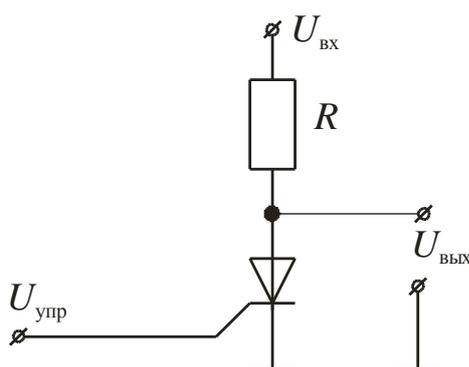


Рис. 4.10. Тиристорная схема выпрямителя

Временные диаграммы, поясняющие принцип регулирования среднего значения выпрямленного напряжения, приведены на рис. 4.11.

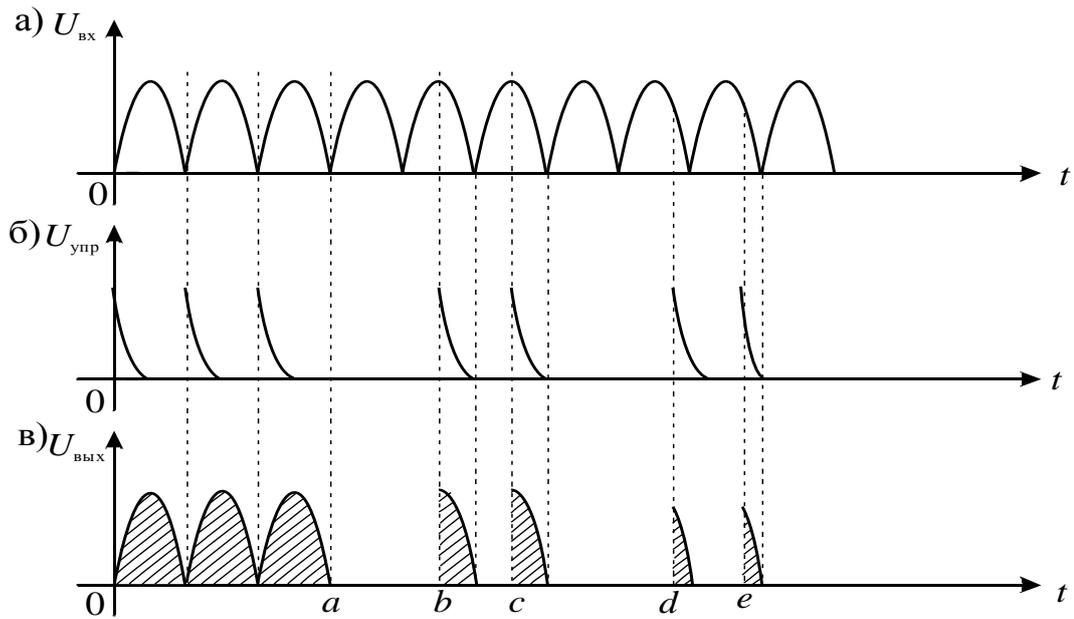


Рис. 4.11. Временные диаграммы работы тиристорного выпрямителя

В этой схеме предполагается, что входное напряжение $U_{вх}$ для регулируемого тиристорного выпрямителя формируется, например, двухполупериодным выпрямителем. Если управляющие импульсы ($U_{упр}$) достаточной амплитуды подаются в начале каждого полупериода (см. рис. 4.11, в; участок $0-a$), то выходное напряжение будет повторять напряжение двухполупериодного выпрямителя. Если сместить управляющие импульсы к середине каждого полупериода, то импульсы на выходе будут иметь длительность, равную четверти полупериода (см. рис. 4.11, в; участок $b-c$). Дальнейшее смещение управляющих импульсов приведет к уменьшению средней амплитуды выходных импульсов (см. рис. 4.11, в; участок $d-e$).

Таким образом, подавая на тиристор управляющие импульсы, сдвигающиеся по фазе относительно входного напряжения, можно превратить синусоидальное напряжение (ток) в последовательность импульсов любой длительности, амплитуды и полярности, то есть можно изменять действующее значение напряжения (тока) в широких пределах.

Работа №6

Сглаживающие фильтры

Рассмотренные ранее схемы выпрямления позволяют получать однополярное пульсирующее напряжение, которое не всегда применимо для питания сложных электронных приборов, поскольку из-за больших пульсаций приводит к неустойчивости их работы.

Для значительного уменьшения пульсации применяют сглаживающие фильтры. Важнейшим параметром сглаживающего фильтра является коэффициент сглаживания, определяемый по формуле

$$S = \varepsilon_2 / \varepsilon_1, \quad (4.6)$$

где ε_1 и ε_2 – коэффициенты пульсаций на входе и выходе фильтра соответственно. Коэффициент пульсации показывает, во сколько раз фильтр уменьшает пульсации. В практических схемах коэффициент пульсаций на выходе фильтра может достигать значений $3 \cdot 10^{-5}$.

Основными элементами фильтров являются реактивные элементы – емкости и индуктивности (дрессели). Рассмотрим вначале принцип работы простейшего сглаживающего фильтра, схема которого приведена на рис. 4.12.

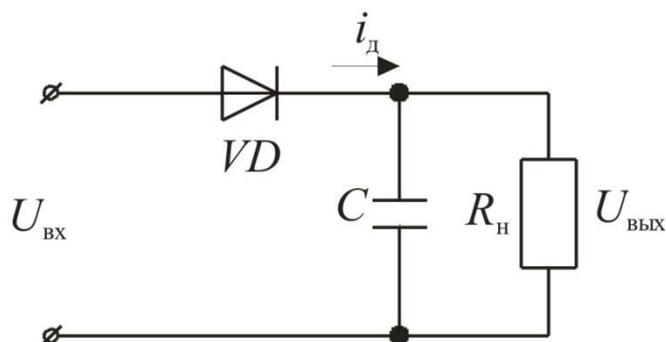


Рис. 4.12. Схема простейшего сглаживающего фильтра с однополупериодным выпрямителем

В этой схеме сглаживание напряжения на нагрузке после однополупериодного диодного выпрямителя VD осуществляется с помощью конденсатора C , подключенного параллельно нагрузке R_H .

Временные диаграммы, поясняющие работу такого фильтра, приведены на рис. 4.13.

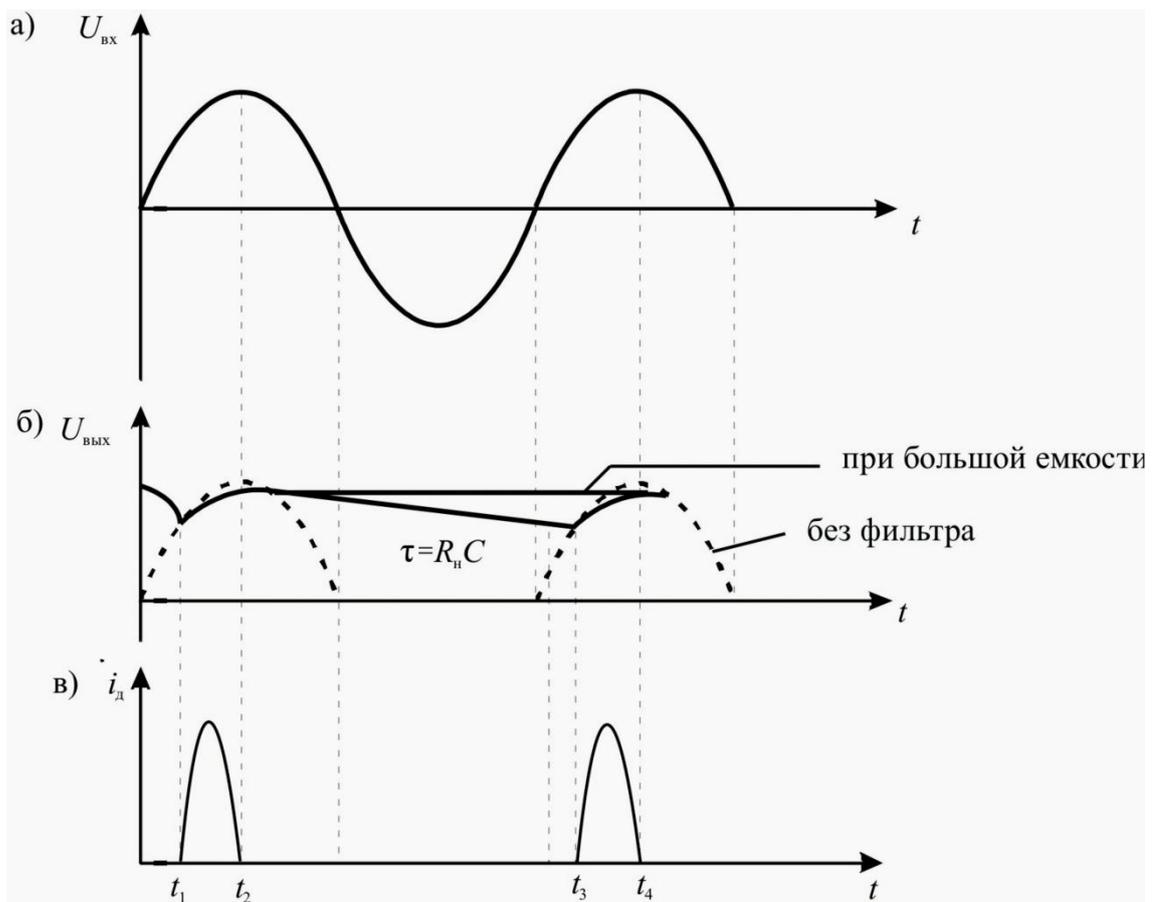


Рис. 4.13. Временные диаграммы работы фильтра с однополупериодным выпрямителем

На участке t_1-t_2 входным напряжением диод открывается, а конденсатор заряжается. Когда входное напряжение начнет уменьшаться (см. рис. 4.13, а), диод закрывается напряжением U_C , накопленным на конденсаторе (участок t_2-t_3). На этом интервале источник входного напряжения отключается от конденсатора и нагрузки, и конденсатор разряжается через сопротивление нагрузки R_H .

Если ёмкость достаточно велика, то разряд емкости через R_n будет происходить с большой постоянной времени $\tau = R_n C$, и следовательно, уменьшение напряжения на конденсаторе будет небольшим, а эффект сглаживания – значительным. С другой стороны, чем больше емкость, тем короче отрезок t_1-t_2 , в течение которого диод открыт и через него течет ток i_d , возрастающий (при заданном среднем токе нагрузки) при уменьшении разности t_2-t_1 . Такой режим работы может привести к выходу из строя выпрямительного диода и, кроме того, является достаточно тяжелым и для трансформатора.

При использовании двухполупериодных выпрямителей величина пульсаций на выходе емкостного фильтра уменьшается, поскольку конденсатор за время между появлением импульсов разряжается на меньшую величину (рис. 4.14).

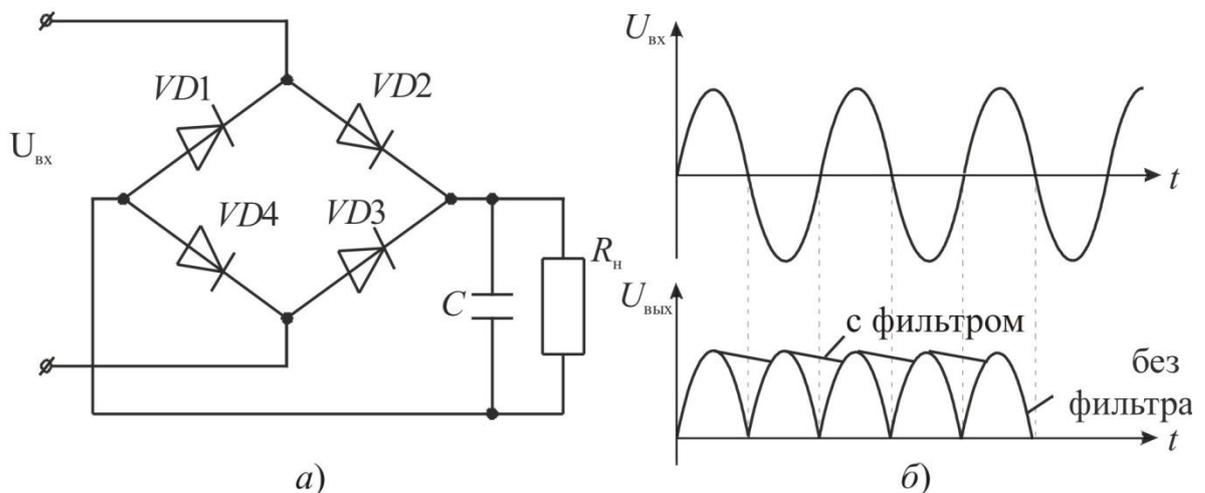


Рис. 4.14. Сглаживание пульсаций двухполупериодного выпрямителя

Для расчета величины пульсаций на выходе емкостного фильтра произведем аппроксимацию пульсаций выходного напряжения пилообразной кривой так, как это показано на рис. 4.15.

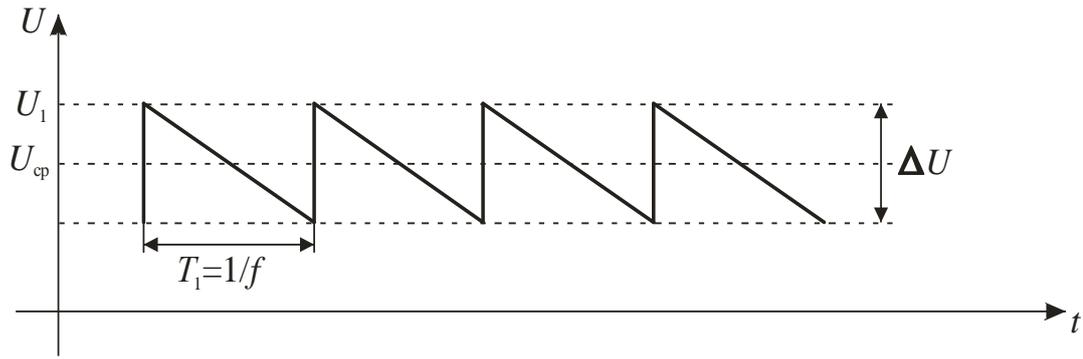


Рис. 4.15. Аппроксимация напряжения пульсаций

Изменение заряда на конденсаторе определяется выражением

$$\Delta Q = \Delta UC = I_H T_1, \quad (4.7)$$

где T_1 – период пульсаций;

I_H – среднее значение тока нагрузки.

С учетом того, что $I_H = I_{cp} / R_H$, получаем

$$\Delta U = \frac{I_H T_1}{C} = \frac{U_{cp} T_1}{CR}. \quad (4.8)$$

Из рис. 4.15 следует, что

$$U_{cp} = U_1 - \frac{\Delta U}{2} = U_1 - \frac{U_{cp} T_1}{2RC} \approx U_1 \left(1 - \frac{T_1}{2RC} \right),$$

при этом двойная амплитуда пульсаций определяется выражением

$$\Delta U = \frac{U_1 T_1}{RC}.$$

Сглаживающими свойствами обладают и индуктивные фильтры, причем лучшими свойствами обладают фильтры, содержащие индуктивность и емкость (рис. 4.16).

В этой схеме емкость конденсатора выбирается таким образом, чтобы его реактивное сопротивление было значительно меньше сопротивления нагрузки. Достоинством такого фильтра является то, что он уменьшает величину входной пульсации ΔU до величины $\Delta U / (\omega^2 LC)$, где ω – частота пульсаций.

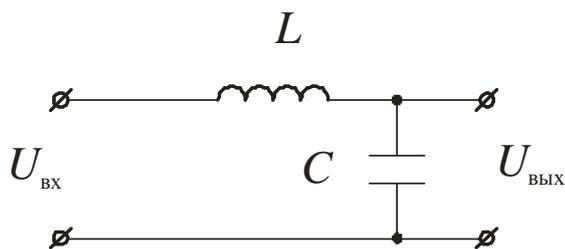


Рис. 4.16. Схема сглаживающего фильтра с индуктивностью и емкостью

На практике широкое распространение получили различные типы Т- и Г-образных фильтров, варианты построения которых представлены на рис. 4.17.

При небольших токах нагрузки хорошо работает Г-образный выпрямитель, представленный на рис. 4.16.

В наиболее ответственных схемах, где необходимо обеспечить минимальные пульсации, используют многозвенные схемы фильтрации (рис. 4.17, а, б).

Часто дроссель заменяют резисторами, что несколько снижает качество фильтрации, но значительно удешевляет фильтры (рис. 4.17, в, г).

Основной внешней характеристикой выпрямителей с фильтром является зависимость среднего значения выходного напряжения $U_{\text{ср}}$ (напряжения на нагрузке) от среднего значения выходного тока.

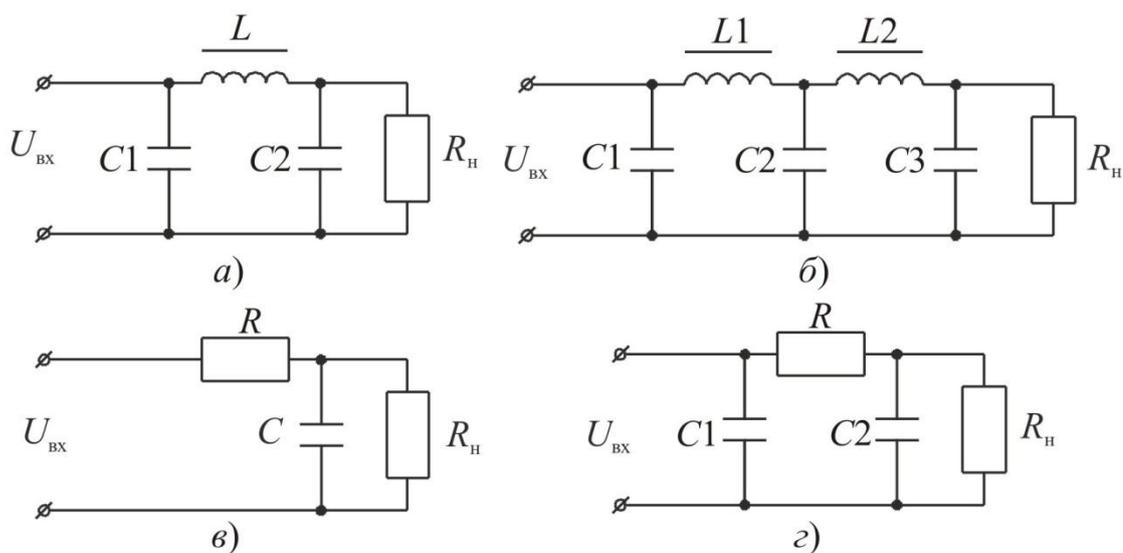


Рис. 4.17. Варианты построения фильтра

В рассмотренных схемах увеличение выходного тока приводит к уменьшению $U_{\text{ср}}$ из-за увеличения падения напряжения на обмотках трансформатора, подводящих проводах, элементах фильтра, диодах выпрямителя предыдущих каскадов (см. рис. 4.3, 4.5, 4.7, 4.8).

Наклон внешней характеристики при заданном среднем токе определяют через выходное сопротивление по формуле

$$R_{\text{ВЫХ}} = \left. \frac{dU_{\text{ср}}}{dI_{\text{ср}}} \right|_{I_{\text{ср}}}, \quad (4.9)$$

где $I_{\text{ср}}$ задано.

Следовательно, чем меньше величина $R_{\text{ВЫХ}}$, тем меньше выходное напряжение зависит от выходного тока и лучше схема выпрямителя с фильтром.

То, что при возрастании тока нагрузки происходит уменьшение выходного напряжения, свидетельствует об ухудшении параметров стабильности блока питания в целом. Избежать этого негативного явления можно, используя специальные схемы стабилизации.

Линейные стабилизаторы напряжения

Как отмечалось выше, стабилизаторы предназначены для удержания напряжения питания в заданных пределах при изменении входного напряжения и тока нагрузки. Стабилизаторы характеризуются коэффициентом стабилизации $K_{\text{СТ}}$, выходным сопротивлением $R_{\text{ВЫХ}}$ и коэффициентом полезного действия $\eta_{\text{СТ}}$.

Коэффициент стабилизации определяется выражением

$$K_{\text{СТ}} = (\Delta U_{\text{ВХ}} / U_{\text{ВХ}}) / (\Delta U_{\text{ВЫХ}} / U_{\text{ВЫХ}}), \quad (4.10)$$

где $U_{\text{ВХ}}$ и $U_{\text{ВЫХ}}$ – постоянные напряжения на входе и выходе стабилизатора;

$\Delta U_{\text{ВХ}}$ и $\Delta U_{\text{ВЫХ}}$ – изменение соответственно входного и выходного напряжения стабилизатора.

Чем больше $K_{\text{СТ}}$, тем меньше изменяется выходное напряжение при изменении входного. В зависимости от схемотехнических решений $K_{\text{СТ}}$ изменяется от нескольких единиц до сотен и тысяч.

Выходное сопротивление стабилизатора определяется соотношением

$$R_{\text{ВЫХ}} = \left| \frac{\Delta U_{\text{ВЫХ}}}{\Delta I_{\text{ВЫХ}}} \right|, \quad (4.11)$$

где $\Delta I_{\text{ВЫХ}}$ – изменение постоянного выходного тока стабилизации, которое вызвано изменением выходного напряжения $\Delta U_{\text{ВЫХ}}$.

Чем меньше выходное сопротивление, тем меньше изменяется выходное напряжение при изменении тока нагрузки. В зависимости от схемотехнического исполнения $R_{\text{ВЫХ}}$ лежит в пределах от единиц до тысячных долей ом.

Коэффициент полезного действия стабилизатора определяется соотношением

$$\eta_{\text{СТ}} = \frac{P_{\text{Н}}}{P_{\text{ВХ}}}, \quad (4.12)$$

где P_H – мощность, отдаваемая стабилизатором в нагрузку;

$P_{вх}$ – мощность, потребляемая от входного источника напряжения.

В силу особенностей принципов работы стабилизаторы обычно резко уменьшают коэффициент пульсации.

Выделяют два класса стабилизаторов: параметрические и компенсационные. В параметрических стабилизаторах малые изменения выходного напряжения достигаются за счет резко выраженной нелинейности вольтамперных характеристик стабилизирующих элементов. Широко распространены стабилизаторы (рис. 4.18), построенные на стабилитронах с типовой вольтамперной характеристикой (рис. 4.19).

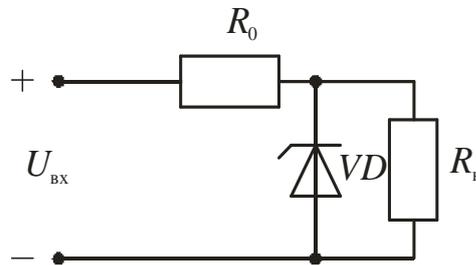


Рис. 4.18. Схема простейшего параметрического стабилизатора напряжения

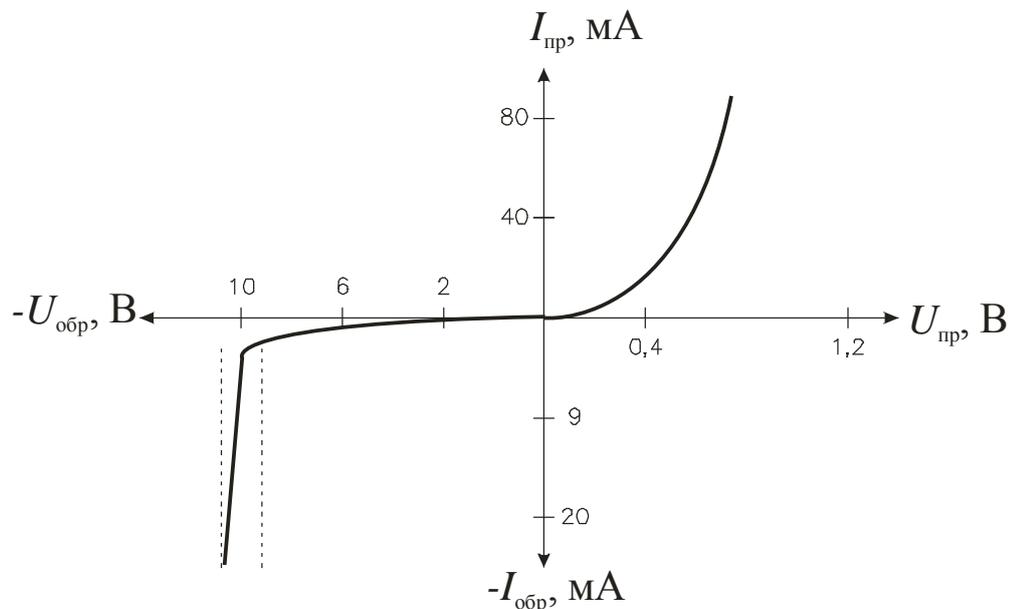


Рис. 4.19. Типовая вольтамперная характеристика стабилитрона типа Д814Г

Из рис. 4.18 видно, что при обратном включении стабилитрона VD (в режиме электрического пробоя) значительные изменения обратного тока приводят к незначительным изменениям падения напряжения на нем. Это свойство стабилитрона и положено в основу работы соответствующих схем стабилизации.

Для анализа работы этой схемы, используя теорему об эквивалентном генераторе, произведем ее преобразование так, как это показано на рис. 4.20.

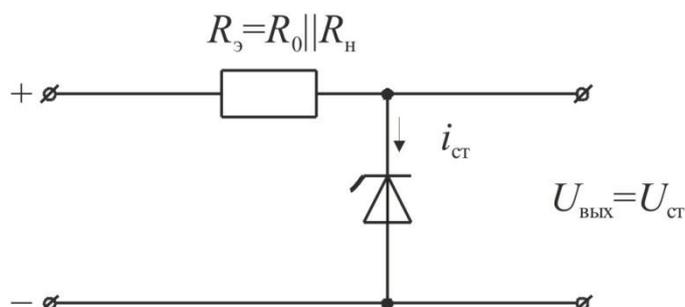


Рис. 4.20. Преобразованная схема стабилизатора

Графический анализ преобразованной схемы будем производить на вольтамперной характеристике рабочего участка стабилитрона путем построения линий нагрузки для различных значений эквивалентного напряжения, соответствующего различным значениям входного напряжения (рис. 4.21).

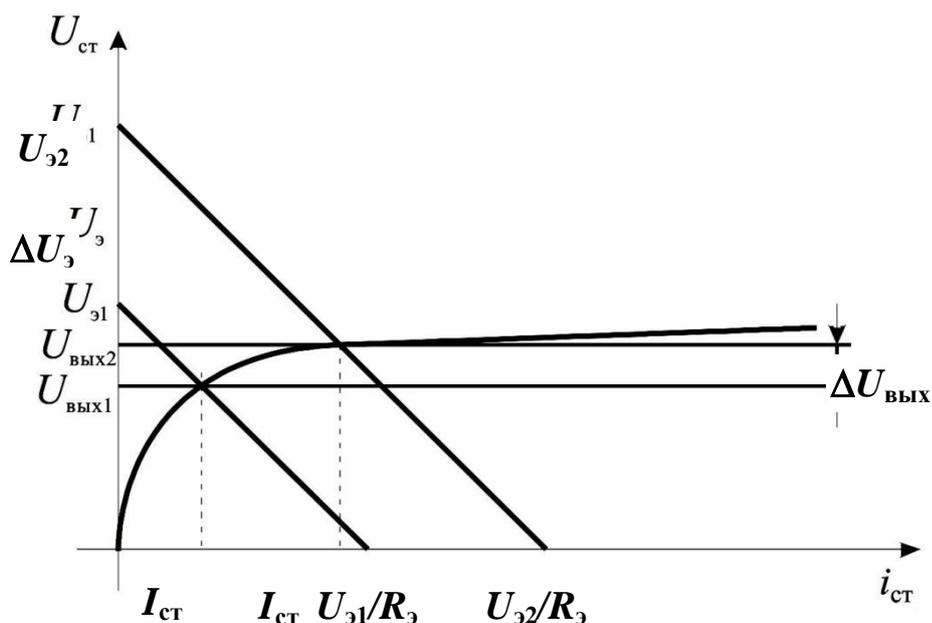


Рис. 4.21. Графический анализ преобразованной схемы стабилизатора

Из графических построений видно, что при значительном изменении эквивалентного напряжения $\Delta U_3 = U_{32} - U_{31}$ (изменения входного напряжения $\Delta U_{\text{ВХ}}$) выходное напряжение изменится на гораздо меньшую величину $\Delta U_{\text{ВЫХ}}$.

Для определения основных параметров такого стабилизатора построим его эквивалентную схему, введя во входную цепь источник напряжения, соответствующий изменению входного напряжения $\Delta U_{\text{ВХ}}$, и заменяя стабилитрон его эквивалентной схемой (рис. 4.22).

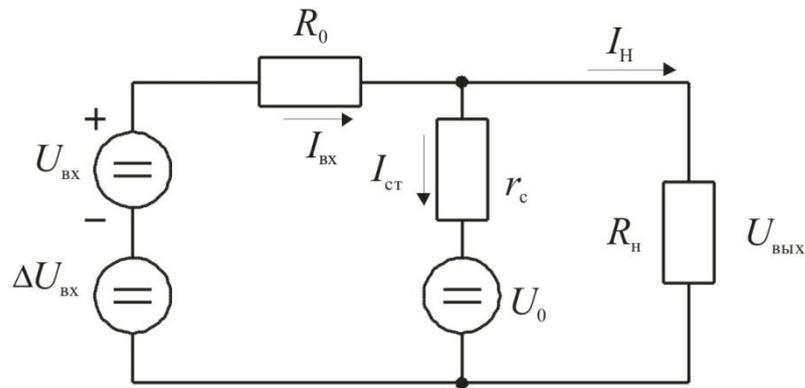


Рис. 4.22. Эквивалентная схема параметрического стабилизатора

Для этой схемы $R_{\text{ВЫХ}} = r_c \parallel R_0 \approx r_c$, поскольку $R_0 \gg r_c$,

$$\eta_{\text{СТ}} = \frac{U_{\text{ВЫХ}} I_{\text{Н}}}{U_{\text{ВХ}} I_{\text{ВХ}}} = \frac{U_{\text{ВЫХ}} I_{\text{Н}}}{U_{\text{ВХ}} (I_{\text{Н}} + I_{\text{СТ}})}, \quad (4.13)$$

$$K_{\text{СТ}} = (\Delta U_{\text{ВХ}} / U_{\text{ВХ}}) / (\Delta U_{\text{ВЫХ}} / U_{\text{ВЫХ}}). \quad (4.14)$$

Задав величину $\Delta U_{\text{ВХ}}$, определим соответствующую величину $\Delta U_{\text{ВЫХ}}$:

$$\Delta U_{\text{ВЫХ}} = U_{\text{ВХ}} \frac{r_c \parallel R_{\text{Н}}}{r_c \parallel R_{\text{Н}} + R_0} \approx \Delta U_{\text{ВХ}} \frac{r_c}{r_c + R_0}, \quad (4.15)$$

поскольку $r_c \ll R_{\text{Н}}$. Отсюда

$$K_{\text{СТ}} \approx \frac{U_{\text{ВЫХ}}}{U_{\text{ВХ}}} \frac{r_c + R_0}{r_c}.$$

Как правило, параметрические стабилизаторы используются при токах нагрузки до десятков миллиампер или как источники опорного напряжения в компенсационных стабилизаторах напря-

жения, которые выполняются как замкнутые схемы автоматического регулирования.

Структурная схема типового последовательного компенсационного стабилизатора приведена на рис. 4.23. В таком стабилизаторе используются: источник опорного напряжения (ИОН), сравнивающий и усиливающий элемент (СУЭ) и регулирующий элемент (РЭ).

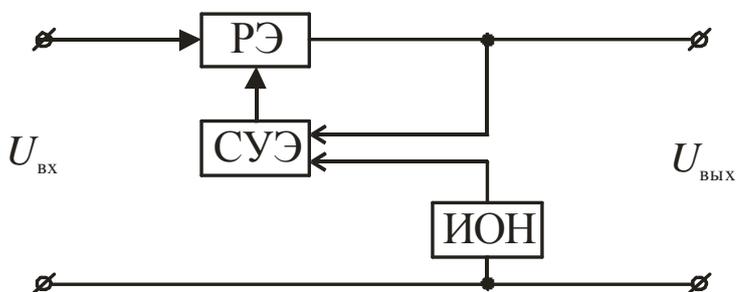


Рис. 4.23. Структурная схема последовательного компенсационного преобразователя

Напряжение на выходе стабилизатора (или часть этого напряжения) постоянно сравнивается с эталонным напряжением, вырабатываемым ИОН. В зависимости от результатов сравнения СУЭ вырабатывает управляющий сигнал для РЭ, изменяя его режим работы так, что $U_{\text{ВЫХ}}$ остается практически постоянным.

Базовая схема линейного (непрерывного) компенсационного стабилизатора напряжения на операционном усилителе приведена на рис. 4.24.

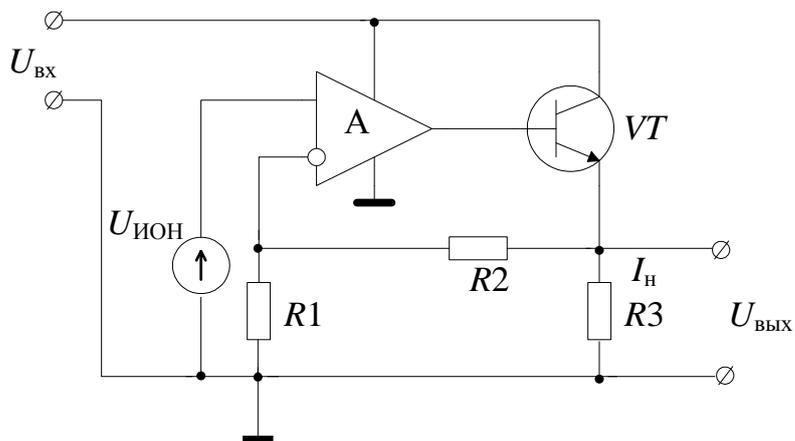


Рис. 4.24. Базовая схема линейного стабилизатора напряжения

В этой схеме напряжения от источника опорного напряжения $U_{\text{ИОН}}$ подается на неинвертирующий вход операционного усилителя $A1$, охваченного отрицательной обратной связью через резистор $R2$. Регулирующий элемент выполнен на транзисторе VT , включенном последовательно с нагрузкой (сопротивление $R3$).

Работает схема следующим образом.

Пусть, например, из-за уменьшения сопротивления нагрузки или входного нерегулируемого напряжения $U_{\text{ВХ}}$ выходное напряжение стабилизатора $U_{\text{ВЫХ}}$ уменьшилось. При этом на входе операционного усилителя появится рассогласование (ошибка) между напряжением, задаваемым $U_{\text{ИОН}}$, и выходным напряжением, задаваемым делителем $R1, R2$:

$$\Delta U = U_{\text{ИОН}} - U_{\text{ВЫХ}} \frac{R_1}{R_1 + R_2}. \quad (4.16)$$

При уменьшении выходного напряжения положительная разность ΔU усиливается усилителем, что приводит к увеличению тока базы, а следовательно, и тока эмиттера транзистора VT . При этом ток нагрузки $I_{\text{Н}}$ через $R3$ возрастает до значения, задаваемого $U_{\text{ИОН}}$. Для идеального ОУ

$$U_{\text{ВЫХ}} = U_{\text{ИОН}} \left(1 + \frac{R_1}{R_2} \right).$$

Аналогично схеме, приведенной на рис. 4.24, строятся промышленные интегральные стабилизаторы типа MA77G1, LM310, TRS70151 и др., предназначенные в основном для стабилизации положительных напряжений относительно общей точки («земли»). Для случаев, когда требуется два симметричных напряжения питания относительно «земли», выпускаются микросхемы, содержащие два стабилизатора, например, NE5554 (отечественный аналог КР142ЕН6). Упрощенная схема двухполярного стабилизатора и типовая схема его включения приведены на рис. 4.25.

Операционный усилитель $A2$ создает независимый накал отрицательного питания, управляя транзистором $VT2$ так, что выполняется соотношение

$$-U_{\text{ВЫХ}} \frac{R_1}{R_1 + R_3} = -U_{\text{ИОН}} \cdot$$

Операционный усилитель $A1$ управляет транзистором $VT1$ так, что в точке A потенциал практически равен нулю. Тогда, если выбрать $R_2=R_4$, положительное и отрицательное выходные напряжения будут равны. Подключая дополнительные резисторы к клеммам «баланс» и «подстройка», можно скорректировать баланс выходных напряжений и управлять их величиной.

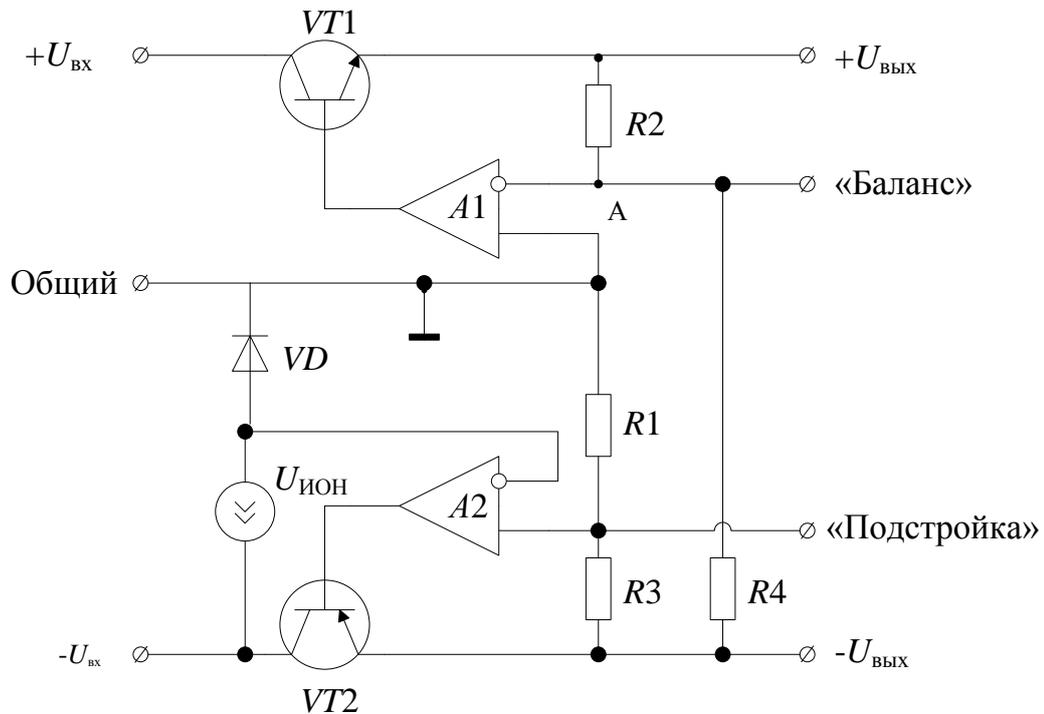


Рис. 4.25. Схема двухполярного стабилизатора и способ его подключения

Вариант подключения стабилизатора к выпрямителю $VD1...VD4$ с понижающим трансформатором T показан на рис. 4.26. Емкости $C1...C4$ играют роль сглаживающих фильтров.

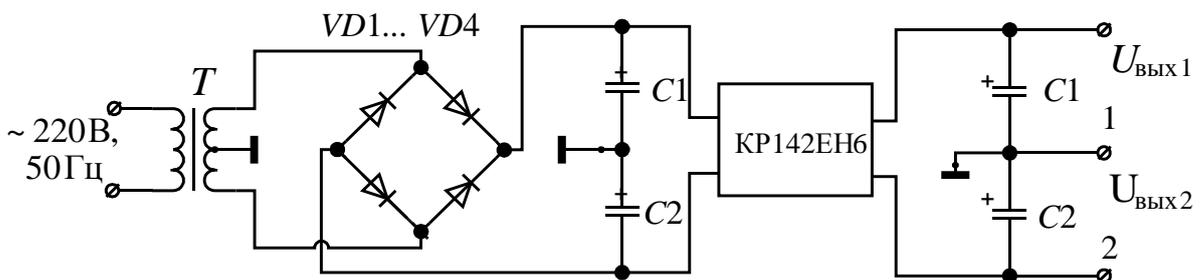


Рис. 4.26. Вариант подключения стабилизатора к выпрямителю

Для нормальной работы стабилизаторов, построенных по схеме рис. 4.26, необходимо, чтобы перепад между входным и выходным напряжением выбирался около 3 В, что не всегда приемлемо, особенно для батарейных источников питания. В этих случаях рекомендуется использовать стабилизаторы с малым падением напряжения (МПН) (в западной литературе – LDO). Этот эффект достигается использованием в качестве силовых регуляторов МОП-транзисторов, включаемых по схеме с общим истоком.

Некоторые стабилизаторы снабжаются дополнительным выводом, через который осуществляется управление их включением-выключением, что позволяет строить более экономичные схемы питания.

Учитывая, что стабилизаторы содержат активные элементы, охватываемые обратными связями, в некоторых условиях создаются условия их самовозбуждения. Для устранения этого явления используют корректирующие конденсаторы.

Рассмотрим несколько типовых схем включения отечественных стабилизаторов напряжения (рис. 4.27). Вариант стабилизатора с регулируемым выходным напряжением показан на рис. 4.27, а. Конденсаторы $C1$ и $C2$ повышают устойчивость работы схемы.

Для того чтобы стабилизатор сделать более мощным, можно использовать дополнительный мощный транзистор, включив его так, как показано на рис. 4.27, б. По существу, транзистор $VT1$ вместе с внутренним транзистором стабилизатора образуют составной транзистор.

Ряд фирм выпускает стабилизаторы с защитой от перегрузки путем подключения внешнего резистора (например, микросхема ADP3310).

Защиту от короткого замыкания можно выполнить и с помощью внешних элементов, например, как показано на рис. 4.27, в. В этой схеме при чрезмерном токе через основной транзистор $VT1$ открывается транзистор $VT2$, организуя отвод тока из базы $VT1$, закрывая его.

Расчет данной схемы производится по следующим формулам:

$$R_2 = 0,8 / I_{к.з};$$

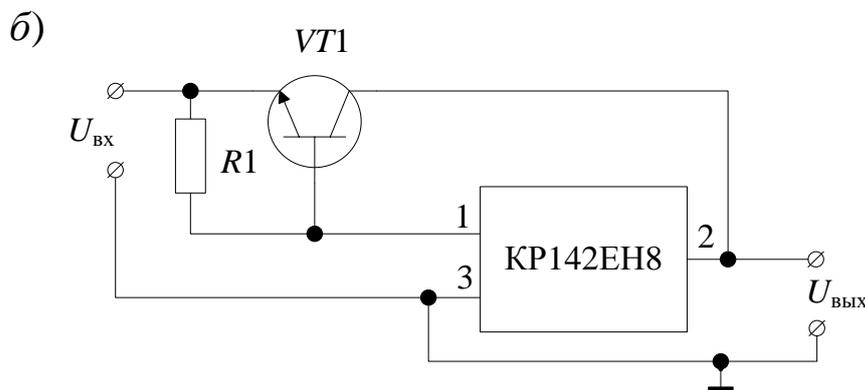
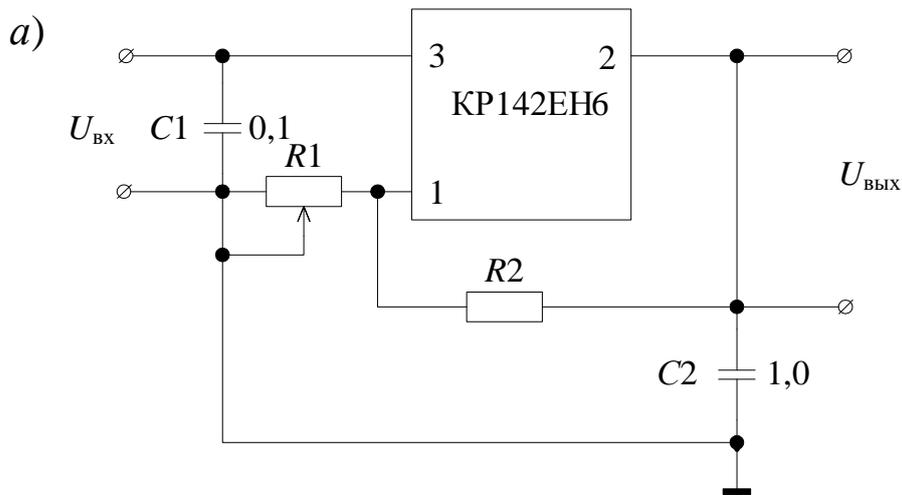
$$R_1 = (0,8\beta) / [I_{ст\ max} (\beta + 1) - I_{вых\ max}],$$

где $I_{к.з}$ – максимально допустимый ток короткого замыкания;

β – коэффициент усиления тока транзистора VT1;

$I_{ст\ max}$ – максимальный выходной ток микросхемы стабилизатора;

$I_{вых\ max}$ – максимальный выходной ток всей схемы.



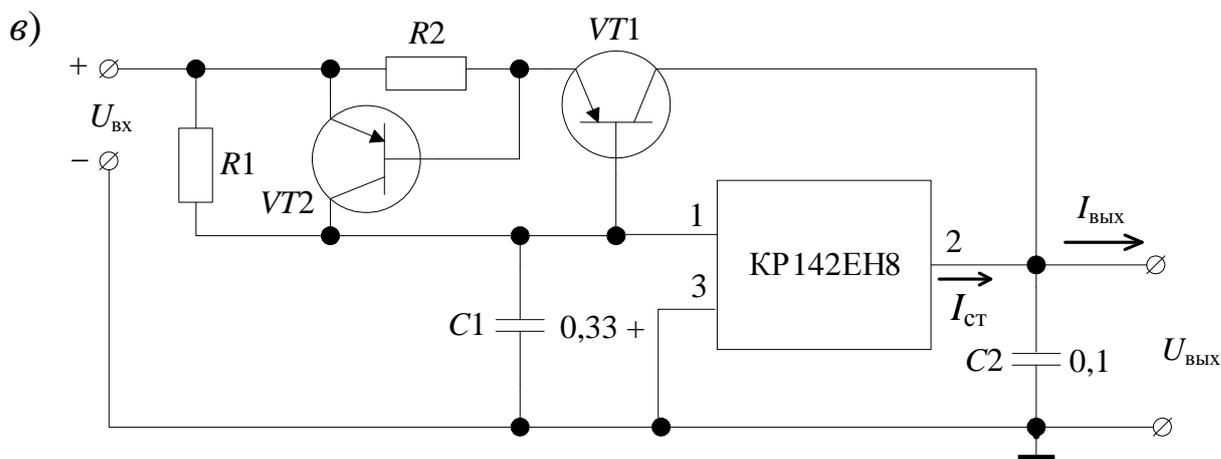


Рис. 4.27. Типовые схемы включения стабилизатора напряжения

Используя интегральные стабилизаторы, легко реализуются схемы источников стабильного тока (рис. 4.28).

В этой схеме сопротивление резистора определяется из выражения

$$R_1 = (U_{\text{ВЫХ. НОМ}} / I_{\text{ВЫХ}}).$$

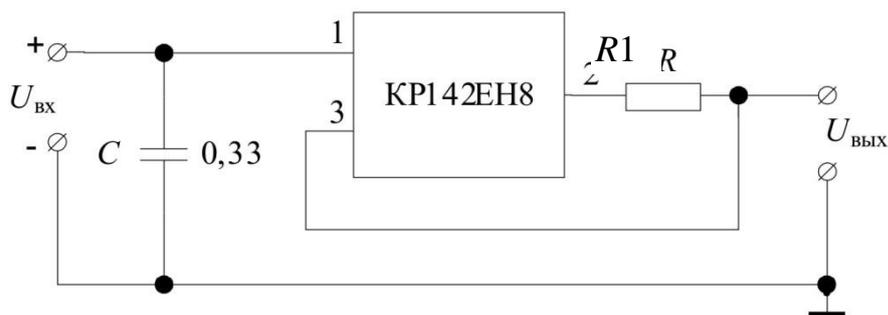


Рис. 4.28. Схема источника стабильного тока

Как было отмечено выше, источники вторичного электропитания компенсационного тока требуют наличия в своем составе источников опорного напряжения, которые широко применяются также в пороговых устройствах цифроаналоговых и аналогово-цифровых преобразователей, а также используются как эталонные меры в других электронных устройствах.

Простейшее ИОН получают на стабилизаторах, включаемых по схеме, приведенной на рис. 4.18. К существенным недостаткам этой схемы относятся его высокое выходное сопротивление и

большой разброс напряжений стабилизации, даже у высокоточных стабилитронов.

Существенно увеличить коэффициент стабилизации можно, заменив резистор источником стабильного тока, выполненным, например, на полевом транзисторе (рис. 4.29).

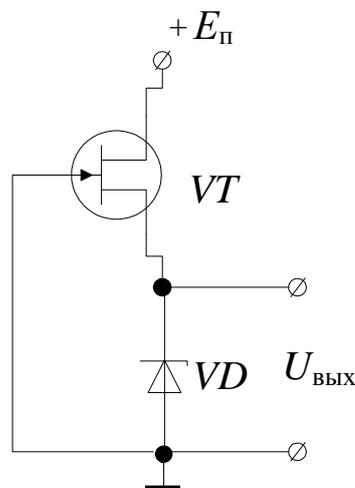


Рис. 4.29. Структурная электрическая схема ИОН с полевым транзистором

Хорошими характеристиками обладают ИОН, выполняемые по компенсационным схемам на операционных усилителях (рис. 4.30). По такой схеме построен интегральный ИОН типа AD586. Его выходное напряжение определяется из выражения $U_{\text{ВЫХ}} = U_{\text{СТ}}(1 + R_2/R_3)$ и не может быть меньше напряжения на стабилитроне. Путем подгонки соотношения R_2/R_3 можно достичь высокой точности установки опорного напряжения. Коэффициент стабилизации этой схемы определяется в основном коэффициентом подавления нестабильности питания операционного усилителя.

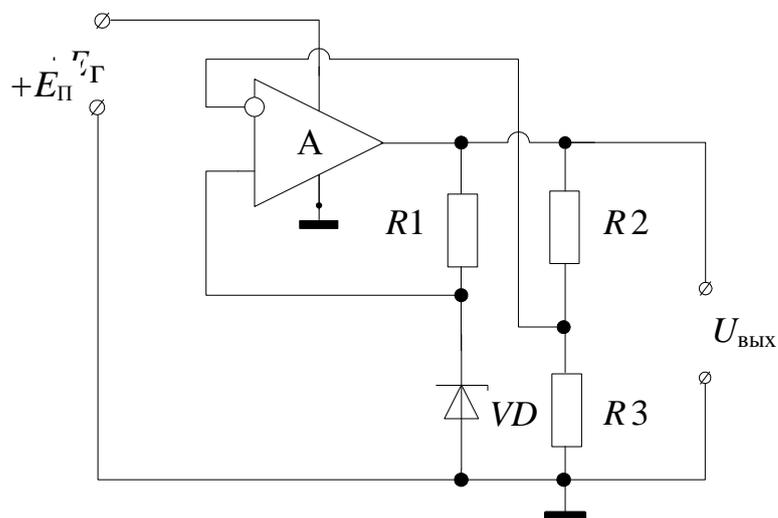


Рис. 4.30. Схема ИОН, выполненного по компенсационной схеме на операционном усилителе

Одним из основных недостатков приведенных схем является то, что они имеют достаточно большие температурные коэффициенты напряжения (ТКН). Для микросхем, питающихся от низких напряжений (менее 3 В), ТКН составляет порядка 10^{-3} K^{-1} . Для ИОН, собираемых по схеме 4.30, такое значение недопустимо велико.

Лучшими характеристиками обладают ИОН, в которых транзисторы с отрицательным ТКН включают так, чтобы их напряжение «база – эмиттер» суммировалось с напряжением, имеющим положительный температурный коэффициент. Практически это выполняется при вычитании напряжений «база – эмиттер» двух транзисторов, которые работают при разных коллекторных токах. ИОН такого типа относят к классу схем, работающих на напряжении запрещенной зоны.

В зависимости от того, как включен регулируемый элемент (транзистор) относительно нагрузки, различают последовательные и параллельные ИОН.

В качестве примера на рис. 4.31, а приведена схема параллельного ИОН типа 142ЕН19, в которой транзисторы $VT1$ и $VT2$ включены по схеме вычитания их напряжений «база – эмиттер», а транзистор $VT3$ – регулирующий элемент, управляемый со стороны операционного усилителя А.

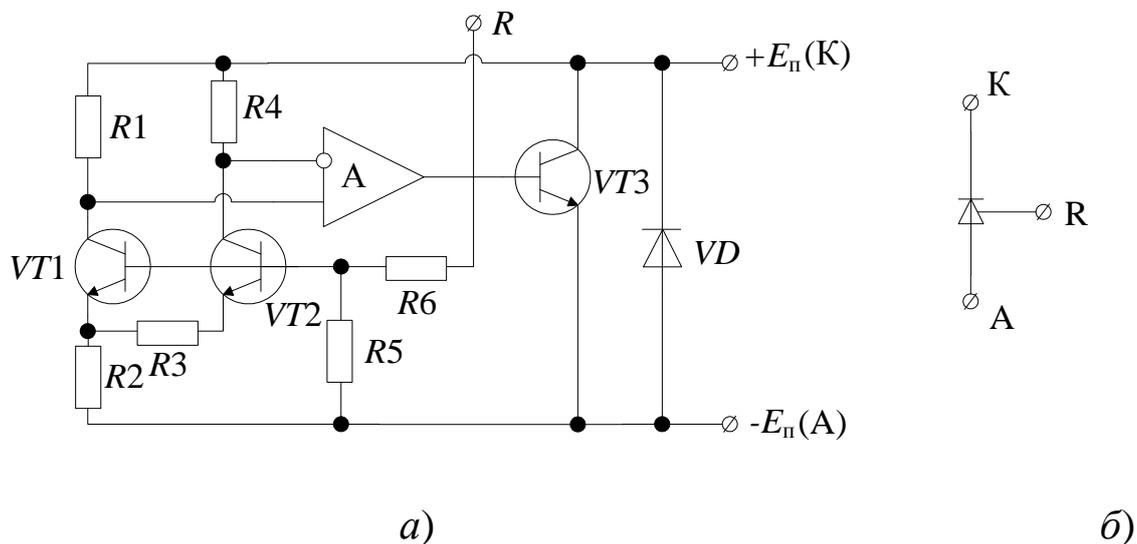


Рис. 4.31. Схема ИОН на напряжении запрещенной зоны с параллельным регулирующим элементом

С помощью вывода R и резистора $R6$ осуществляется регулировка выходного напряжения. Если вывод R соединить с катодом (К), то на выходе микросхем типа TL431, 142ЕН19 будет стабильное напряжение 2,5 В. Если между выводом R и катодом подключить дополнительный резистор, то на выходе получаем более высокое опорное напряжение. На рис. 4.31, б приведено условное обозначение трехвыводного ИОН.

Следует иметь в виду, что при некоторых режимах работы ИОН может потерять устойчивость. Для этого в соответствии с паспортом к ИОН подключают корректирующие конденсаторы.