

УДК 681.3.049.77

Составители: И.Е. Чернецкая, В.И. Иванов

Рецензент

Кандидат технических наук *Халин Ю.А.*

Триггеры с динамическим управлением: методические указания по выполнению лабораторной работы для студентов направления подготовки 09.03.01 / Юго-Зап.гос.ун-т; сост.: И.Е. Чернецкая, В.И. Иванов. – Курск, 2021. – 12 с.: Библиогр. 12с.

Содержат материал, необходимый для формирования у студентов знаний о логике работы синхронного триггера с динамическим управлением записью; навыков в проектировании, сборке, наладке и экспериментальном исследовании заданного типа триггера.

Предназначены для студентов направления подготовки 09.03.01 очной и заочной форм обучения.

Текст печатается в авторской редакции

Подписано в печать 15.01.21 . Формат 60*84 1/16.
Усл. печ.л. 0,71 . Уч.-изд.л. 0,63. Тираж 50 экз. Заказ 225 Бесплатно.
Юго-Западный государственный университет
305040, г. Курск, ул. 50 лет Октября, 94.

СОДЕРЖАНИЕ

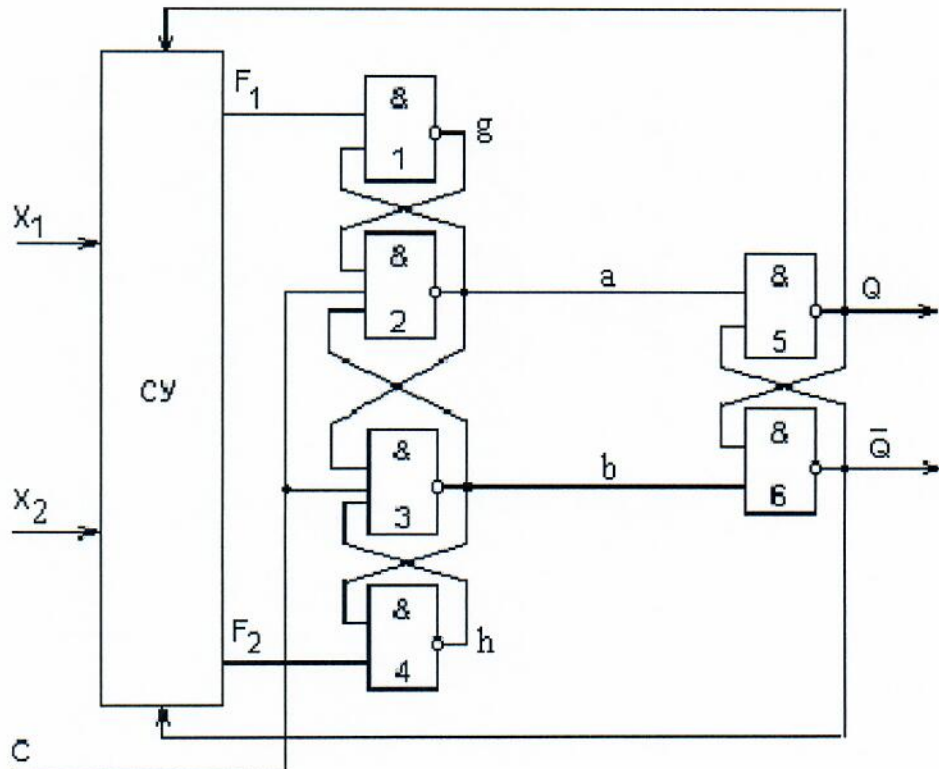
1 Цель работы	4
2 Теоретические сведения и методика проектирования	4
3 Подготовка к выполнению работы	6
4 Порядок выполнения работы	9
5 Контрольные вопросы	12
6 Содержание отчета	12
Библиографический список	12

1 Цель работы

Изучить логику работы синхронного триггера с динамическим управлением записью; получить навыки в проектировании, сборке, наладке и экспериментальном исследовании заданного типа триггера.

2 Теоретические сведения и методика проектирования

На практике для построения синхронных триггеров с динамическим управлением используется устройство внутренней задержки на основе схемы “трех триггеров”, представленной на рисунке 1.



Рисунке 1 – Схема триггера с динамическим управлением

Рассмотрим функционирование базового триггера, выполненного на вентилях 1...6. Элементы 1...4 образуют схему управления, а элементы 5 и 6 составляют запоминающий элемент. Переход триггера в новое состояние в этой схеме происходит по положительному фронту тактирующего импульса в соответствии с

входными сигналами на информационных входах F_1 и F_2 . Вентили 1 и 4 выполняют функцию инверторов информационных сигналов.

При $C = 0$ на выходах вентилях 2 и 3 (шины a и b) присутствует сигнал логической 1, и триггер на элементах 5 и 6 не изменяет своего состояния при любых сигналах на входах F_1 и F_2 .

Для записи в триггер состояния $Q = 1$ необходимо подать на информационные входы комбинацию $F_1 = 0$, $F_2 = 1$. Тогда на выходе вентиля 1 появится сигнал $g = 1$, который при $C = 1$ обеспечивает на выходе вентиля 2 сигнал $a = 0$, устанавливающий основной триггер (вентили 5 и 6) в единичное состояние и подтверждающий единичный сигнал на выходе g вентиля 1.

После этого сигналы F_1 и F_2 могут изменять свое значение, но это не повлияет на состояние основного триггера до тех пор, пока не осуществится очередной переход сигнала C из 0 в 1.

Для записи в триггер состояния $Q = 0$ необходимо подать на информационные входы комбинацию $F_1 = 1$, $F_2 = 0$. Тогда на выходе вентиля 4 появится сигнал $h = 1$, который при $C = 1$ обеспечивает на выходе вентиля 3 сигнал $b = 0$, устанавливающий основной триггер (вентили 5 и 6) в нулевое состояние и подтверждающий единичный сигнал на выходе h вентиля 4.

Если на обоих информационных входах установлены сигналы $F_1 = 1$, $F_2 = 1$, то на выходах g и h вентилях 1 и 4 будут сигналы нулевого уровня, и при $C = 1$ не появятся ни $a = 0$, ни $b = 0$, что обеспечивает режим хранения старого состояния. Комбинация входных сигналов $F_1 = 0$, $F_2 = 0$ не допустима, так как произойдет непредсказуемое переключение триггера.

Таким образом, логика работы этой схемы соответствует функционированию триггера RS – типа с инверсными информационными входами.

Особенность и достоинство триггера с динамическим управлением состоит в том, что он допускает изменение информационных сигналов без появления ошибок при обоих уровнях тактового сигнала (нулевом и единичном), а активным, то есть обеспечивающим переключение, тактовый сигнал является лишь в момент перепада (фронта). Таким образом, в триггер записываются данные, поданные на информационные входы F_1 и F_2 в момент активного фронта синхросигнала. Однако вследствие конечного быстродействия элементов схемы интервал времени, в течение которого триггер чувствителен к изменениям

информационных сигналов, имеет ненулевую длительность. Для приведенной схемы необходимо условие постоянства информационных сигналов до прихода синхроимпульса на интервале, равном задержке переключения логического элемента 1 (или 4), и интервале, равном задержке переключения логического элемента 2 (или 3), после чего схема зафиксирует входные данные с помощью сигналов a или b .

На основе рассмотренной схемы “трех триггеров” можно построить триггер с любой логикой работы. Проектирование произвольной триггерной структуры на основе схемы “трех триггеров” заключается в синтезе схемы управления.

Процедура проектирования схемы управления осуществляется в следующей последовательности:

1. Определение значений F_1 и F_2 для реализации заданной последовательности переходов.

2. Построение таблицы переходов.

3. Синтез и минимизация функций F_1 и F_2 .

4. Приведение функций F_1 и F_2 в заданный логический базис.

На первом этапе определяют, при каких значениях F_1 и F_2 запоминающий элемент (вентили 5 и 6) осуществляет переход из одного состояния в другое. Затем строят полную таблицу переходов заданного триггера с учетом структуры и типа логических элементов. На основании определенного ранее порядка переходов запоминающего элемента заполняют в этой таблице графы для F_1 и F_2 , анализируя переходы из Q^t в Q^{t+1} в каждой строке таблицы. С помощью карт Карно (диаграмм Вейча) находят минимальную форму функций F_1 и F_2 , приводят полученные функции к виду, удобному для реализации на элементах И-НЕ. После этого производится построение общей схемы триггера.

3 Подготовка к выполнению работы

Разработать комбинационную схему управления, обеспечивающую переключения триггера согласно заданию. Варианты заданий приведены в таблице 1.

Таблица 1 – Варианты заданий

X1	X2	Значения выхода для соответствующего варианта													
		1	2	3	4	5	6	7	8	9	10	11	12	13	14
0	0	0	1	0	1	\overline{Q}^t	x	0	Q^t	Q^t	1	Q^t	x	1	Q^t
0	1	1	0	Q^t	0	x	1	x	1	\overline{Q}^t	Q^t	1	Q^t	0	x
1	0	\overline{Q}^t	0	\overline{Q}^t	\overline{Q}^t	1	0	1	\overline{Q}^t	1	\overline{Q}^t	x	0	\overline{Q}^t	1
1	1	0	\overline{Q}^t	0	x	0	\overline{Q}^t	\overline{Q}^t	0	0	1	\overline{Q}^t	\overline{Q}^t	1	\overline{Q}^t

Продолжение таблицы 1

X1	X2	Значения выхода для соответствующего варианта													
		15	16	17	18	19	20	21	22	23	24	25	26	27	28
0	0	1	\overline{Q}^t	1	0	1	1	0	0	1	0	x	\overline{Q}^t	Q^t	\overline{Q}^t
0	1	\overline{Q}^t	0	\overline{Q}^t	\overline{Q}^t	\overline{Q}^t	\overline{Q}^t	\overline{Q}^t	\overline{Q}^t	x	1	0	0	x	1
1	0	Q^t	1	Q^t	Q^t	0	0	Q^t	1	0	0	1	1	\overline{Q}^t	Q^t
1	1	1	x	x	0	\overline{Q}^t	0	x	x	\overline{Q}^t	\overline{Q}^t	\overline{Q}^t	x	1	0

Пусть требуется реализовать триггер, работа которого описывается таблице 2.

Таблица 2 – Таблица переходов триггера

Входные сигналы в момент t		Новое состояние триггера в момент $t+1$
X_1	X_2	Q^{t+1}
0	0	0
0	1	\overline{Q}^t
1	0	1
1	1	x

В соответствии с описанной ранее методикой проведем синтез схемы управления триггером.

1. Определим, при каких значениях функций F_1 и F_2 запоминающий элемент осуществляет переходы из одного

состояния в другое. Так как в схеме в качестве запоминающего элемента используется RS -триггер на элементах И-НЕ, его порядок переходов имеет следующий вид:

- из 0 в 0 при $F_1 = 1; F_2 = *$;
- из 0 в 1 при $F_1 = 0; F_2 = 1$;
- из 1 в 0 при $F_1 = 1; F_2 = 0$;
- из 1 в 1 при $F_1 = *; F_2 = 1$.

Переключение триггера из одного состояния в другое происходит при подаче на вход C положительного фронта синхросигнала.

2. Построим полную таблицу переходов триггера (см. таблицу 3).

Таблица 3

		t		$t+1$	
X_1	X_2	Q^t	Q^{t+1}	F_1	F_2
0	0	0	0	1	x
0	0	1	0	1	0
0	1	0	1	0	1
0	1	1	0	1	0
1	0	0	1	0	1
1	0	1	1	x	1
1	1	0	x	x	x
1	1	1	x	x	x

Столбцы F_1 и F_2 заполняются на основе полученного ранее порядка переходов триггера из одного состояния в другое.

3. Заполняем диаграммы Вейча для функций F_1 и F_2 (см. рисунок 2).

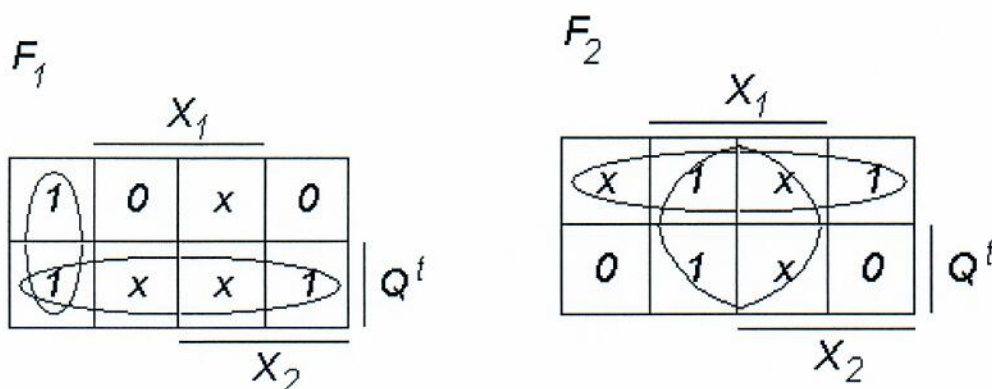


Рисунок 2 – Диаграммы Вейча для функций F_1 и F_2

3. С помощью диаграмм Вейча находим минимальную форму функций F_1 и F_2 :

$$F_1 = Q^t \vee \bar{X}_1 \bar{X}_2; \quad F_2 = \bar{Q}^t \vee X_1.$$

4. Приводим полученные функции к виду, удобному для реализации на элементах И-НЕ:

$$F_1 = \overline{\bar{Q}^t \& \bar{X}_1 \bar{X}_2}; \quad F_2 = \overline{Q^t \& X_1}.$$

5. В соответствии с полученными уравнениями для функций F_1 и F_2 строим схему триггера (см. рисунок 3).

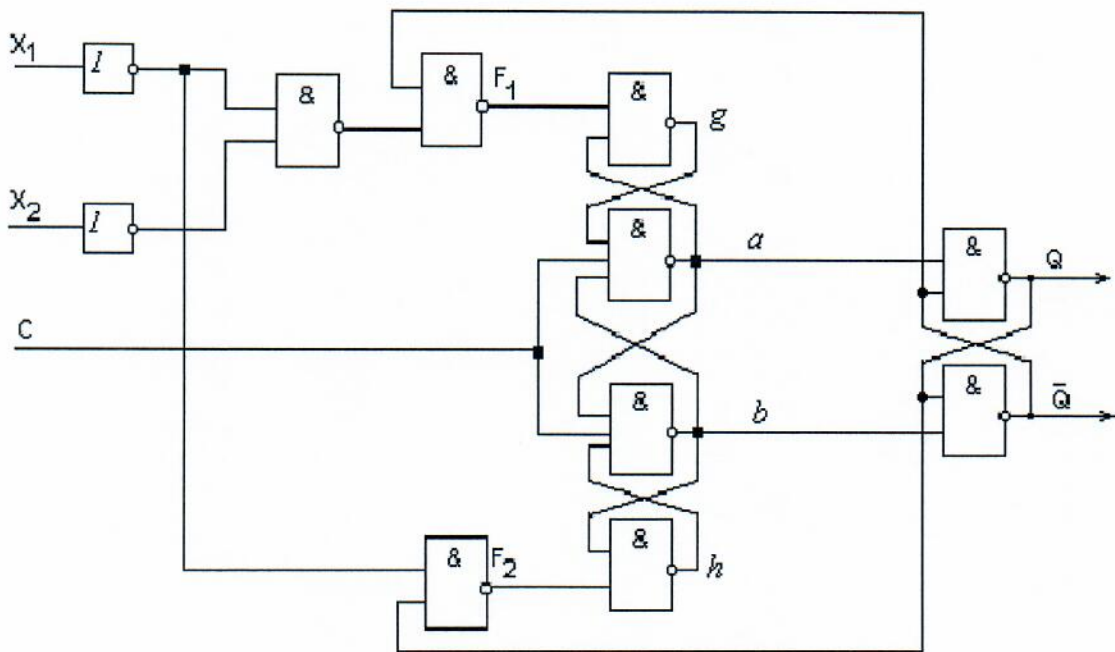


Рисунок 3 – Схема триггера на элементах И-НЕ

4 Порядок выполнения работы

Собрать на рабочем поле программы электронного моделирования **Electronics Workbench** схему для исследования триггера (см. рисунок 4). Комбинации входных сигналов X_1 и X_2 генерирует двухразрядный двоичный счетчик на триггерах типа JK с прямыми асинхронными входами и инверсным синхровходом из магазина **Digital**. В свойствах триггера установить библиотеку **t1l** и модель **LS** (ТТЛШ). Установить частоту тактовых импульсов 1 МГц.

Временные диаграммы в исследуемом триггере зависят от порядка чередования комбинаций сигналов X_1 и X_2 . Для определенности выбираем цикл из четырех тактов, в котором переменная X_1 ведет себя как старший разряд, а X_2 – как младший разряд двоичного кода, вырабатываемого счетчиком. Счетчик переключается по отрицательным фронтам тактовых импульсов.

Все логические элементы, используемые в схеме, выбрать из библиотеки **t1l**, модели **LS** (ТТЛШ).

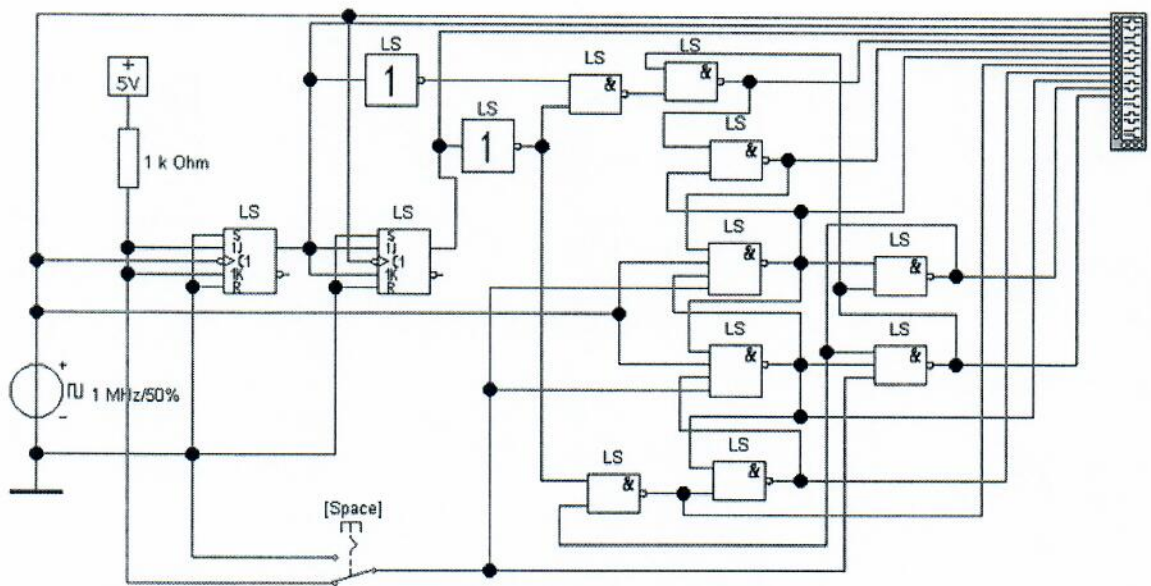


Рисунок 4 – Схема для исследования триггера с динамическим управлением

Ключ **Switch** из магазина **Basic**, управляемый клавишей **Space** (**Пробел**), необходим для принудительного сброса триггера в нулевое состояние перед началом моделирования. Для подключения этого ключа к схеме у некоторых элементов потребовались дополнительные входы.

Исследование функционирования триггера производится в динамическом режиме с помощью логического анализатора.

Выполнить следующие установки в блоке **Clock Set...** на панели анализатора:

Clock Mode – **Internal** (задает внутренний режим запуска от самих исследуемых сигналов);

Internal clock rate – 10 МГц (частота тактовых импульсов);

Threshold voltage (V) – 1,3 (порог срабатывания анализатора).

Остальные установки оставить по умолчанию и нажать кнопку **Accept**.

Запустить программу моделирования и дважды нажать клавишу **Space (Пробел)**, подключив на короткое время входы триггера к общей шине. Когда на экране анализатора заполнятся диаграммы напряжений, остановить процесс моделирования кнопкой **Pause**. Выбрать подходящий масштаб по оси времени с помощью установки **Clocks per division**, так чтобы на развертке укладывался полный цикл работы преобразователя.

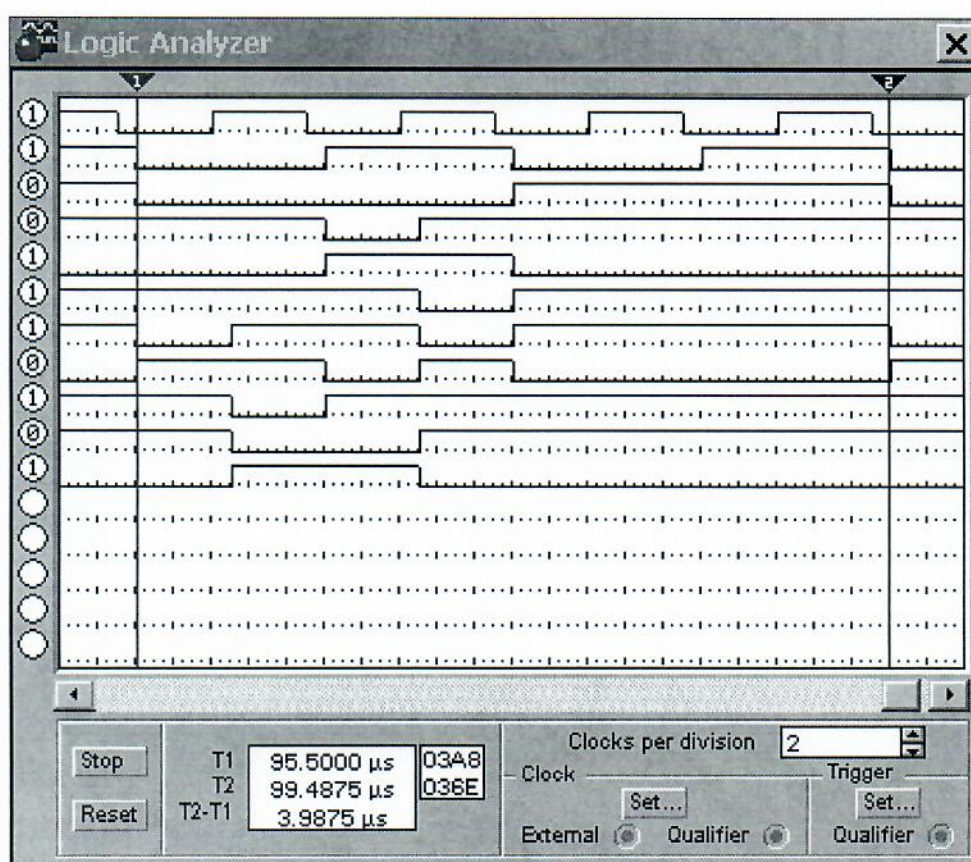


Рисунок 5 – Временные диаграммы в триггере:

1 – синхроимпульсы; 2 – сигнал X_2 ; 3 – сигнал X_1 ; 4 – функция F_1 ; 5 – выход g ; 6 – выход a ; 7 – функция F_2 ; 8 – выход h ; 9 – выход b ; 10 – прямой выход Q ; 11 – инверсный выход \bar{Q}

Зарисовать для отчета временные диаграммы сигналов во всех точках схемы триггера. Пример диаграмм показан на рисунке 5.

5 Контрольные вопросы

1. В чем заключается принцип динамического управления записью информации в триггер?
2. Каким образом происходит запоминание данных на информационных входах базового триггера на основе схемы “трех триггеров”, поступивших перед приходом активного фронта синхроимпульса?
3. Какую функцию выполняют сигналы a и b в базовой схеме “трех триггеров”?
4. Каково назначение дополнительной комбинационной схемы управления базовым триггером?
5. Какими цепями схемы определяется минимальное время предустановки сигналов на информационных входах $X1$ и $X2$ до прихода активного фронта синхроимпульса?

6 Содержание отчета

Отчет должен содержать:

- 1) титульный лист;
- 2) наименование работы и цель исследований;
- 3) результаты разработки схемы управления триггером (таблица переходов триггера, синтез и минимизация функций F_1 и F_2 , схема триггера в целом);
- 4) результаты исследования работы триггера в динамическом режиме (временные диаграммы входных и выходных сигналов и напряжений в других контрольных точках схемы).

Библиографический список

1. Угрюмов Е.П. Цифровая схемотехника: Учебное пособие. – СПб.: БХВ-Петербург, 2001. – 528 с.
2. Угрюмов Е.П. Проектирование элементов и узлов ЭВМ: Учеб. пособие для вузов. – М.: Высш. шк., 1987. – 318 с.
3. Иванов В.И. Проектирование цифровых устройств: учебное пособие / В.И. Иванов, В.С. Титов, М.В. Бобырь, А.С. Ястребов; Юго-Зап. гос. ун-т. Курск, 2011. 100 с.