

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Локтионова Оксана Геннадьевна
Должность: проректор по учебной работе
Дата подписания: 28.01.2021 17:57:10
Уникальный программный ключ:
0b817ca911e6668abb13a5d426d39e5f1c11eabbf73e943df4a4851fda56a089

МИНОБРНАУКИ РОССИИ
Федеральное государственное бюджетное
образовательное учреждение высшего образования
Юго-Западный государственный университет
(ЮЗГУ)
Кафедра вычислительной техники

УТВЕРЖДАЮ
Проректор по учебной работе
О.Г. Локтионова
2017 г.



Проектирование бортовых приборных комплексов
Методические рекомендации по выполнению лабораторных работ
№1-4 по курсу
«Проектирование бортовых приборных комплексов»
для студентов направления подготовки 09.03.01

Курск 2017

УДК 621.(076.1)

Составители: С.А. Дюбрюкс

Рецензент

Кандидат технических наук, доцент Ю.А. Халин

Проектирование бортовых приборных комплексов: методические рекомендации по выполнению лабораторных работ №1-4 по дисциплине «Проектирование бортовых приборных комплексов» / Юго-Зап. гос. ун-т; сост.: С.А. Дюбрюкс.- Курск, 2017. 62 с.: ил. 6.

Методические рекомендации содержат основные указания по работе в среде HyperLinX, примеры её использования для визуального анализа цепей, выявления факторов ухудшения электромагнитной совместимости, автоматического согласования цепей при помощи подбора способа согласования и номиналов согласующих элементов, и других процедур предтопологического анализа схемотехнических решений. Использование данных рекомендаций и предложенных способов уменьшения ЭМС способствует более быстрому и качественному проектированию элементов и узлов комплексов бортового оборудования.

Предназначены для студентов направления подготовки 09.03.01 очной и заочной форм обучения «Информатика и вычислительная техника».

Текст печатается в авторской редакции

Подписано в печать 10.11.17. Формат 60x84 1/16.

Усл. печ. л. Уч. – изд.л. Тираж 30 экз. Заказ ¹⁸⁴⁸ Бесплатно.

Юго-Западный государственный университет

305040, Курск, ул. 50 лет Октября, 94.

Содержание

| | |
|----------------------------------|----|
| Введение | 4 |
| Цель работы | 5 |
| Основные теоретические сведения. | 6 |
| Лабораторная работа №1 | 12 |
| Лабораторная работа №2 | 21 |
| Лабораторная работа №3 | 33 |
| Лабораторная работа №4 | 52 |
| Оформление отчёта | 61 |
| Литература | 62 |

Введение

В настоящее время выполнение требований к электромагнитной совместимости (ЭМС) узлов и комплексов бортового оборудования является необходимым фактором для успешного прохождения сертификационных испытаний и получения разрешения (литеры) на их серийную поставку. Испытания на ЭМС проходят после климатических и механических испытаний, и несоблюдение норм влечёт за собой доработку изделий (до полного перепроектирования и изготовления), а также повторение всего цикла испытаний.

Данные методические рекомендации содержат основные указания по проектированию с учётом правил соблюдения ЭМС с помощью среды HyperLinx. Данная среда позволяет автоматически осуществлять поиск возможных проблем ЭМС, предлагая ряд автоматизированных средств для их минимизации.

В методических указаниях рассмотрены вопросы уменьшения отражений сигналов, звона в цепях и наводок путём подбора способов согласования цепей. Данные методы не способны решить всех вопросов, касающихся ЭМС, но позволяют предугадать многие проблемы на стадии проектирования и ускорить его.

Цель работы: приобретение навыков проектирования узлов бортовой аппаратуры с учётом норм ЭМС в автоматизированной среде проектирования HyperLinx.

Выполнению работы предшествует опрос по теории работы и устное собеседование по методике ее выполнения.

Каждая работа оформляется студентом в виде отчета, который обязательно включает раздел, где анализируется и объясняется вся полученная информация.

Итогом работы является ее защита. Защита проводится устно, но обязательно индивидуально.

Основные теоретические сведения.

Каждый источник генерирует помехи, а каждый рецептор воспринимает их по трем основным каналам: через антенну (для радиотехнических устройств), через провода питания и линии связи и за счет излучения через корпус аппаратуры. Каждый из трех каналов распространения помех может быть образован двумя различными типами токов: асимметричным и симметричным. Эти режимы требуют различных методов и компонентов для подавления помех (рис. 1).



Рисунок 1 – Помехи, образованные симметричным и асимметричным типами токов.

Асимметричный режим: часто для его обозначения применяют термин "синфазный сигнал". Этот тип интерференции образован токами помех, циркулирующими в проводнике (или дорожке) печатной платы (РСВ), в части оборудования с возвратом через контур заземления (пример: ток на внешней стороне экрана сигнальных проводов).

Симметричный режим: часто для его обозначения применяют термин "дифференциальный режим", этот тип интерференции образован токами помех, текущими через фазовые (или сигнальные) провода с возвратом через нейтральный провод или "сигнальную" землю. Он не имеет никакой связи с контуром заземления (пример: ток между проводами витой пары).

Первичными источниками помех являются импульсы тока и напряжения, вырабатываемые микросхемами печатных плат. Эти импульсы распространяются по дорожкам печатной платы и образуют два вида помех:

- помехи проводимости или кондуктивные помехи (С);
- помехи излучения.

Импульсы сигналов и кондуктивные помехи через переходную плату (кросс-плату) поступают в соединительные разъемы и во внешние провода. В этой ветви наиболее опасны т.н. помехи общего вида или синфазные помехи. Протекая по

проводам и экранам линий связи, они создают достаточно интенсивные поля излучения на частотах от сотен кГц до 300-400 МГц.

Импульсы тока и напряжения микросхем, протекая по проводникам печатных плат, излучают электрические и магнитные поля внутри корпуса прибора, при этом интенсивность поля резко возрастает от резонансов в проводниках печатных плат и объемных резонансов корпуса прибора. Сформированное таким образом поле эффективно излучается через апертуры корпуса в окружающее пространство на частотах выше 300-400 МГц. **Токи помех, протекающие во внешних линиях связи и проводах питания аппаратуры, излучают наиболее интенсивные помехи.**

Все основные пути возникновения помех излучения связаны с образованием токовых петель или контуров с током, которые могут образовывать проводники печатных плат, провода цепей питания или внешние линии связи бортовых электронных систем.

Самый большой вклад в восприимчивость и генерацию помех аппаратуры дают внешние соединения, потому что они образуют контура токов самой большой площади. Эта площадь определена кабелями, которые соединяются с платами печатного монтажа (**кабели передачи данных излучают намного больше RF энергии, чем линии питания системы цифрового управления**), она изменяется в зависимости от того, образована ли энергия излучения сигналами дифференциального типа или контурами синфазного сигнала.

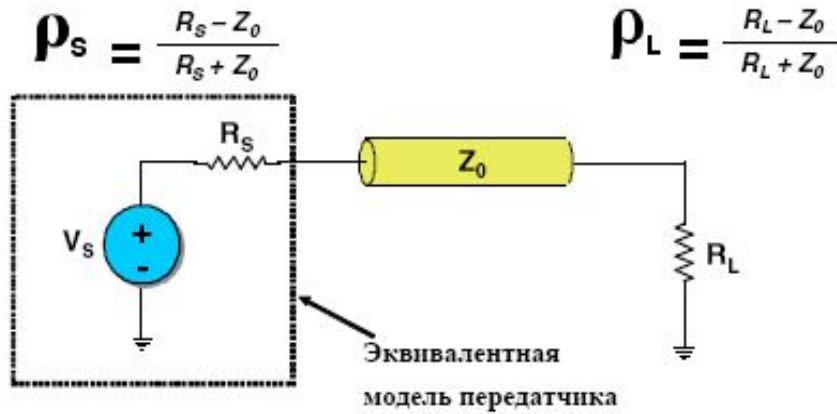
При проектировании печатных плат для уменьшения излучения необходимо обеспечить минимальную площадь, охватываемую информационными токами. **Основное внимание нужно уделять петлям, по которым идут синхронизирующие импульсы, они-то и являются основными генераторами паразитного излучения.** Максимум спектра излучения при работе всего цифрового устройства и при работе только его цепи синхронизации почти одинаков в обоих случаях. Большинство сигнальных петель можно уменьшить использованием сетки или пластины заземления. Сетка или пластина заземления также необходима для уменьшения собственных шумов устройства.

Отражения сигналов и связанные с ними повышения напряжений из-за наложения прямых и обратных волн получаются в цифровых узлах, в основном, по причине рассогласования между волновым сопротивлением проводящей дорожки и выходным либо входным сопротивлением подключенных интегральных схем.

Отражение это причина выбросов, звона, множества переходов.

Несовпадения импеданса это причина отражений.

Если R_L не соответствует Z_0 , будут отражения от нагрузки обратно к источнику.



Уменьшение эффекта отражений сигнала достигается путем согласования передатчика с волновым сопротивлением подключенной линии. Для этого рекомендуется включать последовательно дополнительное сопротивление R_n (рис. 2, а) насколько возможно ближе к выходу ИМС. Номинал этого сопротивления следует выбирать так, чтобы полное сопротивление приблизительно соответствовало волновому сопротивлению линии.

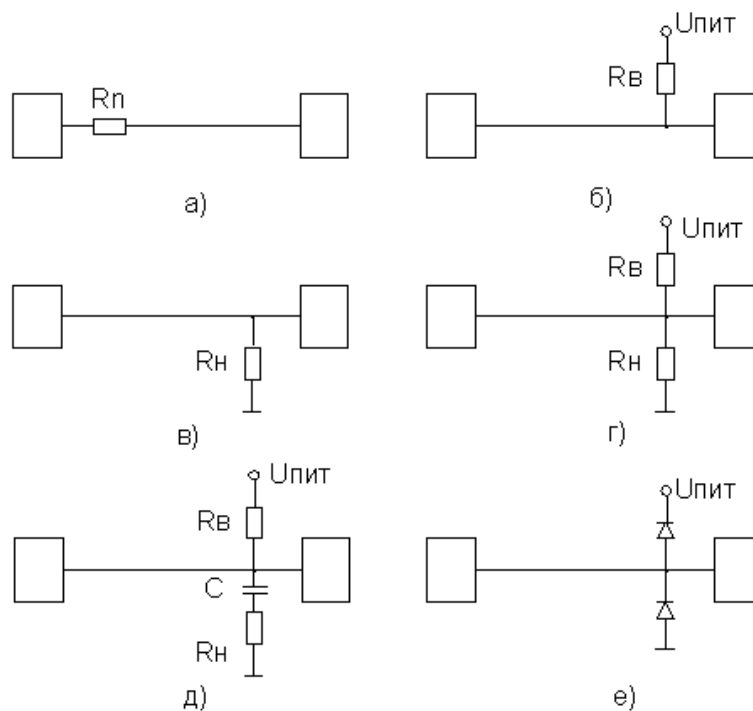


Рисунок 2 – Основные схемы согласования цепей.

Согласование на стороне приемника может производиться путем подключения сопротивления R_v к источнику питания или R_n к общему проводу, по значению

равному волновому сопротивлению линии (рис. 2, б, в). Используют и комбинации R_v и R_n (рис. 2, г). При этом значения сопротивлений должны выбираться равными удвоенному волновому сопротивлению. Для КМОП-элементов вследствие их высокого входного сопротивления применяется специальный вид согласования с включением конденсатора емкостью около 1 нФ (рис. 2, д). Выбор вида согласования и требуемых элементов определяется характеристикой изменения сопротивления логического элемента.

Наряду с ограничительными диодами, иногда уже встроенными в схему изготовителем, существует возможность дополнительно подключить к входу цепи диоды для ослабления эффектов отражения (рис. 2, е). При их помощи положительные и отрицательные выбросы искаженного полезного сигнала, а также наведенные помехи могут быть ограничены до безопасных значений.

Необходимость согласования цепей определяется исходя из понятия **критической длины передающей линии**:

$$L_{crit} = \frac{1}{6} \frac{T_{10-90\%}}{t}$$

$T_{10-90\%}$ = *Время нарастания от 10 до 90% значения перехода*

t = *Задержка на единицу длины*

При превышении критической длины необходимо использовать одну из схем согласования, приведённых на рисунке 2.

Возможный эффект передачи единичного сигнала показан на рисунке 3.

Выбросы сигнала и время пролёта при переходном процессе – параметры, которые необходимо минимизировать при разработке схем БРЭА.

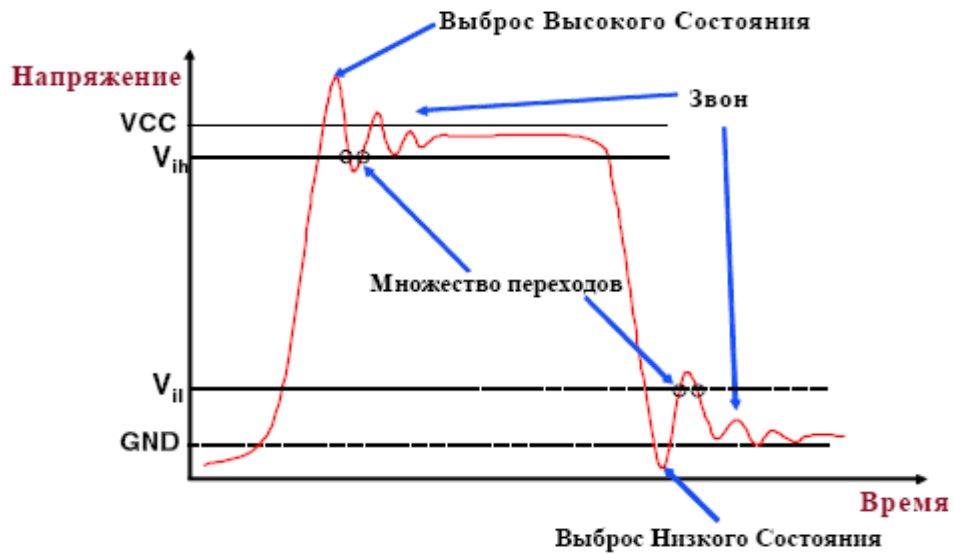


Рисунок 3 – Выбросы сигнала и звон в цепи.

Выбросы сигнала в цепях становятся причиной наводок. Когда 2 цепи находятся рядом, изменение тока в одной цепи может вызвать ток в соседней цепи (Рисунок 4).



Рисунок 4 – Наводка в цепи агрессоре на цепь жертвы.

Цепь агрессор вносит наибольшую наводку в цепь жертву когда в цепи агрессоре переключается передатчик. Взаимная ёмкость вводит ток в цепь жертву пропорционально изменению напряжения в цепи-агрессоре (Рисунок 5).

$$I_{\text{шум}} = C_m \frac{dV_{\text{агрессор}}}{dt}$$

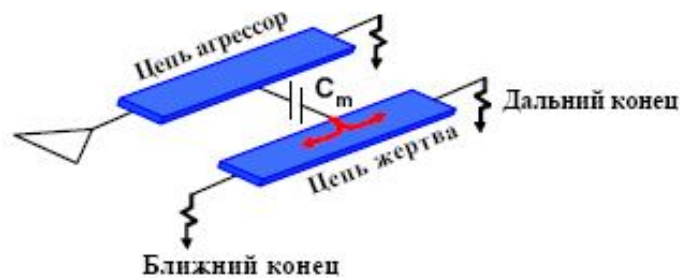


Рисунок 5 – Наводка посредством взаимной ёмкости.

Взаимная индуктивность вводит напряжение в цепь жертву пропорционально изменению тока в цепи-агрессоре (Рисунок 6).

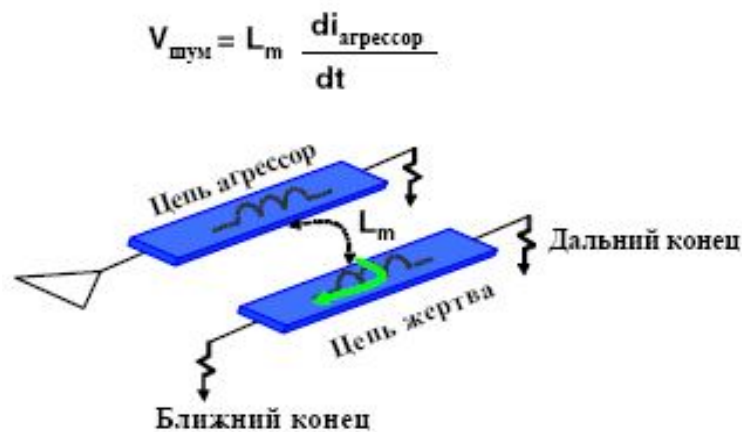


Рисунок 6 – Наводка посредством взаимной индуктивности.

Факторы наводки:

- наводка увеличивается при увеличении скорости фронта сигнала;
- наводка увеличивается при уменьшении расстояния между проводниками;
- наводка увеличивается при увеличении расстояния от схемной земли;
- наводка увеличивается при увеличении длины связи и параллелизма переключения сигналов, т.е. наводка от параллельных шин значительно сильнее;
- источниками наводки могут быть не только ближайшие соседи.

Отражения сигнала, как следствие звон в цепях и наводки определяются следующими основными факторами:

- топологией печатных плат;
- технологией изготовления печатных плат;
- длиной трасс;
- отсутствие рядом цепей агрессоров.

Согласование цепей является лишь одним из методов улучшения ЭМС. Для того, чтобы избежать лишних расчётов и увеличить скорость и наглядность проектирования, служит среда **HyperLinx**. Она позволяет автоматически:

- выявлять необходимость согласования цепей;
- анализировать уровень выбросов сигнала время переходного процесса;
- подбирать согласующие элементы;
- выявлять потенциальные цепи агрессоры.

Лабораторная работа №1

Ознакомление с основами моделирования в среде LineSim.

Цель работы: ознакомление с интерфейсом LineSim, с возможностями по предтопологическому анализу сигналов в цепях узлов бортового оборудования.

Задание на лабораторную работу.

Освоить операции:

- размещения и соединения символов
- редактирования стека для получения нужного импеданса
- установки параметров передающей линии
- назначения моделей в буферы
- определения связанных передающих линий.

Порядок выполнения работы.

В этом примере, вы во free-form LineSim® создадите схему, представляющую простую цепь с передатчиком, приемником, и двумя передающими линиями, с изменением слоя через ПО.


1. Вызовите HyperLynx, дважды щелкнув на иконку.





2. Выберите пункт меню **File > New Free-Form Schematic**.

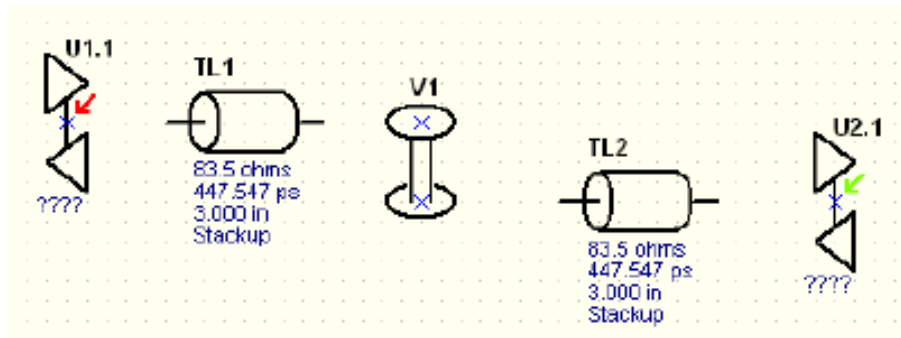
3. Увеличьте окно Free-Form Schematic Editor.

4. Сохраните файл Untitled как *si_&_delay.ffs* в папке **C:\HyperLynx_Tmg\prelayout** используя меню **File > Save As**.

5. Щелкните кнопку **IC** на панели слева и разместите его на схеме. 

6. Разместите другой символ IC таким же методом.

7. Разместите в схеме два горизонтальных символа передающей линии 
8. Разместите на схема символ ПО. 
9. Расположите символы как показано:

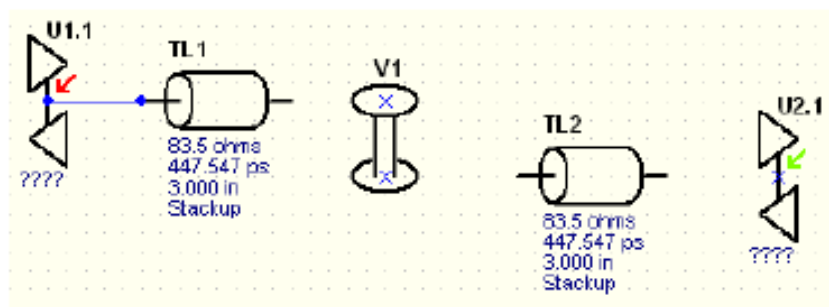


Далее добавим добавим в схему соединения, двумя изученными в лекции методами.

10. Щелкните и перетащите символ TL1 к U1.1 так чтобы левый контакт TL1 коснулся точки x на U1.1. Отпустите ЛКМ.

Заметьте что произошло автоматическое соединение.

11. Далее щелкните и протащите символ TL1 от пина U1.1, чтобы он встал посередине между U1.1 и V1 как показано:



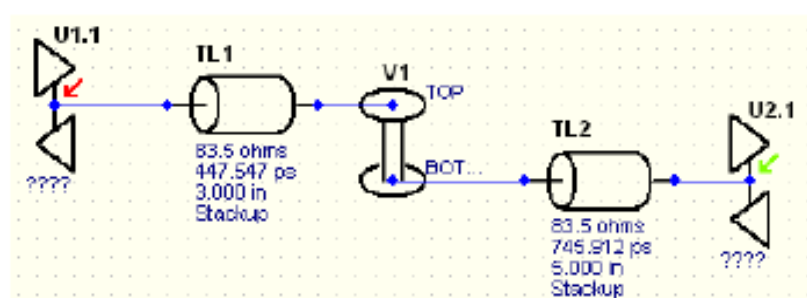
12. Таким же методом добавьте соединения между правым пином TL1 и верхним x на V1.
13. Дважды щелкните символ TL2 и щелкните закладку **Values**.

14. В выпадающем списке Layer, выберите **6, Signal, Bottom**, и измените Length в 5 inches. Затем выберите кнопку **OK**.

15. Для добавления соединения вторым способом, щелкните ЛКМ на нижнем х V1 и потяните удерживая ЛКМ нажатой, пока курсор не достигнет левого пина TL2. Отпустите ЛКМ.

16. Любым методом соедините TL2 и U2.1.

Конечная схема должна выглядеть примерно так:

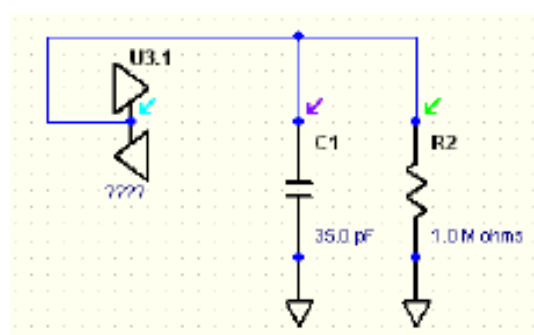


17. Создайте схему показанную ниже под схемой показанной выше. Убедитесь что значения пассивных элементов как на рисунке.



Подсказка


Значение резистора это вещественно число.



18. Сохраните схему через **File > Save**.

Пример 2: Редактирование Стека

В этом разделе лаб, вы измените Стек для достижения нужного импеданса одиночных цепей 65 Ohms.

1. Щелкните кнопку **Edit Stackup**  и выберите закладку **Z0 Planning**.
2. В левой нижней секции диалога, убедитесь что поле “Plan for” установлено в **Single trace**.
3. В колонке Target Z0 введите “65” для всех слоев стандартного Стека, как показано ниже:

| | Basic | Dielectric | Metal | Z0 Planning | Custom View | | | | |
|----|--------------|-------------|-----------------------|-------------|------------------|---------------|-------------|----------|--|
| | Layer Name | Usage | Thickness mils, oz | Er | Target Z0 ohm | Width mils | Gap mils | Z0 Curve | |
| 1 | | Solder Mask | 0.5 | 3.3 | | | | | |
| 2 | TOP | Signal | 0.5 | <Auto> | 65 | 11.133 | | | |
| 3 | | Substrate | 10 | 4.3 | | | | | |
| 4 | VCC | Plane | 1 | <Auto> | 65 | 6.207 | | | |
| 5 | | Substrate | 10 | 4.3 | | | | | |
| 6 | InnerSignal1 | Signal | 0.5 | <Auto> | 65 | 6.085 | | | |
| 7 | | Substrate | 10 | 4.3 | | | | | |
| 8 | InnerSignal2 | Signal | 0.5 | <Auto> | 65 | 6.085 | | | |
| 9 | | Substrate | 10 | 4.3 | | | | | |
| 10 | GND | Plane | 1 | <Auto> | 65 | 6.207 | | | |
| 11 | | Substrate | 10 | 4.3 | | | | | |
| 12 | BOTTOM | Signal | 0.5 | <Auto> | 65 | 11.133 | | | |
| 13 | | Solder Mask | 0.5 | 3.3 | | | | | |

Вас интересует только импеданс Сигнальных слоев, т.к. вы не собираетесь трассировать на слоях Power и Ground, но 65 ввели на всех слоях просто для совместимости.

Заметьте, что колонка Width обновляется необходимой для достижения Z0 шириной. Можно заметить, что требуемая ширина слишком велика для слоев Top и Bottom.

Далее, вы измените толщину (Thickness) подложки ниже слоя Top и выше слоя Bottom, для уменьшения требуемой ширины.

4. Введите “5” в колонке Thickness для Substrate ниже слоя Top и выше слоя Bottom, как показано ниже:

| Basic Dielectric Metal Z0 Planning Custom View | | | | | | | | |
|--|--------------|-------------|-----------------------|--------|------------------|---------------|-------------|----------|
| | Layer Name | Usage | Thickness mils, oz | Er | Target Z0 ohm | Width mils | Gap mils | Z0 Curve |
| 1 | | Solder Mask | 0.5 | 3.3 | | | | |
| 2 | TOP | Signal | 0.5 | <Auto> | 65 | 5.077 | | |
| 3 | | Substrate | 5 | 4.3 | | | | |
| 4 | VCC | Plane | 1 | <Auto> | 65 | 7.097 | | |
| 5 | | Substrate | 10 | 4.3 | | | | |
| 6 | InnerSignal1 | Signal | 0.5 | <Auto> | 65 | 6.085 | | |
| 7 | | Substrate | 10 | 4.3 | | | | |
| 8 | InnerSignal2 | Signal | 0.5 | <Auto> | 65 | 6.085 | | |
| 9 | | Substrate | 10 | 4.3 | | | | |
| 10 | GND | Plane | 1 | <Auto> | 65 | 7.097 | | |
| 11 | | Substrate | 5 | 4.3 | | | | |
| 12 | BOTTOM | Signal | 0.5 | <Auto> | 65 | 5.077 | | |
| 13 | | Solder Mask | 0.5 | 3.3 | | | | |

Теперь, требуемые ширины имеют нормальные размеры: для слоев Top и Bottom, нужно примерно 5 mils; а для внутренних сигнальных слоев примерно 6 mils.

5. Теперь, щелкните кнопку **Apply as Test Width** и выберите закладку **Basic**. Вы должны увидеть, что колонка Test Width обновилась требуемой шириной, для достижения импеданса 65 на каждом слое.
6. Выберите кнопку **OK** в Stackup Editor.



Заметка

Пример выше немного упрощен, но в реальной ситуации, вам нужно учитывать другие ограничения — такие как общая толщина ПП.

7. Измените Width для TL1 и TL2 в “5” mils, как спланировали ранее, для достижения импеданса примерно 65 Ohms.



Подсказка

Дважды щелкните символ T-line и выберите закладку **Values**, чтобы ввести ширину передающей линии.

8. Выберите **File > Save**.

Пример 3: Назначение Моделей

В этом примере, вы подготовите схему для моделирования, назначив модели IBIS в буферы.

Сначала, нужно добавить папку с моделями в путь поиска моделей.

1. Выберите меню **Setup > Options > Directories**, и щелкните кнопку **Edit** в диалоге в секции Model-library file path.
2. Щелкните кнопку **Add** в конечном диалоге и переместитесь в *C:\HyperLynx_Trng\models*, и щелкните кнопку **OK**.

Заметьте, что только что добавленная вами папка моделей имеет низший приоритет (последняя в поиске). Далее вы поставите высший приоритет для добавленных вами моделей.

3. Щелкайте кнопку **Up** до тех пор пока новый добавленный путь не станет первым в списке.
4. Щелкните кнопку **Generate Model Index** для обновления индексного файла.

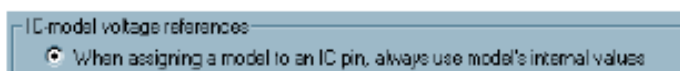
Индексный файл, это текстовый CSV файл, расположенный в *< папка установки hyperlynx > \Libs*. Этот шаг необходим, если вы хотите искать добавленные модели через Model Finder.

5. Щелкните кнопку **OK** во всех диалогах.

Затем установим предпочтения для напряжений используемых для моделей.

6. Выберите меню **Setup > Options > General**.

7. В секции IC-model voltage references диалога Preferences, убедитесь что включена первая опция. Щелкните ОК для закрытия диалога.



Далее, назначим модели в буферы, используя для поиска Model Finder.

8. Сначала, дважды щелкните символ буфера U1.1.

Откроется диалог Assign Models.

Можно заметить, что в этом диалоге можно назначить модели в любой или во все буфера. (Нет необходимости в закрытии диалога Assign Models, чтобы назначить модели в другие буферы). Если хотите назначить такую же модель в другой буфер, используйте команды, copy и paste, доступные для удобства.

9. Для назначения модели в пин, щелкните кнопку **Select** для открытия диалога Select IC Model.
10. Затем, щелкните кнопку **Find Model**, размещенную в нижнем левом углу диалога Select IC Model.
11. В поле "Search text" введите "my_fpga"; затем щелкните кнопку **Search**.

Model Finder находит ее и размещает в первой строке списка, отметив галочкой.

12. Дважды щелкните первую строчку.

Это выберет *MY_FPGA.ibs* в качестве файла модели и закроет Model Finder.

13. Выберите переключатель **Signal** в секции диалога Select by.

14. В списке Signal, пролистайте и выберите **LVC MOS25** затем нажмите кнопку **OK**.

Далее, назначим ту же модель набору символов буферов используя копирование и вставку уже назначенной модели.

15. Пока выбран пин U1.1, щелкните кнопку **Copy** диалога Assign Models.

16. Щелкните кнопку **Paste All** для назначения такой же модели во все пины.

Т.к. это двунаправленное устройство, есть опции назначения как вход или выход.

17. Установите пины U1.1 и U3.1 как Outputs. Другие пины оставьте как Input, и выберите кнопку **OK**.

18. Если нужно, переместите символы буферов на схеме.

19. Выберите **File > Save**.

Пример 4: Определение Связанных Передающих Линий

В этом примере, вы настроите связанные передающие линии для моделирования наводок, изменив сохраненную ранее схему.

1. Сохраните открытую в данный момент схему как *crosstalk.ffs* используя **File > Save As**.
2. Областью, выберите подсхему с конденсатором и резистором.
3. Затем нажмите кнопку Delete на клавиатуре.
4. Выберите область оставшуюся подсхему.
5. Нажмите Ctrl-C для копирования подсхемы.
6. Нажмите Ctrl-V для вставки подсхемы.
7. Переместите вставленную подсхему непосредственно ниже первой.
8. Дважды щелкните передающую линию TL1.

9. В секции Coupled диалога, выберите опцию Stackup.

Активизируется закладка добавления в **Coupling Region**.

10. Щелкните закладку **Edit Coupling Regions**.

11. В секции Coupling region в правой стороне диалога, измените имя в поле Name на “Top layer coupling”.

12. Выберите закладку **Transmission Line Type** и введите новый комментарий как “Top Aggressor”, и выберите кнопку **OK**.

13. Дважды щелкните на TL3 и установите как Stackup в секции Coupled.

14. При выбранном Top layer coupling region, выберите закладку **Transmission-Line Type**.

15. Измените комментарий в “Top Victim”, и выберите кнопку **OK**.

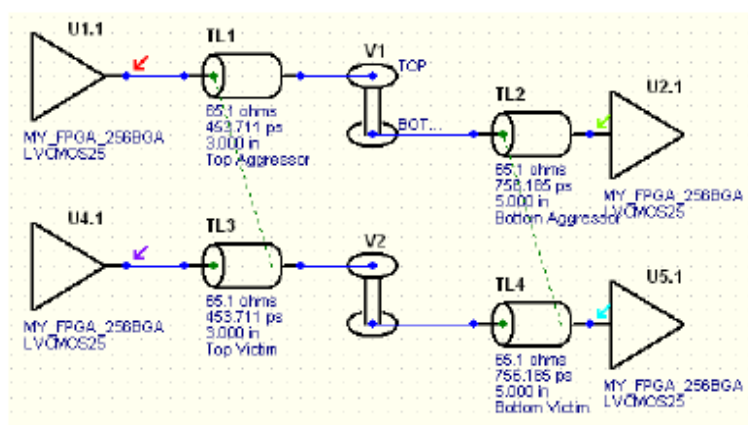
16. Дважды щелкните TL2 и установите как Stackup в секции Coupled.

17. В закладке **Add to Coupling Region**, выберите (New-Coupling) в Coupling regions и выберите закладку **Edit Coupling Regions**.

18. Следуя инструкциям шагов 11-15 установите TL2 и TL4 как coupled transmission lines со следующими параметрами.

| | |
|----------------------|-----------------------|
| Coupling region name | Bottom layer coupling |
| TL2 comment | Bottom aggressor |
| TL4 comment | Bottom victim |

Конечная схема должна выглядеть примерно так:



19. Выберите **File > Save**.

Лабораторная работа №2

Моделирование и измерения электрических и временных параметров.


Цель работы: получение навыков моделирования и измерений амплитуды выброса сигналов, наводок на сигналы, а также скомпенсированного времени пролёта от момента подачи сигнала до его устойчивого установления.

Задание на лабораторную работу.

Освоить операции:

- моделирования и измерения выбросов;
- моделирование и измерения время пролета сигнала;
- моделирования и измерения наводки

Порядок выполнения работы.

1. Используя меню **File > Open Schematic** откройте схему *reflections.ffs* из папки *C:\HyperLynx_Trng\prelayout*.
2. Увеличьте окно схемы. 
3. Двойным щелчком откройте диалог **Assign Models** для отображения модели компонента U1.1.
4. Щелкните кнопку **Edit Model File** для отображения модели Ramp.

Заметьте, что использована очень простая модель .MOD, с паразитными параметрами установленными в минимальные разрешенные значения. Источник напряжения 1V задан в поле **Default power supply** модели MOD.

5. Щелкните кнопку **Cancel** во всех открытых диалогах.


- Откройте диалог Edit Transmission Line и посмотрите на набор параметров передающей линии.

Использована Простая не связанная передающая линия $Z_0 = 100 \text{ Ohms}$ и с задержкой 500ps.

- Закройте открытые диалоги.

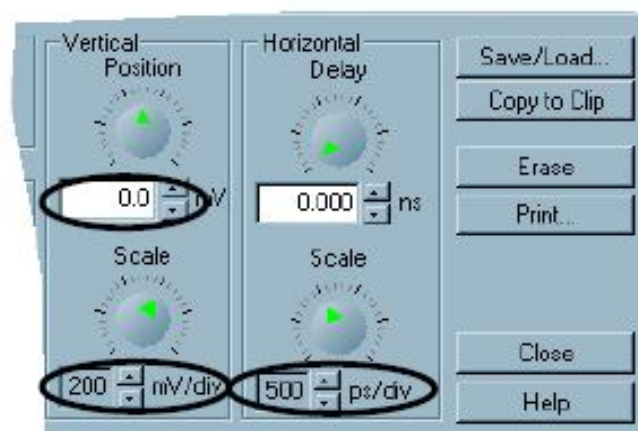
Данные шаги демонстрируют возможности легкого создания моделей что-если в LineSim.

- Убедитесь что выключено затухание. (Выберите **Setup > Enable Lossy SI Simulation**). Не должно быть отметки.

- Щелкните кнопку **Run Interactive Simulation (SI Oscilloscope)**  .

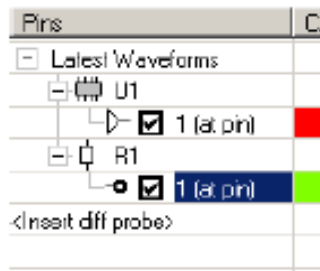
- Включите опция Rising edge.

- Установите настройки масштаба как показано ниже:



Заметьте что horizontal scale умышленно установлен в 500ps, т.к. это значение задержки T_d .

- Включите зонды на передатчике и нагрузке, как показано:

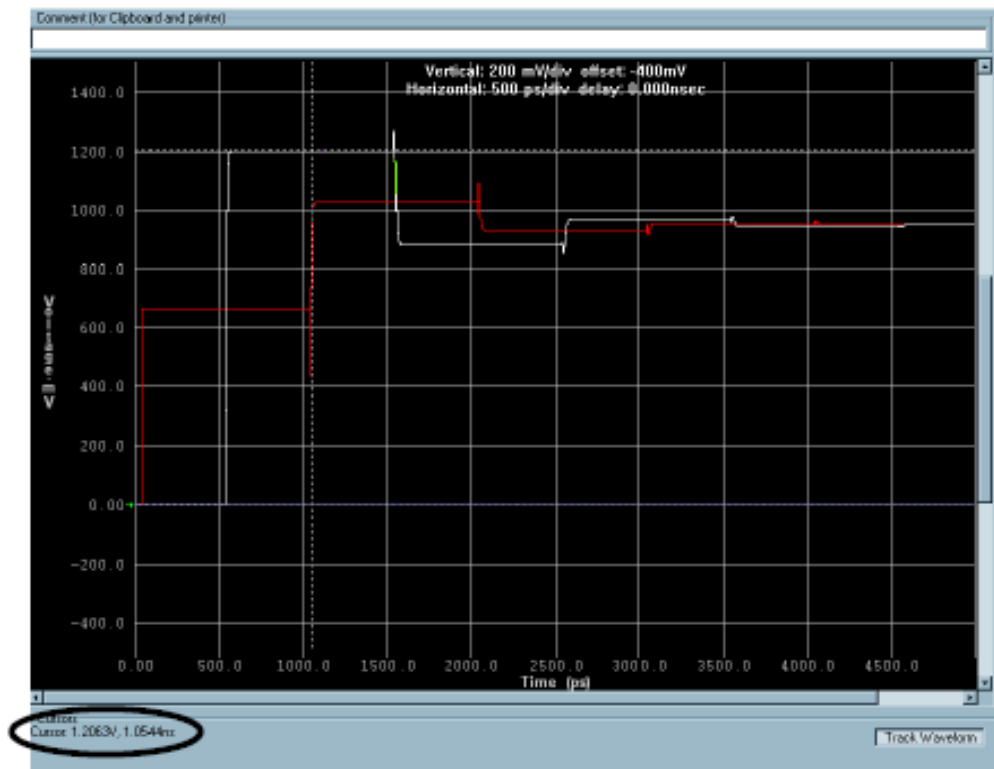


13. Щелкните кнопку **Start Simulation** .

Отобразятся диаграммы на передатчике и нагрузке. Далее, измерим значения напряжений, чтобы сравнить их с теоретическими из лекции.

14. Выберите кнопку **Track Waveform** и щелкните зеленую диаграмму, на нагрузке R1.1.

15. Перемещайте курсор, но не щелкайте для измерения напряжения между интервалом 500ps и 1.5 ns как показано в следующей диаграмме:



В секции Cursors диалога отображено значение 1.2063 V. Это измеренное значение совпадает с теоретическим значением из лекции.

16. Измерьте другие уровни напряжений и запишите в таблицу:

| Time Period (ns) | Voltage (mV) |
|------------------|--------------|
| 1.5 to 2.5 | |
| 2.5 to 3.5 | |
| 3.5 to 4.5 | |
| 4.5 to 5.0 | |

Далее промоделируем искомый случай.

17. Минимизируйте диалог Oscilloscope.

18. Измените значение нагрузочного резистора в “100” Ohms.

19. Активизируйте диалог Oscilloscope, и щелкните кнопку **Erase**, для стирания результатов предыдущего моделирования.

20. Теперь, щелкните кнопку **Start Simulation** для отображения искомых результатов моделирования, без каких-либо отражений.

21. Закройте диалог Oscilloscope.

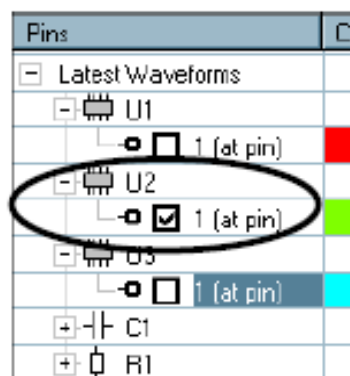
Пример 2: Моделирование и Измерение Выбросов

В этом примере, вы моделируете ранее нарисованную под схему и сделаете ручные и автоматические измерения выбросов.

1. Откройте файл схемы LineSim *C:/HyperLynx_Trng/prelayout/si_&_delay.ffs* созданный вами в Лабораторной 1.
2. Щелкните **Yes** если возникнет сообщение о сохранении текущего открытого файла.
3. Убедитесь, что выключен **Lossy SI Analysis** (Нет отметки в **Setup > Enable Lossy SI Simulation**).
4. Откройте диалог **Oscilloscope**.
5. В секции **Driver waveform**, выберите опцию **Rising Edge**.
6. Установите **Vertical Scale** в **500 mV/div** и **Horizontal Scale** в **5 ns/div**.
7. Щелкните кнопку **Start Simulation**.

В диаграммах есть звон. Измерим **Rise SI Overshoot** на приемнике, прочитав дельту между напряжениями двух курсоров.

8. В панели **Pins** в **Oscilloscope**, отключите все зонды, за исключением пина 1 на U2, как показано ниже:




9. Щелкните кнопку **Track Waveform** и щелкните диаграмму.
10. Переместите курсор вдоль стабильного напряжения **2.5V**, и щелкните ЛКМ для размещения курсора.
11. Разместите другой курсор на максимальном пике диаграммы.

12. Запишите значение Delta V отображенное левее кнопки **Track Waveform**.

Далее измерим Rise SI Overshoot используя автоматический инструмент измерения.

13. Щелкните выпадающую кнопку **Waveform** для выбора диаграммы U2.1 как показано ниже:



14. Затем щелкните кнопку **Positive Overshoot**  для отображения результатов измерения в нижней левой панели Oscilloscope.

15. Запишите результаты и сравните с ручными измерениями из шага 12; результаты должны быть примерно такими же.

16. Моделируйте Falling Edge.

17. Щелкните кнопку **Negative Overshoot**  чтобы записать Fall SI

Overshoot: _____

18. Измерьте Fall SI Overshoot в ручную и запишите. Затем сравните с результатом выше, вы должны получить примерно одинаковые значения.

Пример 3: Моделирование и Измерение Времени Полета

В этом примере, вы сначала в ручную измерите не компенсированное время пролета. Затем, вы получите компенсированное время из диаграмм. В завершении, вы сравните ручные результаты с автоматически измеренными.

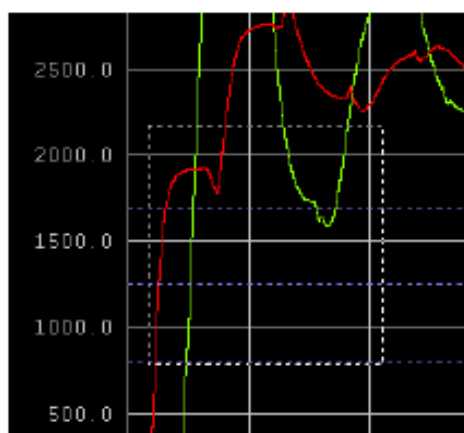
1. Щелкните кнопку **Erase** в Oscilloscope.
2. Установите Vertical Scale в 500 mV/div и Horizontal Scale в 5 ns/div.
3. Моделируйте Rising Edge.
4. Отобразите только диаграммы U1.1 и U2.1.



Заметка

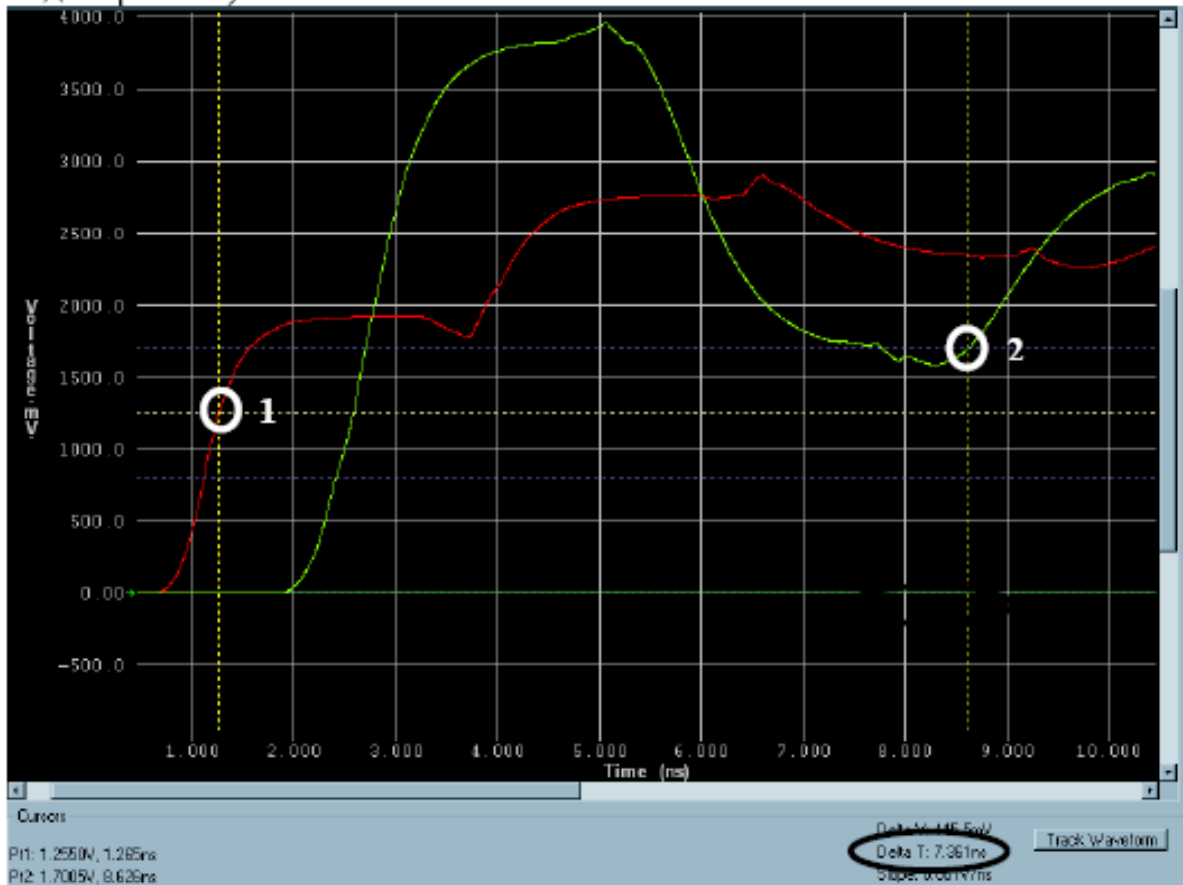
Помните, что Maximum Rise Delay отмеряется от Vmeas диаграммы передатчика до последнего пересечения Vih диаграммы приемника.

5. Щелкните кнопку **Zoom**, и прорисуйте область, включая точки измерения максимальной задержки переднего фронта, как показано:



6. Щелкните кнопку **Track Waveform**, и затем выберите красную диаграмму (U1.1) в области отображения диаграмм.
7. Разместите курсор в точке пересечения Vmeas (1.25V) и диаграммы U1.1. (Отображено кружком 1 в следующей диаграмме.)

8. Щелкните кнопку **Track Waveform** для ее отключения.
9. Щелкните кнопку **Track Waveform**, снова и затем выберите диаграмму приемника (зеленая).
10. Разместите второй курсор на точке, где диаграмма приемника (U2.1) пересекает V_{ih} (1.7V) последний раз. (Показано кружком 2 в следующей диаграмме.)




11. Запишите значение ΔT , являющимся некомпенсированным Max Rise Flight Time. Некомпенсированное Max Rise Flight Time:



Заметка

Для следующих измерений, вам нужно для получения акkuratных данных чтения приблизить.

12. Измерьте и запишите Time to Vmeas передатчика, при работе на реальную нагрузку.

| | |
|--|--|
|  Заметка | Точка пересечения U1.1 (красная) диаграмма и Vmeas (1.25V) |
|--|--|

Time to Vmeas (Реальное) _____

13. Отключите зонды U1.1 и U2.1 и включите зонд нагрузки Time to Vmeas (U3.1).

14. Измерьте и запишите Time to Vmeas передатчика, при работе на тестовую нагрузку. (Подсказка: Пересечение Vmeas (1.25V) и U3.1 (синяя) диаграмма.)

Time to Vmeas (Тестовая нагрузка) _____

15. Рассчитайте Tcomp вычитая значение шага 14 из значения шага 12 и запишите:

$T_{comp} = \text{Time to Vmeas (Реальная)} - \text{Time to Vmeas (Тестовая нагрузка)} =$

16. Рассчитайте компенсированное Max Rise Flight Time используя формулу:


Компенсир. Max Rise FT = Некомпенсир. Max Rise FT + Tcomp =

Далее, измерим компенсированное Max Rise FT используя метод автоматического измерения и сравним с ручными измерениями. Для автоматического измерения времени пролета, в схеме должен быть только один передатчик. Поэтому сначала нужно отключить передатчик на тестовую нагрузку.

17. Дважды щелкните буфер U3.1 и установите тип Input. Затем нажмите **ОК**.

18. Моделируйте новую схему.

19. Из Oscilloscope, установите поле Waveform в Latest: V[U2.1 (at pin)].

20. Затем щелкните **Flight Time** 

21. Запишите значение Max Flight Time и сравните с результатами шага 16. Результаты должны быть похожи.

Этот пример демонстрирует как получается автоматическое измерение времени пролета.

22. Сохраните и закройте *si_&_delay.ff*.

Пример 4: Моделирование и Измерение Наводки

1. Откройте файл *crosstalk.ffs* из папки *C:\HyperLynx_Trng\prelayout*.
2. Откройте диалог Assign Models на передатчике цепи жертвы (U4.1) и установите настройки буфера как Stuck Low. Выберите **ОК**.
3. Откройте диалог Oscilloscope.
4. Убедитесь что Stimulus стоят в Rising Edge, и IC Modeling в Fast-Strong.



Заметка

Установив Fast-Strong, моделируем наводку худшего случая.

5. Установите Vertical Scale в 500 mV/div и Horizontal Scale в 10 ns/ div.
6. Щелкните **Start Simulation**.
7. Выберите **Track Waveform** и щелкните диаграмму U5.1. (Помните, что U5.1 это приемник цепи жертвы.)

8. Переместите курсор в самую высокую точку наводки, позитивный или негативный, какой выше, и щелкните ЛКМ для размещения курсора.
9. Разместите другой курсор на установившемся напряжении.
10. Запишите значение ΔV :
Max Crosstalk (Rising edge/Stuck Low) _____
11. Erase предыдущие диаграммы.
12. Убедитесь что Vertical Scale в 500 mV/div и Horizontal Scale в 10 ns/div.
13. Настройте и моделируйте наводку худшего случая, с цепью жертвы Stuck High и цепью агрессором Rising Edge.
14. Используя Track диаграммы U5.1 разместите курсор на позитивном пике, а другой курсор на установившемся напряжении.
Запишите значение ΔV : _____
15. Разместите курсор на отрицательном пике, а другой курсор на установившемся напряжении.
Запишите значение ΔV . _____
16. Запишите максимальное значение наводки, наибольшее из двух шагов выше.
Max Crosstalk (Rising edge/Stuck High) _____
17. (Опция) Если есть время, то промоделируйте другие случаи наводки. (Подсказка: Falling Edge/Stuck High/Stuck Low.)
18. Сохраните файл через **File > Save**.

Лабораторная работа №3

Исследование влияния технологии изготовления и топологии печатных плат на целостность сигналов узлов бортового оборудования.

Цель работы: изучение способов снижения влияния технологии изготовления и топологии печатных плат на целостность сигналов путём выбора правильной схемы согласования цепей.

Задание на лабораторную работу.

Изучить:

- Воздействие различных технологий на целостность сигналов.
- Различия схем согласования и их применения.
- Анализ цепей с различными параметрами передающих линий.
- Анализ цепей с изменяемыми параметрами.

Порядок выполнения работы.

Пример 1: Исследование Топологии

В этом примере, вы сравните результаты моделирований трех разных топологий: SSTL3, HSTL3 и GTL.

1. Откройте *technology.ffs* Схему LineSim из папки *C:\HyperLynx_Trng\prelayout*.

В схеме три подсхемы. Во всех трех схемах одинаковая передающая линия на слое Top с Z_0 в 65 Ohms и длиной 3 inches. Различия только в том, что передатчик и приемник в каждой подсхеме имеет разную технологическую модель.



Заметка

Поскольку, технология GTL использует модель с открытым стоком, нужен вытягивающий (pull-up) резистор к VCC.

2. Выберите **Setup > Options > General**. В секции IC-model voltage references, убедитесь что выбран первый переключатель и закройте диалог.

Когда выбрана данная опция, LineSim всегда использует при моделировании внутреннее опорное напряжение модели.

Далее, найдем значение опорного напряжения для каждой технологической модели.

3. Откройте диалог Assign Models для любого буфера и выберите кнопку Edit Model File.

Файл *my_fpga.ibs* откроется в Visual IBIS Editor.

4. В левой панели Visual IBIS Editor, дважды щелкните [Model]HSTL3. В правой панели отобразится секция HSTL3 [Model].

5. В секции [Voltage Range] запишите значения Min, Typ, и Max:

| Min | Typ | Max |
|-----|-----|-----|
|-----|-----|-----|

HSTL3 напряжения: _____

6. Раскройте [Model]HSTL3 в левой панели, нажав на + .

7. Дважды щелкните ключевое слово [Ramp] и запишите времена Typical Rise и Fall.

HSTL3 Typ Rise Time: _____ ns

HSTL3 Typ Fall Time: _____ ns

8. Повторите шаги с 4 по 7 для SSTL32 и GTL.

Min Typ Max

SSTL32 напряжения: _____

SSTL32 Typ Rise Time: _____ ns

SSTL32 Typ Fall Time: _____ ns

Min Typ Max

GTL напряжения: _____

GTL Typ Rise Time: _____ ns

GTL Typ Fall Time: _____ ns

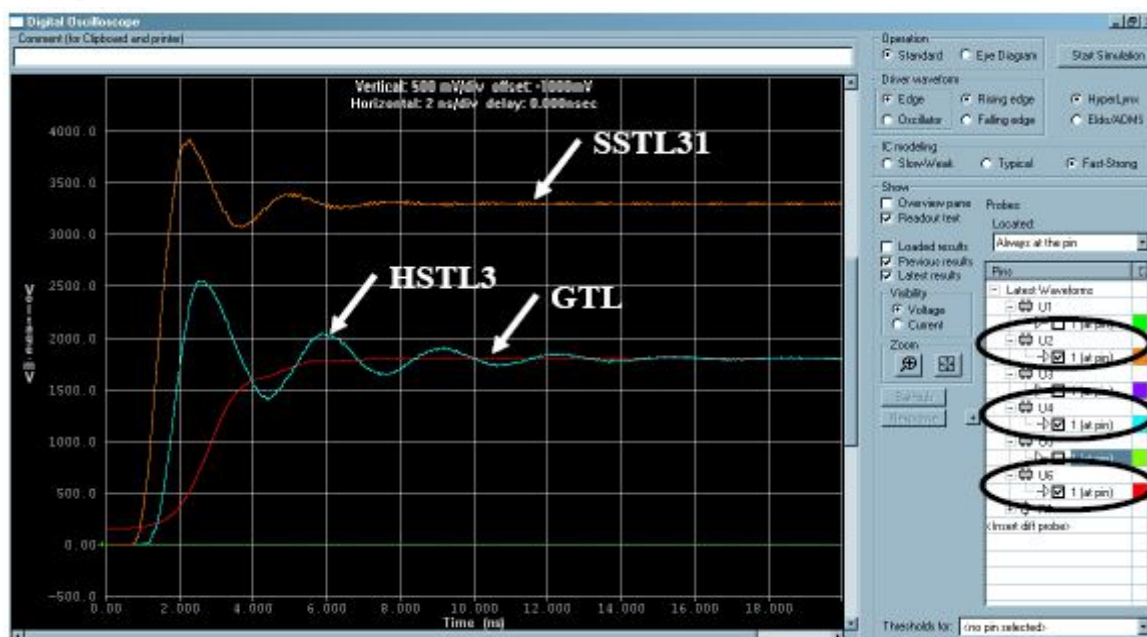
9. Закройте Visual IBIS Editor и диалог Assign Models.

10. Откройте Oscilloscope и установите Vertical Scale в 500mV/div и Horizontal Scale в 2ns/div.

11. Скройте все маркеры порога, выбрав <no pin selected> из выпадающего списка “Thresholds for”.

12. Моделируйте все подсистемы с Rising Edge и Fast-Strong.

13. Настройте диаграммы так, чтобы отображались только диаграммы приемников, как показано:



Результаты моделирования показывают, что разные технологии дают существенно разные результаты: выброс, задержки, установившееся напряжение и скорости фронтов. Помимо этого, для каждой технологии есть специальные требования, какое использовать согласование, нужны ли pull-up резисторы на приемнике (случай GTL) и какую топологию использовать при разводке трасс.

Пример 2: Разные Схемы Согласования


В этом примере, вы сравните результаты моделирования, используя разные схемы согласования. Вы достигните наилучших значений согласования используя Termination Wizard.

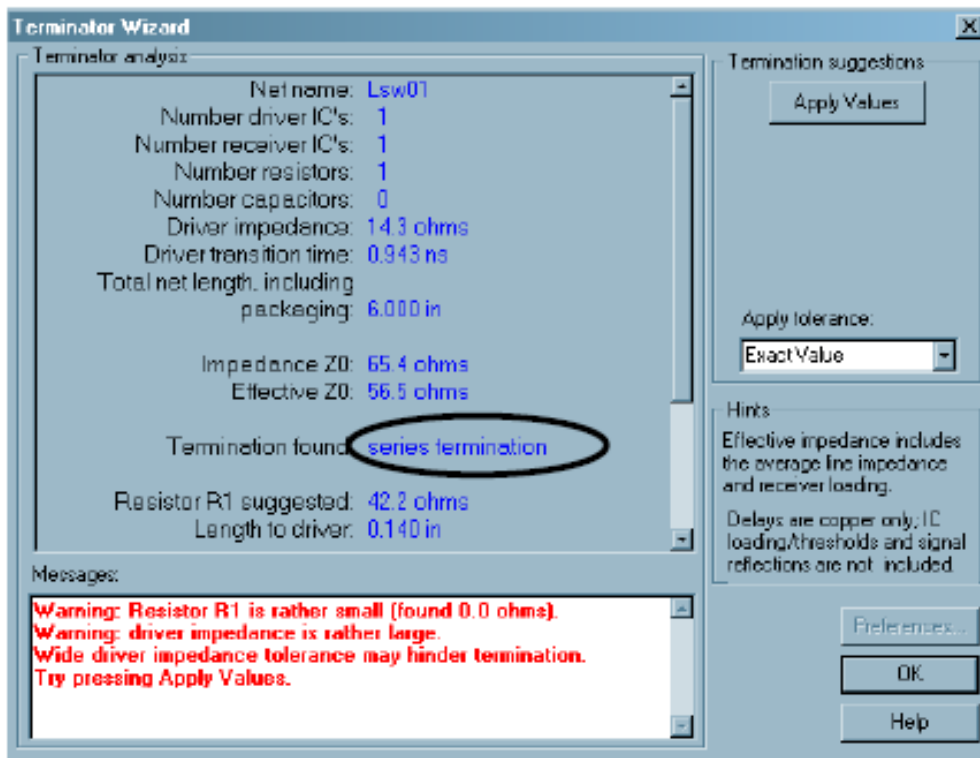
1. Откройте схему *termination.ffs* из папки *C:\HyperLynx_Trng\prelayout*. Щелкните **Yes** на подсказку сохранения ранее открытого файла.

В схеме четыре подсхемы. Верхняя без резистора согласования, вторая с последовательным резистором согласования, третья с параллельным резистором согласования и последняя с последовательным согласованием по переменному току (Series AC termination). Значения согласований пока нулевые, т.к. еще не был запущен Terminator Wizard.

2. Откройте Oscilloscope и включите зонд U2.1.
3. Установите Vertical scale в 500 mV/div и Horizontal scale в 2 ns/div.
4. Моделируйте случай Fast-strong с Rising Edge.

Заметьте выброс и звон из-за отсутствия резистора согласования.

5. Щелкните **Run Terminator Wizard** . Выберите U3.1 в диалоге Select Net for Terminator Wizard и нажмите **OK**.

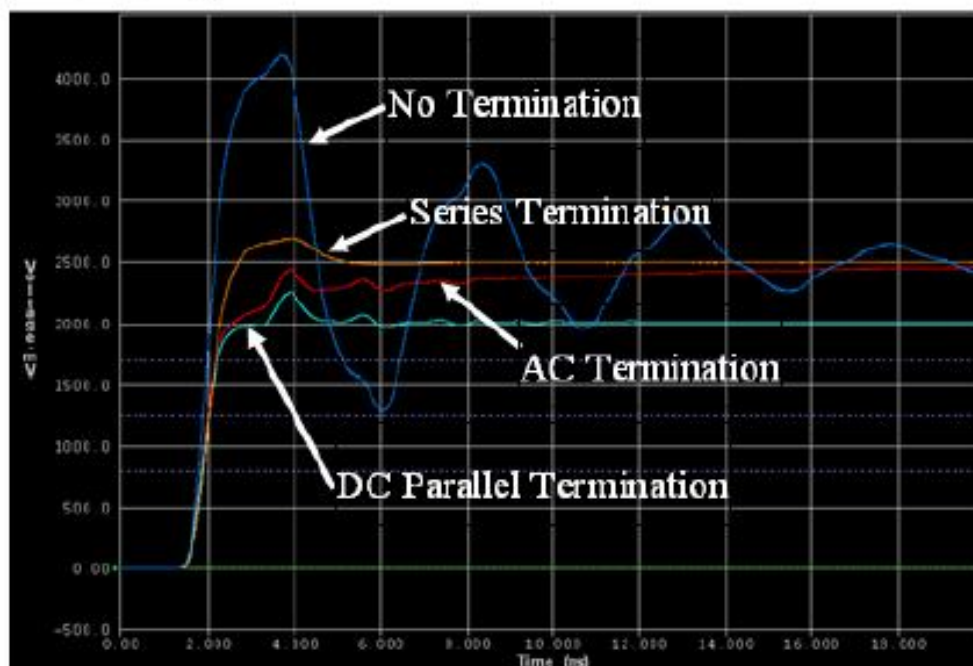


- Щелкните **Apply Values** для назначения предлагаемого значения последовательного согласования в последовательный резистор и выберите **OK**.
- Щелкните **Start Simulation** в Oscilloscope.
- В Oscilloscope, выключите Previous results и включите зонд U4.1.

Из результатов моделирования, с согласованием, больше нет выброса и звона.

- Повторите шаги с 5 по 8 для других подсхем согласования.

Сравнение четырех подходов согласования на приемнике показано в следующей диаграмме:



Можно увидеть, что последовательное и АС согласование дает более высокое установившееся значение напряжения, чем параллельное согласование. В параллельном согласовании, установившееся напряжение определяется делителем напряжения между сопротивлением источника и сопротивлением согласования.

Пример 3: Анализ с Разными параметрами Трасс

В этом примере, вы определите воздействие длины трассы на времена и шумы. Затем, вы оцените значений наводок, размещая сигналы на внешний или внутренний слой.

1. Откройте файл схемы *trace_parameter.ffs* из папки *C:\HyperLynx_Trng\prelayout*. Выберите **Yes** на подсказку сохранения ранее открытого файла.

Две верхних цепи имеют одинаковые параметры, за исключением длины передающей линии: 1.5 inches и 3 inches

2. Из меню **Setup**, отключите моделирование потерь.
3. Откройте **Oscilloscope** и установите **vertical scale** в 200 mV/div и **horizontal scale** в 10 ns/div.

4. Моделируйте случай **Fast-Strong** и **Rising Edge**.

5. Отобразите результаты подсхемы 1.5 inch (U1.1 и U2.1)

6. Выполните автоматические измерения **High State Overshoot** на U2.1.

High State Overshoot: _____

7. Отобразите результаты подсхемы 3 inch (U3.1 и U4.1)

Из диаграмм можно видеть что увеличение длины трассы приводит к множественному пересечению порога.

8. Выполните автоматические измерения **High State Overshoot** на U4.1.

High State Overshoot: _____

9. Сравните эти результаты с результатами шага 6 .

Из этого примера можно сделать вывод, что длина трассы оказывает существенное воздействие на времена и шумы цепи. Кроме того множественное пересечение порога может привести к сбоям, из-за

ложных переключений. Таким образом, все критические цепи нужно моделировать, используя как лучший, так и худший случай, для того чтобы определить запас работоспособности.

Далее, вы определите воздействие слоя трассировки на наводку, используя две связанных подсхемы ниже. Вы заметите что передающие линии имеют соответствующие названия, для облегчения их определения. Оба передатчика жертвы поставлены в Stuck Low, индикатор “0” ниже символа передатчика.

- 10.С начала, найдем различие между второй и третьей связанной подсхемой и запишем. (Подсказка: диалог Edit Transmission Line: закладка Edit Coupling Region.)

- 11.В Oscilloscope, установите поле “Thresholds for” в **<no pin selected>**, и щелкните **Erase**.

- 12.Включите зонды только для подсхем Top_victim и Stripline_victim. (U8.1 и U12.1).

- 13.Моделируйте случай Fast-Strong с Rising Edge.

- 14.Если нужно измените масштаб и измерьте пиковое значение наводки для обеих подсхем, запишите их.

Наводка на Top layer (U8.1): _____

Наводка на Internal Layer (U12.1): _____

- 15.Какой вывод можно сделать из результатов?

Далее исследуем как зазор воздействует на наводку. Помните что нужно только изменить зазор в любой передающей линии региона связанности и

LineSim автоматически обновит другие передающие линии подсхемы.

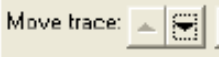
16. Уменьшите зазор в обеих подсхемах с 8 mils в 5 mils.
17. Erase существующие диаграммы и запустите моделирование случая Fast-Strong с Rising Edge снова.
18. Измерьте пиковое значение наводки для обеих подсхем и запишите.

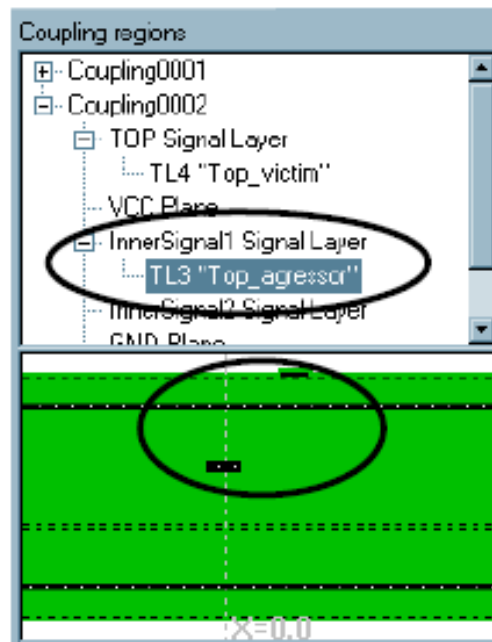
Наводка на Top layer: _____

Наводка на Internal Layer: _____

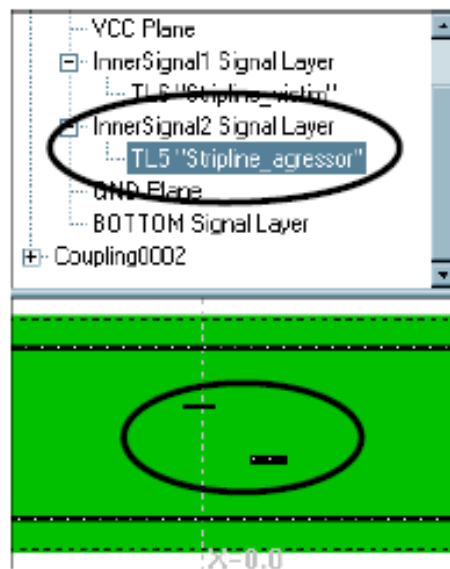
19. Сравните полученные результаты с результатами шага 14. Какие выводы можно сделать?

Продолжим исследования, разместив цепь агрессора на другой слой и посмотрев воздействие на жертву.

20. Откройте диалог Edit Transmission Line для первой связанной подсхемы (в данный момент на слое top) и выберите закладку **Edit Coupling Regions**.
21. Выберите цепь Top_ aggressor в секции Coupling regions и щелкните кнопку **Move trace**  дважды, чтобы переместить ее вниз и разместить на слое Inner Signal 1, как показано ниже:



22. Повторите шаги 20 - 21 для второй связанной подсхемы (в данный момент на слое Inner Signal 1), чтобы переместить цепь “Stripline_agressor” на слой InnerSignal2 layer как показано ниже.



23. Erase старые диаграммы и моделируйте случай Fast-Strong с Rising Edge снова.

24. Просмотрите результаты моделирования и объясните почему нет вообще наводки на жертву в первой связанной подсхеме, а во втором случае есть. (Подсказка: Местоположение передающих линий.)

Пример 4: Исследование Топологии

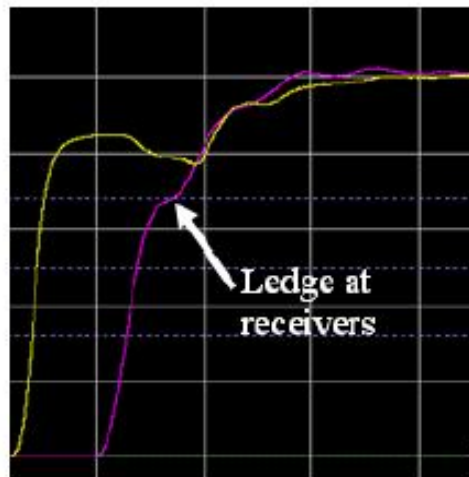
В этой секции лабораторной, вы сравните результаты моделирования трех подсхем с одинаковыми буферами, но разной топологией.

1. Откройте схему *topology.ffs* из папки *C:\HyperLynx_Tmg\prelayout*. Щелкните **Yes** на подсказку сохранения ранее открытой схемы.

Верхняя подсхема настроена на топологию T с двумя нагрузками. Заметьте что ветви T имеют одинаковую длину 500ps. Все передающие линии имеют Z_0 в 50 Ohms.

2. В Oscilloscope, установите масштаб 500 mV/div и 2 ns/div.
3. Включите зонды передатчика первой подсхемы (U1.1) и двух приемников (U2.1 и U3.1) и моделируйте случай Fast-Strong с Rising Edge.

Результаты моделирования показывают, что сигнал прибывает на приемники одновременно — диаграммы U2.1 и U3.1 перекрывают друг друга. Но заметьте полочку на диаграммах приемников. Это из-за эффективного импеданса двух ветвей в параллель (25 Ohms) который отображается на T пересечении.



4. Измерьте некомпенсированную Max Rise Delay (Как измерить? Перейдите в Лаб2, Пример 3, стр. 18) и запишите:

Max Rise Delay с не выровненным импедансом на пересечении:

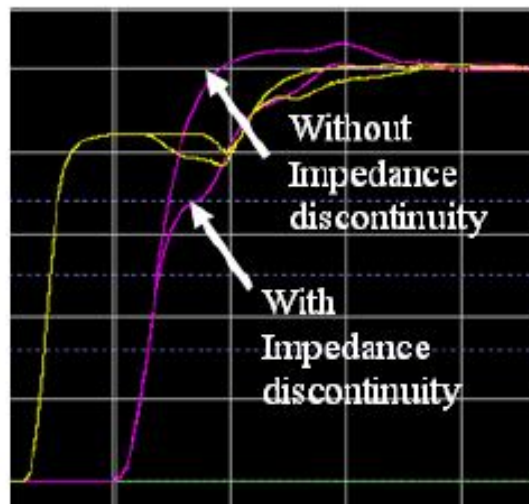
Далее, изменим импеданс ветвей T-топологии, так чтобы значение параллельного импеданса стало равным импедансу до пересечения.

5. Измените импеданс ветвей в 100 Ohms.

Это создает эффективный импеданс $100//100$ равно 50 Ohms на пересечении.

6. Снова запустите моделирование и измерьте некомпенсированную Max Rise Delay. Сравнение двух моделирований показано ниже.

Max Rise Delay с выровненным импедансом на пересечении:

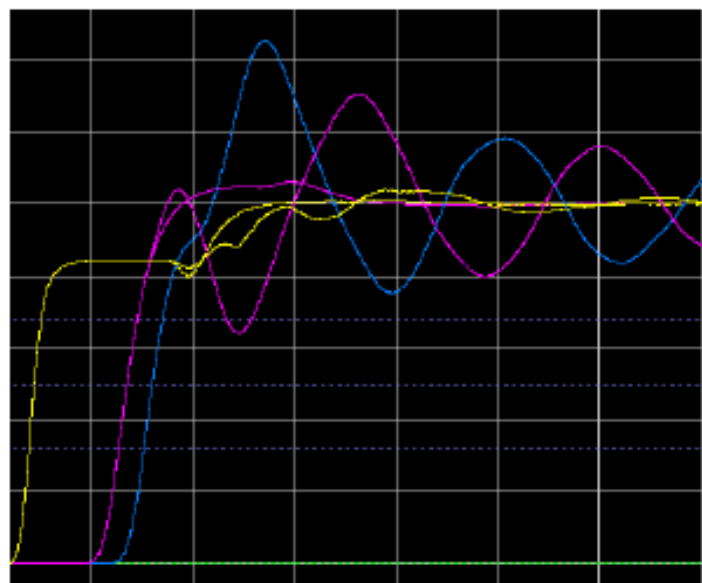


- Сравните эти результаты с результатами шага 4 и опишите воздействие разрыва импеданса на пересечении.

Далее, исследуем что случится с качеством сигнала, когда T становится не сбалансированным, одна ветвь длиннее другой.

- Измените задержку одной из ветвей в 1ns.
- Снова запустите моделирование.

Результаты показаны ниже. Как видите, качество сигнала сильно понизилось, когда T не сбалансировано, т.к. отражения прибывают на пересечение в разное время.



Далее, анализируем вторую и третью подсхему, подсхемы с топологией цепочка, ответвления 0.5 inch и 1 inch соответственно.

- Отобразите диаграммы на приемниках U5.1 и U8.1 и передатчиках U4.1 и U7.1 двух нижних подсхем и измерьте не компенсированную Max Rise Delay для обеих подсхем и запишите:

Max Rise Delay с ответвлением 0.5": _____

Max Rise Delay с ответвлением 1": _____

11. Анализируя результаты, какой вы можете сделать вывод между двумя подсхемами топологии цепочка с разной длиной ответвлений?

Пример 5: Анализ Изменения Параметров

В этом примере, вы изучите как использовать воздействия по цепям\пинам и выполнять анализ изменения параметров.

1. Откройте схему *stimulus&sweeps.ffs* из папки *C:\HyperLynx_Trng\prelayout*. Щелкните **Yes** для сохранения ранее открытой схемы.

Вы должны видеть одну дифференциальную цепь и одну одиночную в проекте. Заметьте что передающие линии диф. пары не связаны. Вам нужно связать их, чтобы поведение было дифференциальным в этой топологии. Более подробно вы изучите диф. пары в Модуле 8.

2. Используя Ctrl-ЛКМ выберите обе передающие линии TL1 и TL4.
3. Щелкните ПКМ > **Couple**. Откроется диалог Edit Transmission Line.

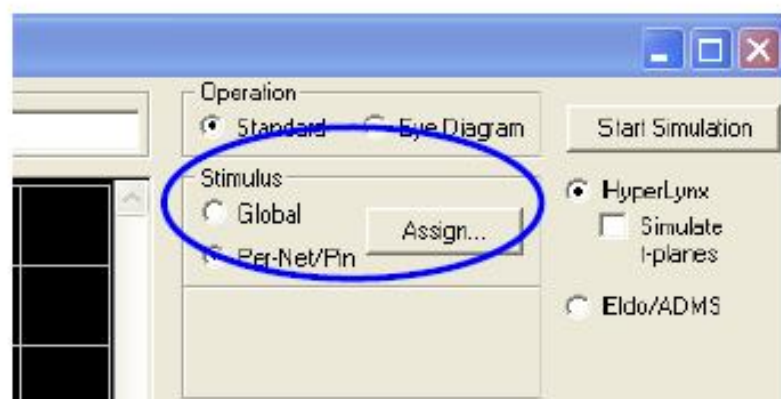
Заметьте что теперь передающие линии связаны на слое Top layer и имеют дифференциальный импеданс 98.2 ohms.

4. Щелкните **ОК** для закрытия диалога.
5. Повторите шаги 3-5 чтобы связать передающие линии TL2 и TL5.
6. Повторите шаги 3-5 чтобы связать передающие линии TL3 и TL6.

Следуя инструкции установите воздействия для диф. пары и одиночной цепи. Диф. пара это сигнал DDR3 DQS который выглядит как синхро-сигнал, в то время как одиночная цепь это сигнал DDR3 DQ который ведет себя как PRBS сигнал данных.

7. Откройте Oscilloscope.

8. Выберите переключатель **Per-Net/Pin** в секции Stimulus.

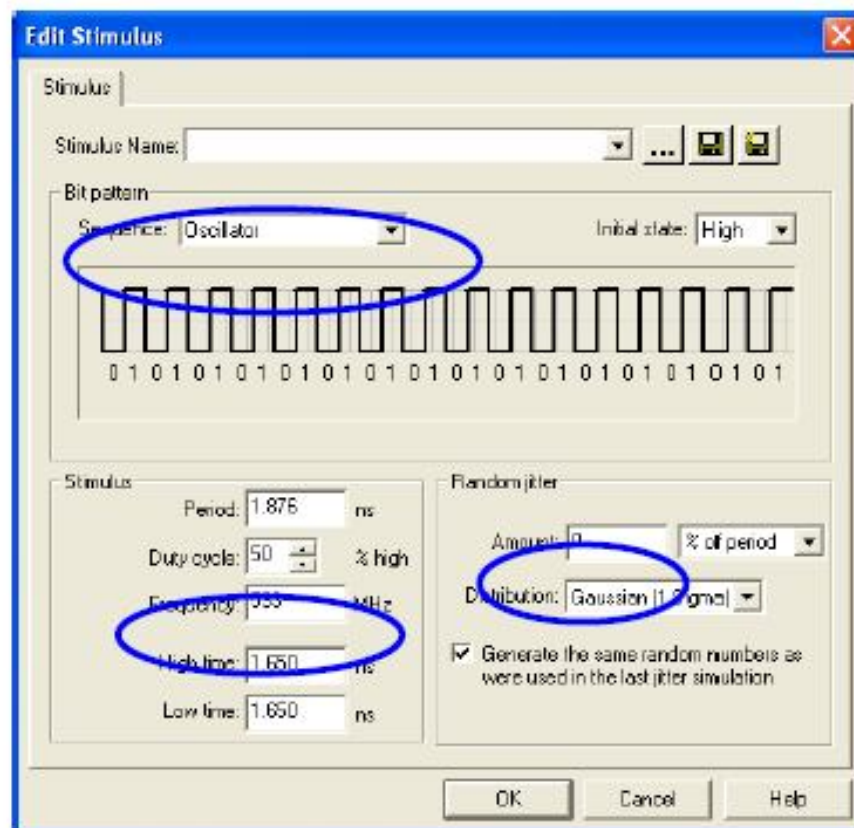


9. Щелкните **Assign** чтобы открыть диалог Assign Stimulus.

Заметьте что все Stimulus установлены в <default>. Вам нужно создать новые воздействия для двух передатчиком схемы.

10. В диалоге щелкните **Edit Stimulus**.

11. В диалоге Edit Stimulus, выберите Oscillator как Sequence и измените Frequency в 533 MHz. Также измените Random jitter amount в 0. Настройки показаны ниже.



12. Щелкните **ОК** для закрытия диалога.

13. На вопрос сохранить ли изменения, щелкните **Yes**, и сохраните файл как *DQS.edi* в папке *C:\HyperLynx_Trng\prelayout*.

14. Щелкните <default> в списке Stimulus рядом с Pins U5.1/U5.2 (передатчик диф. пары) чтобы отобразить выпадающий список и выбрать DQS из списка Stimulus.

15. В диалоге Assign Stimulus, щелкните снова кнопку **Edit Stimulus**.

16. Введите следующие настройки:

Sequence = PRBS , Bit Order = 5

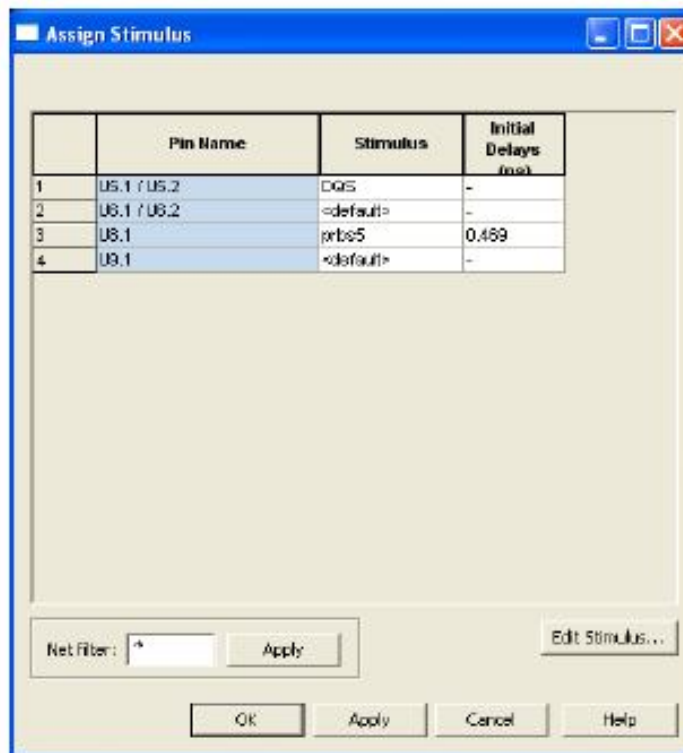
Stimulus Bit interval = 0.938 ns

Sequence repetitions=1

Random jitter Amount =1

17. Щелкните **ОК** и сохраните воздействия как *C:\HyperLynx_Trng\prelayout\PRBS5.edi*.
18. Вернитесь в диалог Assign Stimulus и щелкните на <default> для U8.1 (передатчик одиночной цепи) и выберите PRBS5 из выпадающего списка.
19. В колонке Initial Delays для U8.1, введите задержку 0.469ns для сдвига данных на $\frac{1}{2}$ периода бит, чтобы имитировать поведение реального контроллера, где сигналы DQS и DQ сдвинуты по времени контроллером памяти DDR3.

Диалог Assign Stimulus должен выглядеть примерно так.



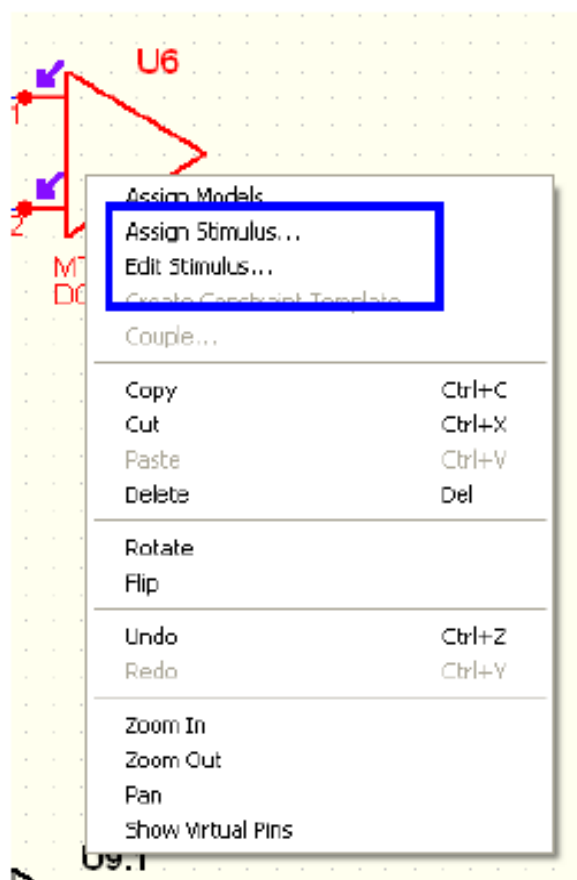
20. Щелкните **ОК** чтобы закрыть диалог.
21. В Oscilloscope, щелкните кнопку маленькой стрелки слева от списка зондов и выберите "Disable all Probes".
22. Теперь включите только дифференциальный зонд для U6 (буфер приемника диф. пары) и зонд для U9 (буфер приемника одиночной цепи).


23. Установите horizontal scale в 2ns/div и vertical scale в 1V/div.

24. Щелкните кнопку **Start Simulation**.

Заметьте что на выводе моделирования, синхросигнал DQS и сигнал данных DQ выровнены, т.е. DQS тактирует данные.

Заметка: Диалоги Assign Stimulus и Edit Stimulus можно в любое время вызвать через ПКМ, щелкнув на любом буфере в Free-Form schematic и выбрав соответствующее меню, как показано ниже.



25. Откройте Sweep Manager щелкнув на 

26. В Sweep Manager, дважды щелкните Transmission lines для отображения изменяемых опций.

27.Щелкните TL8 и раскройте ее. Заметьте что для TL8 есть два изменяемых параметра: длина и ширина. Также заметьте что TL8 выбран в схеме (кросс-ссылка).

28.Дважды щелкните Length для отображения диалога Sweeping.

29.Выберите переключатель **By initial/final values**.

30.Оставьте initial value как 3 и установите final value в 6 inches.

31.Установите Increment в 1 inch.

32.Щелкните **OK**.

Заметьте внизу Sweep Manager что количество требуемых Simulations теперь 4.

33.Щелкните **Run Sweeps** чтобы открыть Oscilloscope.

34.Установите моделирование для Global Stimulus и Falling Edge.

35. Щелкните кнопку **Start Sweeps** для начала моделирования.

Заметьте что теперь есть по 4 диаграммы для каждого зондируемого сигнала.

36.Наводя курсор на каждую диаграмму вы увидите подсказку для какого случая изменений генерирована данная диаграмма.

37.Измерьте Max Flight Time для каждой из 4 диаграмм на пине U9.1.

Какие диаграммы (какая длина T-line TL8) удовлетворяют максимальному времени пролета меньше чем 1.5ns?

Лабораторная работа №4

Модели буферов элементов бортовой РЭА.

Цель работы: изучение основных составляющих моделей ЭРИ, применяемых в бортовой РЭА.

Задание на лабораторную работу.

Освоить навыки:

- создания и тестирования моделей из данных тех. описаний.
- отладки модели IBIS.

Порядок выполнения работы.

Пример 1: Создание модели из Данных Тех. Описания

Для этого примера, мы рассмотрим технологию производства 3.3 Volt. Иногда необходимая информация отсутствует в реальной спецификации компонента, но есть в некоторых вспомогательных спецификациях, прикладных заметках, или другом документе. Например, выходной импеданс передатчика это динамический импеданс ($R = \Delta V / \Delta I$) передатчика, где ΔV и ΔI можно извлечь из кривых характеристик переключения, найденных в прикладных заметках.

1. Сохраните и закройте файл, если такой есть.

Данные в Таблице 1, Таблице 2, и Таблице 3 извлечены из прикладной заметки *idt_an_124.pdf* и тех. описания *74FCT3244_DS.pdf* расположенных в папке *C:\HyperLynx_trng\prelayout*.

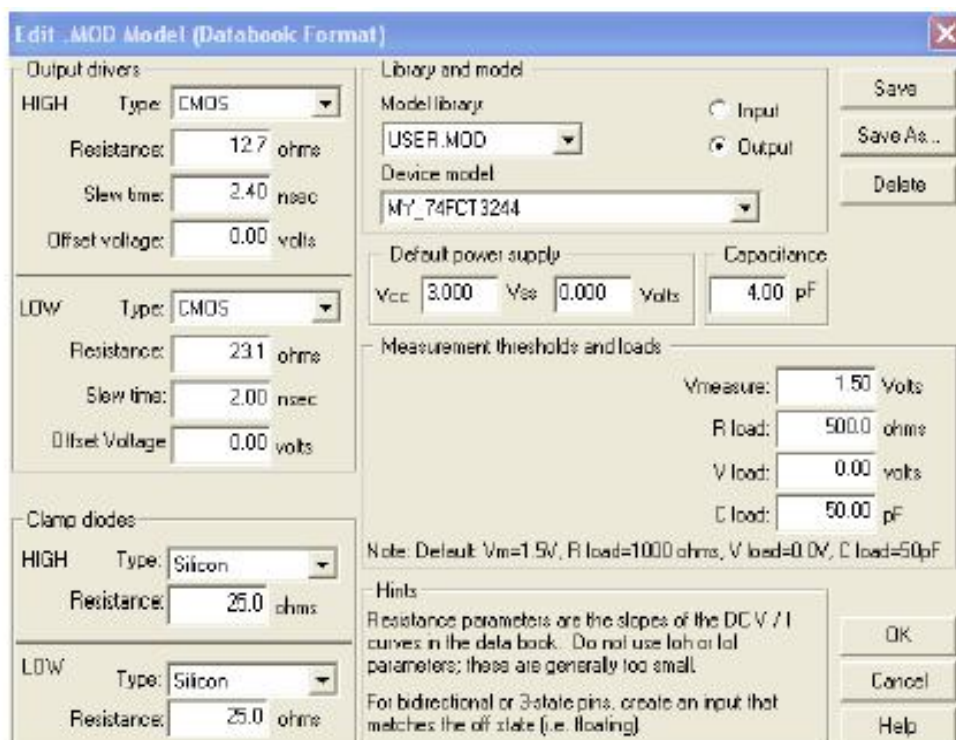
Таблица 1: Выходы передатчиков

| Parameter | High | Low | Diode High | Diode Low |
|------------------------|-------|-------|------------|-----------|
| Type | CMOS | CMOS | Silicon | Silicon |
| Resistance (Ohms) | 12.67 | 23.08 | 25 | 25 |
| Slew Time (nS) | 2.4 | 2.0 | N/A | N/A |
| Offset Voltage (Volts) | 0.0 | 0.0 | N/A | N/A |

Таблица 2: Питание, Паразиты, и Тестовая Структура

| Parameter | Value |
|------------------|---------------|
| Supply Voltage | 3.0 Volts Pin |
| Capacitance | 4.0 pF |
| Vmeasured | 1.5 Volts |
| R Load | 500 Ohms |
| V Load | 0.0 Volts |
| C Load | 50 pF |

2. Выберите в меню **Models > Edit Databook IC Models (.MOD)**.
3. Убедитесь что переключатель **Output** в секции **Library and model** диалога включен.
4. Щелкните кнопку **Save As**.
5. Введите имя *USER.MOD* для **Library name**.
6. Введите “MY_74FCT3244” в области имени Модели диалога **Save .MOD Model As**; затем щелкните кнопку **OK**.
7. Введите информацию из Таблицы 1 и Таблицы 2 в результирующем диалоге. После введения всей информации, диалог должен выглядеть примерно так:



8. Щелкните кнопку **Save**.

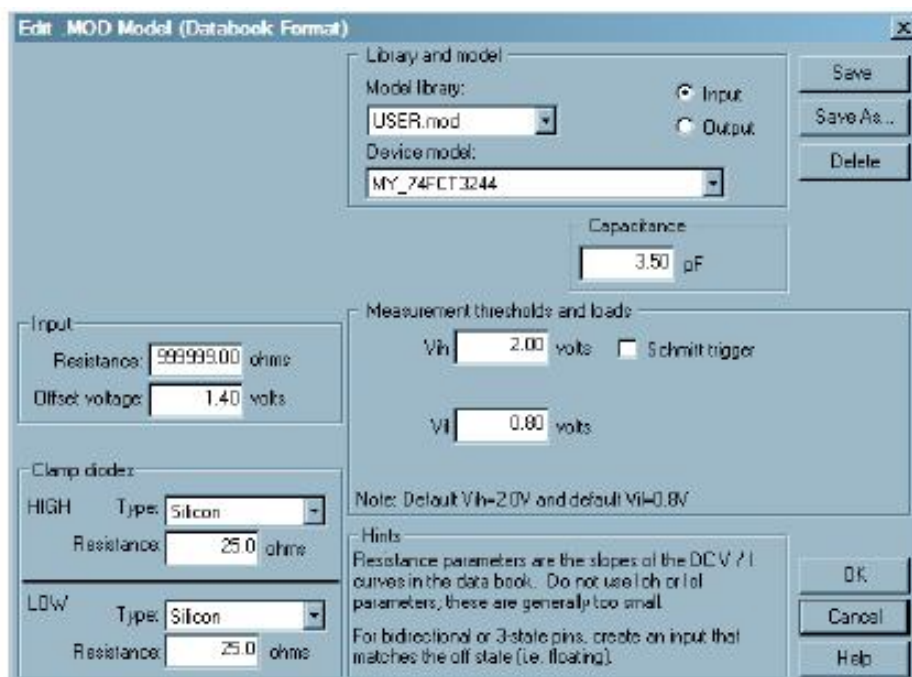
9. Выберите переключатель **Input**, чтобы можно было ввести модели для входов.

10. Введите информацию из Таблицы 3.

Table 3: Input Receivers

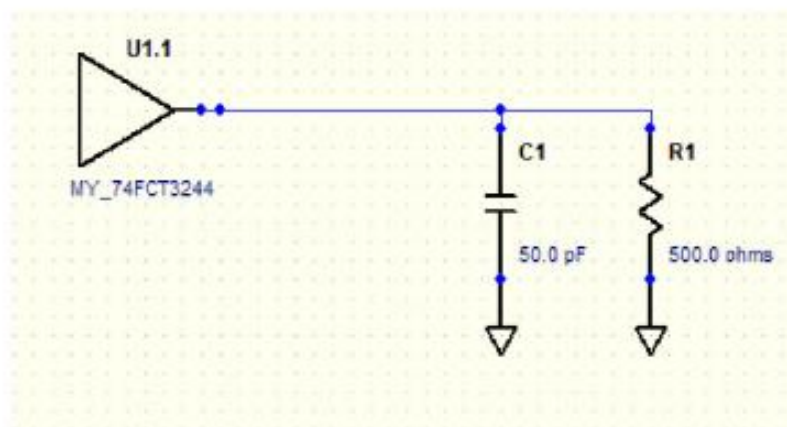
| Parameter | Input | Diode High | Diode Low |
|----------------|--------|------------|-----------|
| Resistance | 1 Meg | 25 Ohms | 25 Ohms |
| Offset Voltage | 2.5 | N/A | N/A |
| Vih | 2.0 V | N/A | N/A |
| Vil | 0.8 V | N/A | N/A |
| Capacitance | 3.5 pF | N/A | N/A |
| Type | N/A | Silicon | Silicon |

13. По окончании диалог должен выглядеть примерно так:



14. Щелкните кнопку **Save** и выберите **OK** для закрытия диалога.

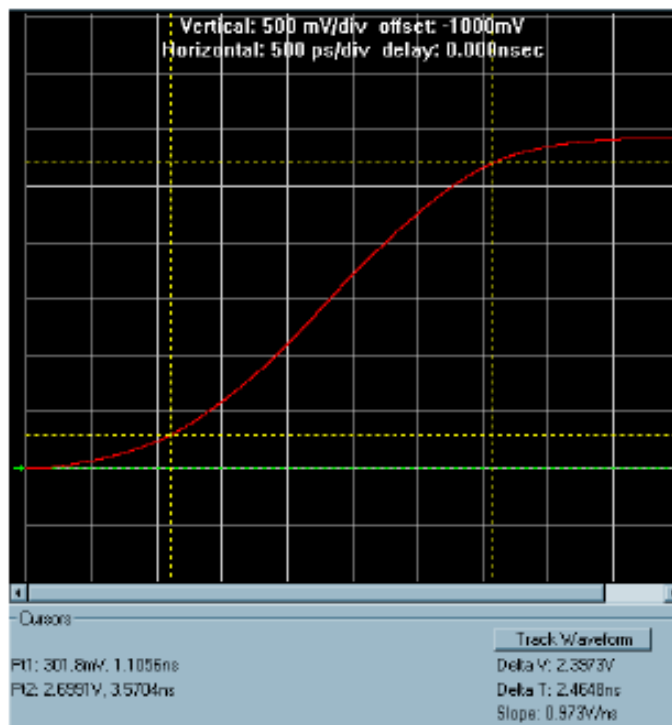
15. Создайте новую схему LineSim как показано ниже, для тестирования передатчика используя тестовую нагрузку изготовителя.



16. Сохраните схему как *model_test*.

17. Моделируйте подсхему случая Typical и Rising Edge.

18. Измерьте время нарастания от 10% (0.3V) до 90% (2.7V). Результаты моделирования должны быть похожи на диаграмму:



19. Это удовлетворяет спецификации, rise time в 2.4ns? _____

| | |
|----------------|--|
| | <p>Можете также исследовать falling edge (т.е. 2.0 ns на падение 10% - 90%).</p> |
| <p>Заметка</p> | |

20. Закройте Oscilloscope.

Давайте вспомним что сделано. Вы создали модель для входов и выходов 74FCT3244. Созданные вами модели добавили на тестовую схему, которую затем вы модифицируете для соответствия “испытательному стенду” производителя, и проверите совпадение результатов моделирования и данных тех. описания.

Пример 2: Работа с Моделями IBIS.

В процессе разработки, вы должны получить модели IBIS от производителя, т.к. модели тех. описания получены прежде всего для оценки крутизны напечатанных характеристик кривых. Модели IBIS обычно имеют больше информации, и аккуратнее, по точкам описывают поведение буферов

pull up/down транзисторов (т.е. кривые I-V и V-T) и фиксирующих диодов.

1. Выберите HyperLynx Models > Edit IBIS IC Models (.IBS) чтобы открыть HyperLynx Visual IBIS Editor.
2. Используя File > Open в Visual IBIS Editor, переместитесь в папку C:\HyperLynx_trng\models и откройте файл ibis_err.ibs.
3. Проверьте файл на соответствие спецификации IBIS, щелкнув на кнопку Check.
4. Прокрутите до низа окна Output, расположенного в нижней части Visual IBIS Editor и заметьте что есть 15 errors и 4 warnings.
5. Найдите сообщение warning о tabs и ответьте на вопрос:
6. Знак табуляции приемлем по синтаксису в модели IBIS?

-
-
7. На какой строке расположены запрещенные знаки табуляции? Как, без подсчета можно переместится на строку указанную в сообщении?

-
-
8. Переместитесь в строку из сообщения с табуляциями.
 9. Устраните табуляцию, или в ручную заменив ее пробелами или используя меню Edit > Convert Tabs, примите стандартные пробелы в выскакивающем меню, щелкнув на кнопку Convert.
 10. На всякий случай запустите проверку снова, чтобы убедиться что больше нет предупреждения о табуляции.

11. Найдите Ошибку “Signal name not found.” и переместитесь на строчку дважды щелкнув по строке ошибки, или используйте **Edit > Go to Line**.

Вы заметите что номер пина есть в модели. Просматривая выходное окно можно увидеть что здесь четыре ошибки ассоциированные с этой строкой (одна из них в конце списка ошибок).

Спецификация IBIS требует минимум 3 или 6 активных колонок.

12. Какие данные ожидаются в 6 колонках?

13. Переключите строку 37 в строку комментария, добавив знак комментария в начало строки, используя или **Edit > Toggle Comment**, Ctrl-M, или в ручную введя его.

14. Сохраните файл и затем проверьте снова на всякий случай.

15. В окне Output пролистайте в конец. Вы увидите что осталось 11 errors и 3 warnings.

Оставшиеся ошибки есть из-за несоответствием между точками напряжения данных линии нагрузки I-V (передаточная функция выходных транзисторов) и данными кривых V-T (переходная характеристика в заданную нагрузку).

16. Выберите **Help > Help** в IBIS editor, и раскройте раздел Verifying IBIS Models; затем подраздел Identifying common IBIS Model problems для более детальных объяснений.

Редактор имеет алгоритм авто-коррекции этой ситуации.


17. Сделайте коррекцию выбрав в IBIS editor меню **IBIS > Correct all V-I/V-t Mismatches**.

18. Сохраните файл и затем проверьте снова на всякий случай.

19. В окне Output пролистайте до конца.


Вы увидите что осталось 3 предупреждения. Предупреждения из-за того что данные таблиц, минимум и максимум паразитов корпуса (package parasitics) определены некорректно.

20. Используя возможности вырезать и вставлять колонки (Alt-ЛКМ), переставьте данные колонок Min и Max.

| | |
|---|---|
|  | После выбора используйте ПКМ > Cut/Paste. |
|---|---|


21. Сохранитесь и проверьтесь на всякий случай. Теперь должно быть 0 ошибок.

Теперь взглянем на данные IBIS в графической форме.

22. Отобразите данные IBIS в графике выбрав иконку **View IBIS Data**. 

Если файл IBIS содержит много моделей и пинов, используйте закладку **Select/Info** для определения данные какой модели отображать в других закладках.

23. Щелкните закладку **Rising Waveform** и посмотрите на местоположение диаграмм minimum и typical rising для двух условий.

| | |
|--|--|
|  Подсказка | Переключение между ними, используя выпадающий список рядом с Conditions. |
|--|--|

24. Что вы заметили о диаграммах minimum и typical между двумя условиями (conditions)? Что можно сказать о данных файла IBIS?

Закройте окно View IBIS Data так чтобы возвратится в окно IBIS editor.

В данной лабораторной, мы предполагаем что данные размещены в неправильные колонки при создании модели IBIS для случая R=194; V=1.2V, Vmin=1.1V, Vmax=1.3V; DUT. Таким образом, данные в файле можно исправить, переставив данные в подходящих колонках в наборе данных Rising Waveform.

25. С начала, найдите данные кривых Rising edge V-T для тестовых условий R_fixture = 0.194k, V_fixture = 1.200, V_fixture_min = 1.100, и V_fixture_max = 1.300. (Подсказка: Вторая диаграмма Rising.)

26. Затем переставьте данные колонок minimum и typical.



Используйте такой же способ как при изменении package parasitics.

27. Проверьтесь на всякий случай, и увидите что есть две ошибки корреляции кривых V-I/V-T.

28. Автоматически исправьте их используя, то что в шаге 17.

29. Графически подтвердите что диаграммы rising, случая передатчика minimum и typical исправлены.

3 ОФОРМЛЕНИЕ ОТЧЕТА

После выполнения каждой из лабораторных работ студентом оформляется отчет и представляется преподавателю для проверки с последующей защитой (выполнение отчета и защита работы проводится каждым студентом индивидуально).

Работа оформляется в последовательности, приведенной в методических указаниях.

На первой странице пишется заглавие, указывается цель и объем работы в часах, Ф.И.О. студента, группа, дата выполнения.

Текст работы оформляется на ПЭВМ шрифтом Times New Roman с использованием средств текстового процессора и выводится на принтер на листах формата А4 (210 * 297 мм) с соблюдением ГОСТ 2.105-95, ГОСТ 8.417-2002 и ГОСТ 7.1-2003.

В отчете по проделанной работе должны быть включены следующие структурные элементы:

- а) титульный лист;
- б) цель работы;
- в) основная часть, содержащая постановку задачи и полученные результаты, а также отражающая процесс выполнения работы;
- г) выводы.

Перенос слов на титульном листе и в заголовках текста не разрешается. Точка в конце заголовка не ставится.

Защита лабораторных работ осуществляется по результатам выполненного задания, в процессе защиты выполняется дополнительная проверка (с использованием контрольных вопросов) усвоения студентом материала.

ЛИТЕРАТУРА

1. Шивринский, В.Н. Бортовые вычислительные комплексы навигации и самолётовождения: курс лекций / В.Н. Шивринский – Ульяновск: Изд-во УГТУ, 2010. – 148 с.