

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Локтионова Оксана Геннадьевна
Должность: проректор по учебной работе
Дата подписания: 02.02.2017 05:13:54
Уникальный программный ключ:
0b817ca911e6668abb13a54426d39e5f1c11eabbf73e943df4a4851fda56d089

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное
образовательное учреждение высшего образования
«Юго-Западный государственный университет»
(ЮЗГУ)

Кафедра вычислительной техники



УТВЕРЖДАЮ

Проректор по учебной работе

О.Г. Локтионова

2017г.

Проектирование управляющей микропроцессорной системы

Методические указания
к курсовому проектированию
для студентов направления 09.03.01

Курск – 2017 г.

УДК 519.713.1

Составитель: В.С. Панищев

Рецензент

Кандидат технических наук, доцент *Е.О. Брежнева*

Проектирование управляющей микропроцессорной системы: методические указания к курсовому проектированию / Юго-Зап. гос. ун-т; сост.; В.С. Панищев. – Курск, 2017. - 23 с.: - ил. 1 , табл. 3.– Библиогр.: с. 23.

Содержат сведения по вопросам разработки микропроцессорной управляющей системы, реализующей заданные взаимодействия с объектом управления, и рекомендации по разработке программных средств системы, обеспечивающих выполнение заданного алгоритма управления.

Методические указания соответствуют рабочей программе дисциплины «Микропроцессорные системы».

Предназначены для студентов направления 09.03.01 очной и заочной форм обучения.

Текст печатается в авторской редакции

Подписано в печать *10.02.17*. Формат 60*84 1/16.

Усл. печ. л. *1,62* . Уч.-изд. л. *1,1* / Тираж 50 экз. Заказ *224* Бесплатно.

Юго-Западный государственный университет.

305040 Курск, ул. 50 лет Октября, 94.

Оглавление

1.	ВВЕДЕНИЕ	5
2.	ТЕХНИЧЕСКОЕ ЗАДАНИЕ НА ПРОЕКТИРОВАНИЕ.....	8
2.1.	Общая структура разрабатываемой ЦВМ.....	8
2.2.	Алгоритм управления объектом	9
2.3.	Реакция системы на внешние события.....	10
2.4.	Общая структура программного обеспечения	11
2.5.	Структура задания	12
3.	ЭТАПЫ КУРСОВОГО ПРОЕКТИРОВАНИЯ. СОДЕРЖАНИЕ ЭТАПОВ И РЕЗУЛЬТАТЫ ПРОЕКТИРОВАНИЯ	13
3.1.	Расшифровка и анализ задания.....	13
3.2.	Разработка уточненной структурной схемы.....	13
3.3.	Разработка подсистемы памяти	14
3.4.	Разработка подсистем ввода/вывода, прерываний и ПДП	15
3.5.	Разработка отладочного пульта	16
3.6.	Разработка программного обеспечения.....	17
4.	Задания.....	18
5.	Список литературы	22

СПИСОК ИСПОЛЬЗОВАННЫХ СОКРАЩЕНИЙ.

АЦП	- аналого-цифровой преобразователь
БИС	- большая интегральная схема
ВУ	- внешнее устройство
ГСА	- граф-схема алгоритма
ЗУ	- запоминающее устройство
КПО	- контроллер параллельного обмена
КПДП	- канал прямого доступа в память
МП	- микропроцессор
МПС	- микропроцессорная система
ОЗУ	- оперативное запоминающее устройство
ОП	- отладочный пульт
ОУ	- объект управления
ПДП	- прямой доступ в память
ПЗУ	- постоянное запоминающее устройство
ПМ	- процессорный модуль
ПО	- программное обеспечение
РОН	- регистр общего назначения
СИС	- схема средней степени интеграции
УВВ	- устройство ввода/вывода
УМПС	- управляющая микропроцессорная система
ЦАП	- цифро-аналоговый преобразователь

1. ВВЕДЕНИЕ

Курсовой проект предназначен для практического усвоения студентами основных разделов дисциплин «Микропроцессорные системы», «Программирование», «Электротехника и электроника», «Схемотехника», «Теория автоматов» типового учебного плана специальности “Вычислительные машины, комплексы, системы и сети”, закрепления знаний по проектированию аппаратных и программных средств микропроцессорных систем, развития практических навыков проектирования систем на базе современных микроконтроллеров.

В задачи курсового проекта по дисциплине «Микропроцессорные системы» входят: развитие у студентов навыка научно-исследовательской и проектно-конструкторской работы в области исследования и разработки микропроцессорных систем; принятие экономически и технически обоснованных инженерных решений; анализ научно-технической литературы и ресурсов сети “Интернет” в области проектирования микропроцессорных систем, а также использование стандартов, справочников, технической документации по элементной базе, аппаратным и программным решениям и т.д. При выполнении курсового проекта следует руководствоваться общими указаниями по организации и методике проведения курсового проектирования в вузе.

В результате выполнения курсового проекта по дисциплине «Микропроцессорные системы» студент должен научиться работать с научно-технической и справочной литературой в области проектирования микропроцессорных систем, решать отдельные прикладные задачи по разработке микропроцессорных устройств, работать с современными инструментальными средствами проектировщика, выступать перед аудиторией с целью защиты результатов своей работы.

Цикл проектирования системы, содержащей микроконтроллер, показан на рис.1.

Первый шаг цикла проектирования системы включает определение набора *требований пользователя* и построение *функциональной спецификации*, вытекающей из требований пользователей. Требования пользователей определяют, что пользователь хочет от системы и что она должна делать. Хорошие системные спецификации определяют функции, выполняемые системой для пользователя после завершения проектирования, уточняя, таким образом, на сколько система соответствует требованиям пользователя. Она включает описания форматов, как на входе, так и на выходе, а также внешние условия, управляющие действиями системы. Функциональная спецификация и требования пользователей являются критериями оценки функциональных характеристик системы после завершения проектирования.

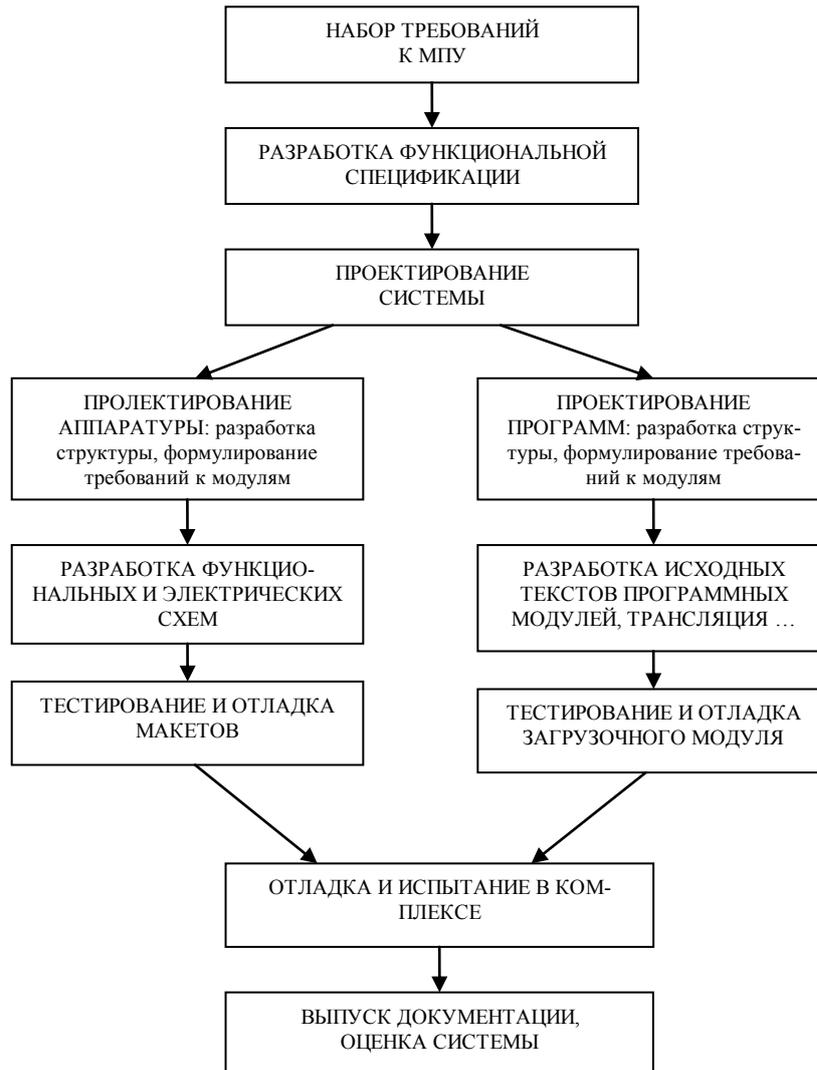


Рис.1. Цикл проектирования системы с микроконтроллером

Следующим шагом является проектирование системы на основе функциональной спецификации. Проектирование систем заключается в разбиении ее на отдельные *модули*, которые могут быть реализованы как в виде аппаратных средств, так и в виде программ.

На этом этапе должно быть принято решение о распределении функций и технических требований между аппаратными (АС) и программными (ПС) средствами микропроцессорного устройства (МПУ). После этого дальнейшая разработка МПУ проводится отдельно и параллельно для аппаратных и программных средств. Программный способ выполнения функций, по сравнению с аппаратным, имеет ряд преимуществ: гибкость, технологичность, надежность, стоимость, габариты; к недостаткам относится временной показатель: большее время реализации функций.

Большинство современных микроЭВМ имеют развитую систему встроенной периферии, вследствие чего, задача распределения функций

между аппаратной и программной частями МПУ становится менее трудоемкой.

Проектирование аппаратных средств МПУ. Этапы проектирования показаны на рис.1. Особенностью проектирования является то, что в большинстве случаев состав аппаратуры различных МПУ представлен одинаковыми блоками: микропроцессор (микроЭВМ), устройства памяти, дешифратор, периферийные схемы для связи с внешними устройствами и т.д.

Проектирование программных средств МПУ. Для выполнения собственно программирования и тестирования необходимо использовать специальные инструментальные аппаратно-программные средства.

Отладка и испытание МПУ. Хотя аппаратные и программные средства по отдельности проходят этапы отладки, однако основная отладка осуществляется при непосредственном взаимодействии и взаимосвязи программных и аппаратных средств.

Документация

Одним из наиболее важных факторов добросовестного проектирования систем является хорошая документация. Под хорошей понимается четко организованная, легко читаемая и усваиваемая документация, сжатая, но полная, допускающая внесение изменений. Постепенно продвигаясь в рамках цикла проектирования от требований пользователя и функциональной спецификации к объединению и оценке действующей системы можно сформировать следующий набор документации:

- Требования пользователей и функциональные спецификации.
- Проектная документация системы.
- Программная документация .
- План объединения.
- Техническая документация.
- План отладки аппаратных средств.

2. ТЕХНИЧЕСКОЕ ЗАДАНИЕ НА ПРОЕКТИРОВАНИЕ

2.1. Общая структура разрабатываемой ЦВМ

1.1.1. Управляющая ЦВМ проектируется на базе однокристального микропроцессора или однокристальной микро-ЭВМ и включает в себя следующие основные устройства:

- процессорный модуль;
- память, состоящую из ОЗУ и ПЗУ;
- устройства параллельного ввода/вывода для связи с ОУ;
- блок последовательного канала для связи с ЭВМ верхнего уровня;
- программируемый системный таймер;
- контроллер прерываний;
- контроллер прямого доступа в память¹;
- пульт управления;
- отладочный пульт.

1.1.2. Все модули (устройства) системы объединяются интерфейсом (магистралью), требования к которому определяются заданным типом микропроцессора (микро-ЭВМ).

Обмен данными по интерфейсу может осуществляться как в едином адресном пространстве, так и в разделенном с помощью управляющих сигналов обращения к ЗУ и ВУ.

1.1.3. Процессорный модуль включает в себя микропроцессор (микро-ЭВМ) и, при необходимости, дополнительные БИС (СИС), обеспечивающие реализацию вспомогательных функций (тактовый генератор, шинные формирователи, регистры-зашелки и др.).

1.1.4. Устройства ввода для связи с ОУ должны обеспечить ввод в ПМ значений x_1, x_2, x_3, x_4 двоичных датчиков, а так же 8-разрядных двоичных кодов NU_1, NU_2, NU_3 , принимаемых с выходов АЦП. Сигнал датчика аварийной ситуации x_a воспринимается только подсистемой прерываний.

Устройства вывода на ОУ должны обеспечить выдачу двоичных управляющих воздействий y_1, y_2, y_3 определенной длительности и кода управляющего напряжения Y_4 - 8-разрядного двоичного вектора на вход ЦАП.

¹ в данном курсовом проекте подсистема ПДП предусматривается лишь в МПС на базе однокристальных микропроцессоров

В структуру ОУ входит устройство, принимающее массив данных из ПЗУ (ОЗУ) в режиме прямого доступа в память (ПДП). Запрос на ПДП возникает асинхронно по отношению к процедуре управления.

1.1.5. Пульт управления должен обеспечивать ввод в ПМ значения 8-разрядной двоичной константы K , ввод двоичного значения сигнала "СТОП", формирование сигнала начальной установки системы, вывод на светодиодную индикацию значений $x_1, x_2, x_3, x_4, y_1, y_2, y_3, NU_1, Y_4$. Кроме того, необходимо предусмотреть светодиод или зуммер аварийной сигнализации.

1.1.6. Системный таймер должен обеспечить отсчет временных задержек, реализуемых при работе алгоритма управления.

1.1.7. Блок последовательного обмена предназначен для передачи на ЦВМ верхнего уровня информации о состоянии процесса управления. По запросу со стороны "центральной" ЦВМ разрабатываемая УЦВМ должна обеспечить выдачу по последовательному каналу кадра, содержимое которого приведено в п. 1.3 (прерывание INT3). Передача информации с верхнего уровня на нижний не предусмотрена.

1.1.8. Контроллер прерываний обеспечивает фиксацию запросов на прерывания от различных источников (см. п. 1.3) и дисциплину обслуживания запросов.

В подсистеме векторного прерывания контроллер формирует код команды вызова, а при наличии в системе радиального входа запроса на прерывания - код состояния регистра запросов.

1.1.9. Отладочный пульт предназначен для подключения к системе только в процессе ее отладки (поиска неисправностей) и должен обеспечивать доступ к ячейкам памяти, портам ввода/вывода. Кроме того, с помощью отладочного пульта должна быть обеспечена возможность пошаговой и/или потактовой работы системы. Управление в процессе отладки обеспечивает программа МОНИТОР, хранящаяся в системном или "теновом" ПЗУ.

2.2. Алгоритм управления объектом

1.2.1. Для формирования управляющего воздействия u_1 снимается информация с цифровых датчиков x_1, x_2, x_3, x_4 и вычисления значения булевой функции $f_1(x_1, x_2, x_3, x_4)$.

При единичном значении f_1 вырабатывается управляющий сигнал $u_1=1$ длительностью t_1 . Это значит, что через t_1 после выдачи $u_1=1$ необходимо выработать $u_1=0$.

1.2.2. При обработке информации с аналоговых датчиков ПМ принимает коды NU_1, NU_2 с выходов АЦП и код константы K с тумблерного регистра пульта управления. Далее вычисляется значение функции $NU=f_2(NU_1, NU_2, K)$ и сравнивается с константой Q , хранящейся в ПЗУ. В

зависимости от результатов сравнения вырабатывается (аналогично y_1) один из двух двоичных управляющих сигналов y_2 или y_3 заданной длительности по следующему правилу:

если $NU < Q$, то выдать y_2 длительностью t_2 , иначе выдать y_3 длительностью t_3 .

Далее формируется управляющее воздействие Y_4 , для чего с АЦП вводится значение NU_3 и производится вычисление по формуле

$$Y_4 = 4 \times NU_3,$$

а значение Y_4 в виде 8-разрядного кода выдается на вход ЦАП.

Все двоичные переменные и константы, участвующие в вычислениях: NU_1 , NU_2 , NU_3 , K , Q , Y_4 рассматриваются как целые без знака.

1.2.3. После выдачи всех управляющих воздействий проверяется состояние тумблера "СТОП" на пульте управления. Если СТОП=0, цикл управления начинается с начала, иначе выполняется процедура останова системы, включающая следующие действия:

- формируется сигнал установки системы в исходное состояние путем подачи на линию начальной установки интерфейса двух прямоугольных импульсов длительностью 30 мкс с интервалом 30 мкс;
- выполняется команда процессора СТОП.

2.3. Реакция системы на внешние события

В системе необходимо предусмотреть следующие линии запроса на внешние прерывания:

INT0 - отказ источника питания;

INT1 - сигнал X_a аварийного датчика ОУ;

INT2 - запрос от пульта управления (прерывание оператора);

INT3 - запрос от ЦВМ верхнего уровня.

Запросы на прерывания приведены в порядке убывания приоритетов (INT0 - высший приоритет). Система должна реагировать на запросы следующим образом:

INT0:

- вырабатывается сигнал установки системы в исходное состояние (см.п.1.2.3);
- выполняется команда СТОП.

INT1:

- на пульте управления включается аварийная сигнализация (световая с частотой 2Гц или звуковая с частотой 500Гц);
- на индикацию пульта выдается состояние двоичных датчиков x_1 , x_2 , x_3 , x_4 и цифровой код NU_1 ;

INT2:

- выполняется команда СТОП.
- выдается на индикацию значения следующих булевых переменных:
 - ⇒ функция $f1$,
 - ⇒ результат сравнения $NU \leq Q$,
 - ⇒ значение выражения $x1 \& x2 \& x3 \& x4$,
 - ⇒ значение выражения $x1 \vee x2 \vee x3 \vee x4$;
- выдается на индикацию значение сохраняемой в ПЗУ константы Q ;
- организуется выход из прерывания на начало цикла управления.

INT3:

выдать в последовательный канал следующую информацию:

- код символа '!' ("Внимание!");
- двухзначный номер абонента (номер студента в списке группы);
- максимальное значение Y_4 , вычисленное за период от предыдущего сеанса связи до текущего цикла управления;
- минимальное значение Y_4 за тот же период;
- код символа '#' ("Конец передачи").

Кроме перечисленных, в системе могут использоваться прерывания от ВУ, обеспечивающих связь с ОУ, системного таймера и канала последовательного обмена.

2.4. Общая структура программного обеспечения

Программное обеспечение системы разрабатывается на языке Ассемблера или С соответствующего микропроцессора (микро-ЭВМ) и включает следующие основные модули:

- модуль начальной инициализации системы;
- модуль управления;
- подпрограммы обслуживания прерываний, в том числе драйвер последовательного канала;
- программа МОНИТОР.

1.4.1. Модуль начальной инициализации должен включать в себя тест системы процедуры загрузки управляющих слов в программируемые контроллеры и установку индикаторов пульта в исходное состояние.

1.4.2. Модуль управления реализует цикл управления, описанный в п. 1.2.

1.4.3. Подпрограммы обслуживания прерываний обеспечивают реакцию системы на внешние события согласно алгоритмам, приведенным в п. 1.3

1.4.4. Программа МОНИТОР должна обеспечивать доступ к регистрам процессора и ячейкам памяти со стороны отладочного пульта, возможность запуска программ в пошаговом или автоматическом режиме, формирование и аппаратное отслеживание одной точки останова.

2.5. Структура задания

Задания на курсовой проект, приведенные в разделе 4, включают в себя некоторый набор исходных данных и ограничений для проектирования управляющей ЦВМ. Все варианты задания сведены в таблицу 1. Строка таблицы представляет один вариант задания, причем номер варианта определяется номером группы (1..2) и порядковым номером студента по списку группы (1..25).

Задание определяет:

- базовый микропроцессор (микро-ЭВМ), на основе которого требуется построить управляющую ЦВМ. Это не исключает возможности применения БИС других серий, например, для реализации контроллеров прерываний, ПДП, последовательного обмена и др.;
- алгоритм управления определяется в задании видом функций f_1 и f_2 , длительностями управляющих сигналов t_1 , t_2 , t_3 . В строках табл.1 имеются ссылки на таблицы 2 и 3, в которых и определены параметры f_1 , f_2 , t_1 , t_2 , t_3 . Для четных вариантов задания необходимо при срабатывании аварийного датчика (INT1) сформировать на пульте аварийную сигнализацию зуммером (500Гц), а для нечетных вариантов - светодиодом (2Гц);
- типы БИС, на которых должны быть реализованы блоки ПЗУ и ОЗУ, заданы в табл. 1.

3. ЭТАПЫ КУРСОВОГО ПРОЕКТИРОВАНИЯ. СОДЕРЖАНИЕ ЭТАПОВ И РЕЗУЛЬТАТЫ ПРОЕКТИРОВАНИЯ

В курсовом проекте предлагается следующий состав и порядок выполнения этапов:

1. Расшифровка и анализ задания.
2. Разработка процессорного модуля, интерфейса и уточненной структурной схемы.
3. Разработка подсистемы памяти.
4. Разработка подсистемы ввода/вывода.
5. Разработка подсистемы прерываний.
6. Разработка подсистемы ПДП.
7. Разработка отладочного пульта.
8. Разработка программного обеспечения.
9. Оформление проекта.

3.1. Расшифровка и анализ задания

По номеру группы и порядковому номеру в списке группы следует выбрать строку табл.1, а также указанные в ней строки табл. 2, 3, выписать их содержимое. Изучить общую структуру системы и проанализировать возможность ее реализации на заданных БИС. Если в процессе предварительного анализа будут замечены противоречия в задании, например - несоответствие параметров БИС микро-ЭВМ и памяти, то следует скорректировать задание - самостоятельно или по согласованию с руководителем.

3.2. Разработка уточненной структурной схемы

При реализации УМПС на базе однокристалльной микроЭВМ следует прежде всего определить, следует ли использовать внешние ОЗУ и/или ПЗУ или ограничиться ресурсами кристалла. С учетом принятого решения разрабатывается системный интерфейс, включающий средства подключения внешней памяти, подсистемы ввода/вывода других элементов УМПС.

Интерфейс проектируемой УМПС на базе однокристалльной микропроцессора определяется типом заданного МП и практически не оставляет выбора при разработке. Поэтому этап проектирования интерфейса в этом случае сводится к изучению процедур управления системной шиной со стороны заданного МП.

Результатом разработки интерфейса должны быть:

- ↪ список линий интерфейса, их назначение и мнемоническое обозначение;
- ↪ алгоритмы основных процедур интерфейса (Чтение, Запись, Прерывание, ПП) - в форме ГСА или качественных временных диаграмм.

На этапе уточнения обобщенная структурная схема УМПС следует:

- изобразить все модули, входящие в состав МПС, в том числе полный набор УВВ, контроллеров прерываний, ПДП, селекторы адреса и т.п., пульта;
- показать состав линий магистрали, поступающих на каждый модуль и связь между модулями;
- произвести предварительное распределение адресного пространства системы, назначив адреса ОЗУ, ПЗУ и регистрам всех ВУ. Распределение адресов между ОЗУ и ПЗУ может уточняться при разработке ПО.

Результатами этапа должны быть:

- ↪ уточненная структурная схема УМПС;
- ↪ карта распределения адресного пространства.

3.3. Разработка подсистемы памяти

Подсистема памяти разрабатываемой МПС включает в себя модуль ОЗУ и модуль ПЗУ, доступ к которым осуществляется по системной магистрали. Исходные данные для разработки ОЗУ и ПЗУ определены в таблице 1, где указаны типы применяемых микросхем.

Требуется разработать принципиальные схемы ОЗУ и ПЗУ с учетом особенностей функционирования заданных микросхем и схему селектора адресов, вырабатывающую сигналы выборки кристалла для модулей памяти с учетом распределения адресного пространства, принятого в п. 2.2, причем схема селекции может включать в себя селекторы ВУ, если память и ВУ функционируют в едином адресном пространстве.

Если в УМПС используются БИС динамического ОЗУ, то необходимо предусмотреть схему регенерации памяти. Для этого можно воспользоваться серийной БИС контроллера динамического ОЗУ или разработать схему управления на СИС. В УМПС на базе Z80 целесообразно использовать встроенный контроллер регенерации.

Результатом проектирования подсистемы памяти должны быть:

- ↪ принципиальная электрическая схема ОЗУ;
- ↪ принципиальная электрическая схема ПЗУ
- ↪ принципиальная электрическая схема селектора адреса.

3.4. Разработка подсистем ввода/вывода, прерываний и ПДП

2.4.1. В разрабатываемой МПС должна быть предусмотрена следующая номенклатура ВУ:

- 1) устройство ввода информации с цифровых датчиков x_1, x_2, x_3, x_4 ;
- 2) устройство ввода информации с аналогового датчика NU_1 ;
- 3) устройство ввода информации с аналогового датчика NU_2 ;
- 4) устройство ввода информации с аналогового датчика NU_3 ;
- 5) устройство ввода константы K с пульта оператора;
- 6) устройство вывода цифрового управляющего сигнала y_1 ;
- 7) устройство вывода цифрового управляющего сигнала y_2 ;
- 8) устройство вывода цифрового управляющего сигнала y_3 ;
- 9) устройство вывода 8-разрядного кода Y_4 на ЦАП;
- 10) устройство вывода значений $x_1, x_2, x_3, x_4, y_1, y_2, y_3$ на светодиодную индикацию пульта оператора;
- 11) устройство вывода кода NU_1 на индикацию пульта оператора;
- 12) устройство вывода кода Y_4 на индикацию пульта оператора;
- 13) устройство вывода аварийной сигнализации на пульт оператору.

Кроме того, к средствам ввода/вывода можно отнести управляющие регистры и регистры состояния контроллеров прерываний, ПДП, последовательного обмена, о которых будет сказано ниже. Каждое из перечисленных выше устройств должно получить свой адрес в едином адресном пространстве или в пространстве ввода/вывода. При этом следует учесть, что устройства 1..4, 6..9 относятся к ВУ объекта управления, а 5, 10..13 - к пульту оператора. В качестве средств ввода/вывода можно использовать многорежимные буферные регистры или специальные интерфейсные БИС, входящие в базовую серию или другие серии, совместимые с базовой (например, БИС КР580ВВ55).

Результатом проектирования подсистемы ввода/вывода должно быть:

- ↪ карта распределения адресного пространства ввода/вывода или фрагмента единого адресного пространства, отведенного под ввод/вывод;
- ↪ принципиальная схема УВВ ОУ.
- ↪ принципиальная схема пульта оператора.

2.4.2. Подсистема прерываний должна обеспечивать реакцию на системные запросы $INT0 - INT3$ и, кроме того, если инициатором обмена может выступать ВУ, то дополнительно должны быть организованы линии запросов на прерывания от УВВ ОУ. Если в системе предусмотрена радиальная система прерываний, то источник запроса идентифицируется программно.

При векторной подсистеме прерываний необходимо предусмотреть контроллер прерываний, который, анализируя все запросы, выбирает наиболее приоритетный и, получив подтверждение от ПМ, выставляет на линии данных вектор прерывания. В качестве контроллера прерываний можно использовать любую серийную БИС соответствующего назначения (K580BH59, K1810BH59A, K1801BП135 и др.) или разработать собственный контроллер на СИС.

В радиальной подсистеме прерываний также можно использовать контроллер прерываний для фиксации запросов, генерации сигнала INT и программного анализа слова запросов или слова состояний.

2.4.3. Канал ПДП необходимо предусмотреть только в МПС, реализованных на однокристальных микропроцессорах. КПДП должен обеспечить передачу массива данных только в одном направлении - из памяти к ВУ. Для реализации канала можно воспользоваться серийным контроллером ПДП (например, K580BT53), что в данном случае существенно избыточно, или разработать собственный упрощенный контроллер на один канал.

Результатом проектирования подсистем ПДП и прерываний должны быть:

- ↪ схема включения контроллера прерываний в систему (если он применяется);
- ↪ схема контроллера прерываний (если используется "самодельный" контроллер);
- ↪ карта распределения векторов прерываний в памяти;
- ↪ схему подключения в систему КПДП;
- ↪ принципиальную схему "самодельного" КПДП, если он применен.

3.5. Разработка отладочного пульта

Отладочный пульт (ОП) предназначен для подключения к системе только в процессе ее отладки (поиска неисправностей) и должен обеспечивать доступ к ячейкам памяти, портам ввода/вывода как в режиме статического отладчика, так и под управлением программы МОНИТОР, причем программа МОНИТОР должна обеспечить доступ и к регистрам МП (внутреннему ОЗУ МЭВМ).

Кроме того, с помощью отладочного пульта должна быть реализована возможность пошаговой и/или потактовой работы системы.

ОП должен включать в себя средства задания состояния системной шины при отключенном процессоре и средства индикации состояния шины данных - для режима *статического отладчика* [10].

В этом режиме производится захват системной шины ОП, который формирует статические сигналы кода адреса, управляющие сигналы и код

данных - в режиме записи. В режиме чтения состояние шины данных индицируется с помощью двоичных индикаторов.

В режиме "МОНИТОР" УМПС находится под управлением специальной программы МОНИТОР, которая обслуживает шестнадцатеричную и управляющую клавиатуру и семисегментные индикаторы.

Клавиатура позволяет осуществлять набор адресов и данных, а также задавать инструкции МОНИТОРУ - просмотр и модификация ячеек памяти, регистров, старт программы пользователя с заданного адреса, организация пошагового режима работы УМПС и др.

Конкретные функции ОП и программы МОНИТОР уточняются автором проекта.

МОНИТОР может располагаться как в системном ПЗУ, так и в ПЗУ ОП, размещенного в свободной области адресного пространства системы.

3.6. Разработка программного обеспечения

В рамках разработки ПО в курсовом проекте требуется:

- ⇒ разработать общую структуру ПО МПС, включив в него основную управляющую программу, подпрограммы обслуживания прерываний, программу монитор, взаимодействующую с отладочным пультом; определить функции, входные и выходные параметры программ;
- ⇒ разработать алгоритмы программ;
- ⇒ написать тексты программ на Ассемблере соответствующего микропроцессора (микро-ЭВМ) (возможно использование языка С и специализированных сред разработки программ для конкретных микропроцессоров).

4. Задания

Таблица 1

№ вар.	БИС МП (МЭВМ)	Алгоритм управления		Память ^{*)}	
		f_1, t_1	f_2, t_2, t_3	БИС ОЗУ	БИС ПЗУ
1.1	МС68НС11Е9	21	11	К565РУ5	К596РЕ1
1.2	PIC16xxx	2	8	К134РУ6	К541РТ2
1.3	АТМЕГА8	5	7	К565РУ6	К556РТ5
1.4	МС68НС11Е9	12	3	К565РУ5	К556РТ6
1.5	PIC18xxx	1	5	К134РУ6	К541РТ2
1.6	К1816ВЕ51	3	9	К537РУ3	К541РЕ1
1.7	МС68НС11Е9	4	22	К565РУ6	К556РТ5
1.8	К1816ВЕ51	7	25	К537РУ8	К556РТ6
1.9	АТМЕГА8	16	14	К134РУ6	К541РТ2
1.10	К1816ВЕ48	23	2	К537РУ8	К573РФ2
1.11	МС68НС11Е9	15	15	К565РУ6	К541РЕ1
1.12	АТМЕГА8	13	23	К565РУ5	К556РТ5
1.13	МС68НС11Е9	6	20	К565РУ6	К541РТ2
1.14	PIC16xxx	18	16	К537РУ8	К541РЕ1
1.15	АТМЕГА8	24	1	К134РУ6	К556РТ5
1.16	К1816ВЕ48	9	21	К537РУ8	К556РТ6
1.17	PIC18xxx	25	4	К565РУ6	К541РТ2
1.18	МС68НС11Е9	11	15	К537РУ8	К573РФ2
1.19	К1816ВЕ51	17	12	К134РУ6	К541РТ2
1.20	PIC16xxx	10	6	К537РУ8	К541РЕ1
1.21	К1816ВЕ51	19	10	К565РУ6	К556РТ5
1.22	МС68НС11Е9	14	17	К537РУ8	К556РТ6
1.23	АТМЕГА8	22	24	К134РУ6	К541РТ2
1.24	К1816ВЕ51	20	19	К537РУ8	К573РФ2
1.25	МС68НС11Е9	8	18	К537РУ8	К556РТ5

Таблица 1 (окончание)

№ вар.	БИС МП (МЭВМ)	Алгоритм управления		Память	
		f ₁ , t ₁	f ₂ , t ₂ , t ₃	БИС ОЗУ	БИС ПЗУ
2.1	МС68НС11Е9	21	11	К565РУ5	К596РЕ1
2.2	К1816ВЕ51	2	8	К134РУ6	К556РТ6
2.3	АТМЕГА8	5	7	К565РУ6	К541РТ2
2.4	К1816ВЕ48	12	3	К565РУ5	К573РФ2
2.5	МС68НС11Е9	1	5	К134РУ6	К541РЕ1
2.6	АТМЕГА8	3	9	К537РУ3	К556РТ5
2.7	МС68НС11Е9	4	22	К565РУ6	К541РТ2
2.8	РІС18xxx	7	25	К537РУ8	К556РТ5
2.9	АТМЕГА8	16	14	К134РУ6	К556РТ6
2.10	МС68НС11Е9	23	2	К537РУ8	К541РТ2
2.11	РІС18xxx	15	15	К565РУ6	К541РЕ1
2.12	К1816ВЕ51	13	23	К565РУ5	К556РТ5
2.13	МС68НС11Е9	10	17	К134РУ6	К541РТ2
2.14	РІС16xxx	19	24	К537РУ8	К541РЕ1
2.15	АТМЕГА8	14	19	К565РУ6	К556РТ5
2.16	МС68НС11Е9	22	18	К537РУ8	К556РТ6
2.17	МС68НС11Е9	20	20	К134РУ6	К541РТ2
2.18	К1816ВЕ51	8	16	К537РУ8	К573РФ2
2.19	АТМЕГА8	6	1	К537РУ8	К541РТ2
2.20	РІС18xxx	18	21	К565РУ6	К541РЕ1
2.21	МС68НС11Е9	24	4	К537РУ8	К556РТ5
2.22	МС68НС11Е9	9	15	К134РУ6	К556РТ6
2.23	К1816ВЕ51	25	12	К537РУ8	К541РТ2
2.24	РІС16xxx	11	6	К565РУ6	К573РФ2
2.25	К1816ВЕ51	17	10	К537РУ8	К556РТ5

*) **Примечание.** В конкретной реализации проекта на базе однокристалльной микроЭВМ может не использоваться постоянная и/или оперативная память на внешних БИС. По согласованию с преподавателем допускается использование микропроцессора, не представленного в вариантах.

Таблица 2

№	Функция $y_1=f(x_1, x_2, x_3, x_4)$	Время t_1 [мкс]
1	$X1 \vee X2 \& X3 \vee X4$	10
2	$X1 \& X2 \& X3$	20
3	$X1 \& \neg X2 \vee X3 \& X4$	100
4	$X1 \& X2 \vee X3 \& X4$	60
5	$X1 \vee \neg X2 \vee X3 \& \neg X4$	40
6	$X1 \& X2 \& X3$	20
7	$X1 \& \neg X2 \vee X3$	80
8	$X1 \vee X2 \vee X3 \vee X4$	90
9	$X1 \& X2 \vee X3 \vee X4$	45
10	$X1 \vee X2 \& X3 \& X4$	35
11	$\neg X1 \vee X2 \vee X3$	200
12	$X1 \& X2 \& \neg X3$	120
13	$X1 \& X2 \vee X3$	35
14	$X1 + (X2 \vee X3)$	50
15	$X1 \& X2 \& X3 \vee X4$	80
16	$X1 \vee X2 \& X3 \& X4$	60
17	$X1 \& X2 \vee X1 \& X2$	100
18	$X1 \& \neg X2 \& \neg X3 \vee X4$	25
19	$X1 \& X2 \& \neg X3 \vee X4$	10
20	$X1 \& X2 \& \neg X3 \vee X4$	60
21	$(X1 \& X2) \oplus (X3 \vee X4)$	75
22	$X1 \oplus \neg (X2 \& X3)$	150
23	$X1 \& \neg X2 \vee \neg X2 \& X3 \& X4$	200
24	$X1 \& X2 \vee (X3 \oplus \neg X4)$	250
25	$X1 \& X2 \& \neg X3 \vee \neg X4$	15

Таблица 3

№ строки	Функция $NU = f(NU_1, NU_2, K)$	Время t_2 [мкс]	Время t_3 [мкс]
1	$\min (NU_1; NU_2 + K)$	30	30
2	$\min (NU_1; NU_2 + K)$	30	40
3	$NU_1 + NU_2 + K$	60	90
4	$\max (NU_1; NU_2 + K)$	90	80
5	$\min (NU_1; NU_2 - K)$	25	40
6	$\max (NU_1; NU_2 - K)$	50	80
7	$NU_1 + NU_2 - K$	60	65
8	$\min (NU_1; NU_2)$	120	90
9	$\max (NU_1; NU_2)$	220	30
10	$NU_1 - NU_2 + K$	50	45
11	$\min (NU_1 + NU_2; K)$	40	70
12	$\max (NU_1 + NU_2; K)$	50	75
13	$\min (NU_1 - NU_2; K)$	80	220
14	$\max (NU_1 - NU_2; K)$	90	180
15	$NU_1 - NU_2 - K$	75	75
16	$\min (NU_1; NU_2 + K)$	70	150
17	$\max (NU_1; NU_2 + K)$	80	80
18	$\min (NU_1; NU_2 - K)$	80	50
19	$\max (NU_1; NU_2 - K)$	60	70
20	$\min (NU_1 + NU_2; K)$	90	40
21	$\max (NU_1 - K; NU_2)$	120	80
22	$\max (NU_1 + K; NU_2)$	10	60
23	$\min (NU_1; NU_2)$	100	30
24	$\max (NU_1; NU_2)$	75	60
25	$NU_1 - NU_2 + K$	125	75

5. Список литературы

1. Микропроцессоры и микропроцессорные комплекты интегральных микросхем /Справочник в 2 томах. Под редакцией Шахнова В.А. - М.: Радио и связь, 1988. - Т1-368с.,Т2-368с.
2. Большие интегральные схемы запоминающих устройств /Справочник. Под редакцией Гордонова А.Ю. и Дьякова Ю.Н. М.: Радио и связь, 1990. -288с.
3. Костров, Б. В. Микропроцессорные системы [Текст] : учебное пособие / Б. В. Костров, В. Н. Ручкин. - М. : Десс, 2006. - 208 с.
4. Сергиенко, А. Б. Цифровая обработка сигналов [Текст] : учебное пособие / А. Б. Сергиенко. - 2-е изд. - СПб. : Питер, 2006. - 751 с.
5. Гусев, В. Г. Электроника и микропроцессорная техника [Текст] : учебник / Ю. М. Гусев. - 3-е изд., перераб. и доп. - М. : Высшая школа, 2004. - 790 с.
6. Однокристалльные микроЭВМ. Справочник. М.: МИКАП, 1994,- 400с.: ил. [621.3 О432].
7. Микропроцессорный комплект Z80: справочное пособие. В 7-ми книгах. Кн. 1. "Центральный процессор Z80CPU". Минск, УКИК "Центр", 1991.- 99с.
8. Модули жидкокристаллических индикаторов фирмы Powertip // CHIP NEWS. – 1997. - №7-8. -С. 6-11.
9. Полетаев, В. FAQ. Компилятор IAR C для микроконтроллеров AVR фирмы Atmel / В. Полетаев // CHIP NEWS. – 2000. - № 10. - С. 52-54.
- 10.Бродин, В. Учебные классы микропроцессорной техники и ПЛИС / В. Бродин, А. Калинин // CHIP NEWS. – 2000. - № 10. - С. 40-42.
- 11.Сигаев, А. Зарядное устройство с голосовой индикацией / А. Сигаев // Схемотехника. – 2000. – № 1. - С. 27-28.
- 12.Рестлер, В. Датчики температуры / В. Рестлер // Схемотехника. – 2000. - № 1. - С.14-17.
- 13.Микросхемы энергонезависимой памяти фирмы ATMEL // Электронные компоненты. – 1998. - № 4. - С. 21-23.
- 14.Микросхемы памяти фирмы MITSUBISHI ELECTRIC // Электронные компоненты. – 1998. - № 4. - С. 25-27.
- 15.Шитиков, А. Цифровые датчики температуры от Dallas Semiconductor / А. Шитиков // Компоненты и технологии. – 2001. - № 3. - С. 116-122.
- 16.Соболев, А. Микроконвертеры семейства AduC8xx – системы сбора данных на кристалле / А. Соболев // Компоненты и технологии. – 2001. - № 3. - С. 48-50.

17. Панфилов, Д.И. Датчики фирмы МОТОРОЛА / Д.И. Панфилов, В.С. Иванов. – М.: ДОДЭКА, 2000. – 96с.
18. Руководство по микроконтроллерам. В 2-х томах / Пер. с англ. Шагурина И.И. и Пружанского С.Б. – Москва: Постмаркет, 2001.
19. Микроконтроллеры семейства SX фирмы Scenix. Серия: Мировая электроника. Андрэ Филипп (пер. с французского). – Москва: Додэка, 2002.
20. Бродин, В.Б. Системы на микроконтроллерах и БИС программируемой логики / В.Б. Бродин, А.В. Калинин. – М.: Издательство ЭКОМ, 2002.
21. Гребнев, В.В. Микроконтроллеры семейства AVR фирмы Atmel (плюс CD-ROM Atmel-2002) / В.В. Гребнев. – Москва: РадиоСофт, 2002.
22. Тавернье, К. PIC-микроконтроллеры. Практика применения. Серия: Справочник / К. Тавернье. – Москва: ДМК Пресс, 2002.
23. Фрунзе, А. "Микроконтроллеры? Это же просто!". В 2-х томах / А. Фрунзе. – Изд. ООО "ИД Скимен", 2002.
24. Семенов, Б.Ю. Шина ГС в радиотехнических конструкциях / Б.Ю. Семенов. – Москва.: СОЛОН-Р, 2002.
25. Кантор, М. Управление программными проектами. Практическое руководство по разработке успешного программного обеспечения.: Пер. с англ./ М. Кантор – М.: Издательский дом "Вильямс", 2002.
26. Баранов, В.Н. Применение микроконтроллеров AVR: схемы, алгоритмы, программы / В.Н. Баранов – М.: Издательский дом "ДОДЭКА-XXI", 2004. – 288 с.