

Документ подписан простой электронной подписью  
Информация о владельце:  
ФИО: Локтионова Оксана Геннадьевна  
Должность: проректор по учебной работе  
Дата подписания: 07.12.2022 15:05:48  
Уникальный программный ключ:  
0b817ca911e6668abb13a5d426d39e5f1c11eabbf73e943df4a4851fda56d089

## МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное  
образовательное учреждение высшего образования  
«Юго-Западный государственный университет»  
(ЮЗГУ)

Кафедра вычислительной техники

УТВЕРЖДАЮ  
Проректор по учебной работе  
О.Г. Локтионова  
« 20 » 12 2022г.



### ПРОЕКТИРОВАНИЕ ЦИФРОВОГО АВТОМАТА

Методические указания к лабораторной работе  
для студентов направления 09.03.01

Курск 2022

УДК 519.713.1

Составитель: И.Е. Чернецкая

Рецензент

Кандидат технических наук, доцент *Т.Н. Конаныхина*

**Проектирование цифрового автомата:** методические указания к лабораторной работе/ Юго-Зап. гос. ун-т; сост.; И.Е. Чернецкая. – Курск, 2022. - 16 с.: - ил. 5 , табл. 10.– Библиогр.: с. 16

Содержат сведения по вопросам проектирования цифровых автоматов двух типов Мили и Мура. Представлены теоретические материалы по проектированию с использованием канонического метода структурного синтеза В.М. Глушкова и описаны принципы работы элементов памяти (триггеров). Излагаются методические указания по подготовке и выполнению лабораторной работы.

Методические указания соответствуют рабочей программе дисциплины «Теория автоматов».

Предназначены для студентов направления 09.03.01 очной и заочной форм обучения.

Текст печатается в авторской редакции

Подписано в печать *20.09.22*. Формат 60\*84 1/16.  
Усл. печ. л. 0,93. Уч.-изд. л. 0,84. Тираж 50 экз. Заказ *1901*. Бесплатно.  
Юго-Западный государственный университет.  
305040 Курск, ул. 50 лет Октября, 94.

## Оглавление

|   |    |
|---|----|
| Цель работы                               | 4  |
| 1 Теоретические основы                    | 4  |
| 2 Этапы проектирования цифрового автомата | 14 |
| 3 Порядок выполнения работы               | 15 |
| 4 Содержание отчета                       | 15 |
| 5 Контрольные вопросы                     | 16 |
| Список литературы                         | 16 |

## Цель работы

Цель выполнения лабораторной работы заключается в проектировании цифрового автомата, выполняющего распознавание в бесконечной цепочке нулей и единиц индивидуальной последовательности, сообщении информации о процессе поиска:

- последовательность определена;
- поиск;
- сбой,

и его реализации на заданных тригтерах и в заданном базисе.

## 1 Теоретические основы

*Цифровой автомат* – устройство, предназначенное для преобразования цифровой (дискретной) информации, способное переходить под воздействием входных сигналов из одного состояния в другое и выдавать выходные сигналы. Отличительные особенности цифровых автоматов заключаются в том, что они имеют дискретное множество внутренних состояний и переход из одного состояния в другое осуществляется скачкообразно. Дискретность информации, преобразуемой в автомате, проявляется в том, что она представляется посредством набора слов конечной длины в некотором алфавите. В частности, в двоичном алфавите, как это принято в ЭВМ, слова представляются в виде цепочки из нулей и единиц.

Реальные цифровые автоматы конечны, т. е. множество входных и выходных сигналов, а также число входных и выходных каналов и множество состояний автомата конечны.

Цифровые автоматы функционируют в дискретные моменты времени, временной интервал  $T$  между которыми называется *тактом*. В зависимости от того, чем определяется время  $T$ , различают автоматы синхронного и асинхронного действия.

Для *цифрового автомата синхронного действия* входные сигналы действуют в строго определённые моменты времени при  $T = \text{const}$ , определяемые генератором синхронизирующих импульсов, в которые возможен переход автомата из одного состояния в другое.

Для *цифрового автомата асинхронного действия*  $T \neq \text{const}$  и определяется моментами поступления входных сигналов, а переход автомата из одного состояния в другое осуществляется при неизменном состоянии входа.

По степени детализации описания произвольных цифровых автоматов различают автоматы абстрактные и структурные. В соответствии с этими

классами различают абстрактную и структурную теорию цифровых автоматов.

В абстрактной теории цифровых автоматов изучаются наиболее общие законы их поведения без учёта конечной структуры автомата и физической природы информации. На уровне абстрактной теории понятие “работа автомата” понимается как преобразование входных слов в выходные слова. Можно сказать, что цифровой автомат рассматривается как “чёрный ящик” и основное внимание уделяется его поведению относительно внешней среды.

Математической моделью конечного цифрового автомата является *абстрактный автомат*, определяемый как шестикомпонентный кортеж

$$S = \{A, z, w, \delta, \lambda, a_1\}, \text{ у которого:}$$

- 1)  $A = \{a_1, \dots, a_m, \dots, a_M\}$  - множество состояний (алфавит состояний);
- 2)  $Z = \{z_1, \dots, z_f, \dots, z_F\}$  - множество входных сигналов (входной алфавит);
- 3)  $W = \{w_1, \dots, w_g, \dots, w_G\}$  - множество выходных сигналов (выходной алфавит);
- 4) функция переходов  $\delta$  определяет правила перехода автомата из одного состояния в другое в зависимости от значений входных сигналов и состояния автомата:  $\delta(a, z)$ ;
- 5) функция выходов  $\lambda$  определяет правила формирования выходных сигналов автомата:  $\lambda(a, z)$ ;
- б)  $a_1$  – начальное состояние автомата ( $a_1 \in A$ ).

*Структурный цифровой автомат* учитывает структуру входных и выходных сигналов, а также его внутреннее устройство на уровне структурных схем.

На практике наибольшее распространение получили два класса автоматов – *автоматы Мили и Мура*, названные по имени впервые исследовавших эти модели американских учёных *G.H. Mealy* и *E.F. Moore*.

*Автомат Мили.* Закон функционирования автомата Мили задаётся уравнениями

$$\begin{aligned} a(t+1) &= \delta(a(t), z(t)); \\ w(t) &= \lambda(a(t), z(t)); \\ a(0) &= a_1, \quad t = 0, 1, 2, \dots \end{aligned} \tag{1}$$

*Автомат Мура.* Закон функционирования автомата Мура задаётся уравнениями.

$$\begin{aligned} a(t+1) &= \delta(a(t), z(t)); \\ w(t) &= \lambda(a(t)); \\ a(0) &= a_1, \quad t = 0, 1, 2, \dots \end{aligned} \tag{2}$$

Как видно из уравнений (1) и (2) эти автоматы различаются способом определения выходного сигнала. В автомате Мили функция  $\lambda$  определяет выходной сигнал в зависимости от состояния автомата и входного сигнала в момент времени  $t$ , а в автомате Мура накладываются ограничения на функцию  $\lambda$ , заключающиеся в том, что выходной сигнал зависит только от состояния автомата и не зависит от значения входных сигналов, причем выходные сигналы автомата Мура отстают на один такт от выходных сигналов автомата Мили, эквивалентного ему.

Существует общий конструктивный прием (канонический метод), обеспечивающий сведение задачи синтеза автомата к задаче синтеза комбинационной схемы. Теоретическим обоснованием канонического метода структурного синтеза автоматов служит доказанная Глушковым В.М. *теорема о структурной полноте*. Всякая система элементарных автоматов, которая содержит автомат Мура, обладающий полной системой переходов и полной системой выходов, и какую либо функционально-полную систему логических элементов, является структурно полной. Результатом канонического метода является система логических уравнений, которые определяют зависимость выходных сигналов автомата и сигналов на входе запоминающих элементов от входных сигналов автомата и сигналов с выходов элементов памяти. Такая система уравнений называется *канонической*.

Канонический метод структурного синтеза, предложенный Глушковым В.М., предполагает представление схемы С-автомата в виде памяти и комбинационных схем (см. рисунок 1).

*Память автомата* состоит из  $I$  элементарных автоматов памяти, которые служат для отображения состояния автомата. Каждое состояние  $a_m (m = 1, \dots, M)$  кодируется в структурном автомате вектором  $Q_1, Q_2, \dots, Q_I$ , компонентами которого являются состояния элементов памяти  $P_i$ .

При использовании различных методов кодирования состояний автомата количество элементарных автоматов памяти, необходимых для представления  $M$  состояний автомата равно:

$$\lceil \log_2 M \rceil \leq I \leq M.$$

Если  $I = \lceil \log_2 M \rceil$ , то состояния автомата кодируются кодом минимальной длины. При  $I = M$  состояния автомата представляются в унитарном коде, имеющем максимальную длину.

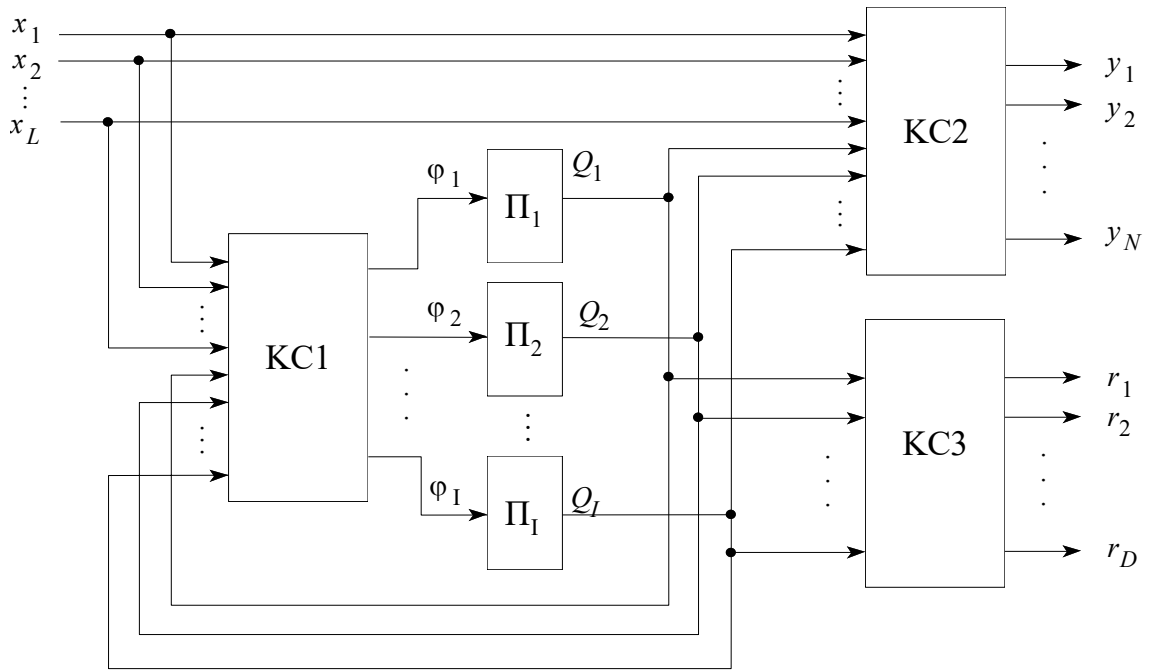


Рисунок 1– Структурная схема *S*-автомата

Для правильной работы схемы нельзя допустить, чтобы сигналы на входе запоминающих элементов участвовали в формировании сигналов, которые по цепям обратной связи подавались бы в тот же самый момент времени на эти выходы. В связи с этим, запоминающими элементами должны быть автоматы Мура, а не автоматы Мили. Кроме того, для синтеза цифрового автомата с минимальным количеством элементов памяти необходимо выбирать автоматы Мура, имеющие полную систему переходов и полную систему выходов.

*Полная система переходов* означает, что для любой пары состояний  $(a_m, a_s)$  автомата найдется входной сигнал, переводящий первый элемент этой пары  $(a_m)$  во второй  $(a_s)$ , т.е. в таком автомате в каждом столбце таблицы переходов должны встречаться все состояния автомата.

*Полнота системы выходов* означает, что каждому состоянию автомата поставлен в соответствие свой особый выходной сигнал, отличный от выходных сигналов других состояний. Очевидно, что в таком автомате число выходных сигналов должно быть равно числу состояний автомата. Таким образом, в полном автомате Мура состояния автомата отождествляются с выходными сигналами.

*Комбинационная схема* KC1 (см. рисунок 1) обеспечивает формирование сигналов возбуждения памяти  $\varphi_1, \varphi_2, \dots, \varphi_l$ , под действием которых происходит изменение состояний элементов памяти,  $Q_1, Q_2, \dots, Q_l$ , что соответствует переходу автомата в новое состояние. То есть KC1 реализует функцию переходов автомата.

Комбинационные схемы КС2 и КС3 обеспечивают формирование выходных сигналов автомата Мили  $y_1, y_2, \dots, y_N$  и выходных сигналов автомата Мура  $r_1, r_2, \dots, r_D$  соответственно, то есть реализуют функцию выходов автомата.

Таким образом, после выбора элементов памяти и кодирования состояний синтез структурного автомата сводится к синтезу комбинационных схем, реализующих функции :

$$\begin{aligned} \varphi_i &= f_i(x_1, x_2, \dots, x_L, Q_1, Q_2, \dots, Q_I), \quad i = 1, \dots, I; \\ y_n &= f_n(x_1, x_2, \dots, x_L, Q_1, Q_2, \dots, Q_I), \quad n = 1, \dots, N; \\ r_d &= f_d(Q_1, Q_2, \dots, Q_I), \quad d = 1, \dots, D. \end{aligned} \quad (3)$$

Структурный синтез рассматривается для С-автомата, поскольку эта модель является обобщением моделей Мили и Мура. Если необходимо синтезировать автомат Мили, то можно считать, что в С-автомате не задана функция  $\lambda_2$  и отсутствует КС3. В случае модели Мура незаданной оказывается функция  $\lambda_1$  и отсутствует КС2.

В качестве элементарных автоматов памяти применяются триггеры – это устройства, имеющие два устойчивых состояния и способные под действием управляющих сигналов скачкообразно переходить из одного состояния в другое. Выделяются две основные области их применения: формирование импульсов и работу в качестве элементарных автоматов цифровых устройств. Как формирователи, триггеры позволяют получать стандартные по амплитуде прямоугольные импульсы с малой длительностью фронта и среза, практически не зависящей от скорости изменения управляющего сигнала. В роли цифровых автоматов с двумя внутренними состояниями различные типы триггеров выполняют функции ячеек памяти, каскадов задержки, пересеченных ячеек и т. д.

Триггер, как элементарный конечный автомат, являются автоматами Мура и характеризуется следующими свойствами:

- число внутренних устойчивых состояний – два (кодируется единицей и нулем), что соответствует одной внутренней переменной, обозначаемой для триггеров буквой  $Q$ ;
- число выходных переменных  $y$  – одно, значение переменной  $y$  совпадает со значением  $Q$ , т.е. каждому внутреннему состоянию соответствует свой выходной сигнал, по которому распознается состояние триггера;
- число входных переменных  $x$  зависит от типа триггера.

Для удобства выходные состояния триггера обозначаются этими же буквами, что и его состояние. Триггеры обычно имеют два выхода : прямой  $Q$  (называется также «выход 1») и инверсный  $\bar{Q}$  («выход 0»). В единичном состоянии на выходе  $Q$  - высокий уровень сигнала, а в нулевом - низкий. На выходе  $\bar{Q}$  - наоборот. Состояние триггера определяется значением его прямого выхода.



Триггеры могут различаться по способу записи информации. Они могут быть асинхронные (нетактируемые), когда запись информации осуществляется непосредственно с поступлением информационного сигнала, и синхронные (тактируемые), когда запись информации осуществляется только при подаче разрешающего тактирующего импульса, поступающего на вход синхронизации.

Различают также триггеры со статическими и динамическими входами. Входы, управляемые потенциальными (уровнями напряжений), называются статическими (включая и сигнал синхронизации).

Причем, если триггер переключается сигналами логической единицы, то его называют триггером с прямым управлением, в противном случае – триггером с инверсным управлением.

Входы же управляемые перепадами потенциалов называют динамическими.

По функциональному признаку триггеры можно разделить на четыре основных типа:

- RS-триггеры – триггеры с двумя установочными входами;
- D-триггеры – триггеры задержки с одним входом;
- T-триггеры с одним счетным входом;
- JK – универсальные триггеры с несколькими входами.

Условные обозначения триггеров приведены на рисунке 2. В основном поле помещают букву  $T$  (для двухступенчатых триггеров –  $TT$ ), через  $Q$  и  $\bar{Q}$  обозначают прямой и инверсный выходы, в левом поле указывают тип входа. При этом для информационных входов триггеров приняты следующие обозначения:

$S$ ,  $R$  - входы для раздельной установки триггера в состояние  $Q = 1$  (Set – установка) и  $Q = 0$  (Reset – сброс);

$T$  - счетный вход триггера (Toggle – релаксатор);

$JK$  - входы для раздельной установки JK-триггера в состояние  $Q = 1$  (Jerk - внезапное включение) и  $Q = 0$  (Kill - внезапное отключение);

$D$  - вход для установки триггера в состояние 1 или 0 с временной задержкой (Delay - задержка) относительно момента появления информационного сигнала;

$C$  - вход синхронизации, для подачи тактовых импульсов (Clock - источник синхросигнала).

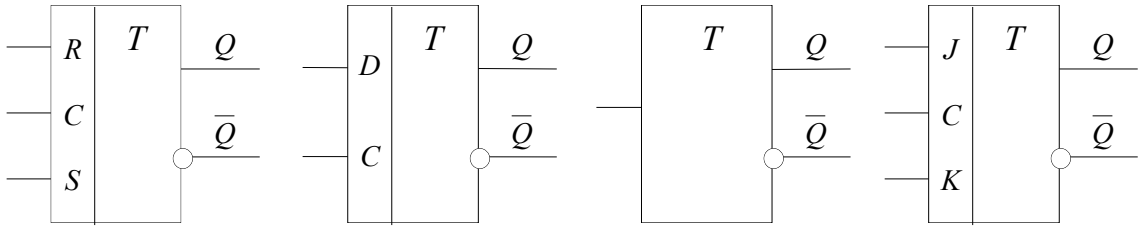
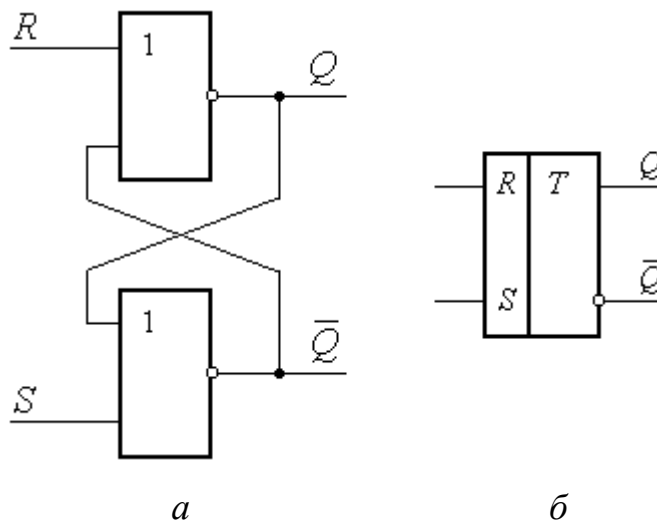


Рисунок 2 – Условное обозначение триггеров

**RS-триггер.** Асинхронный *RS-триггер* (рисунок 3) имеет два информационных входа:  $S$  – установка в состояние  $Q = 1$ ,  $R$  – установка в состояние  $Q = 0$ . Последующее состояние триггера  $Q(t+1)$  зависит не только от входных сигналов, но и от предшествующего состояния.

Рисунок 3 – Асинхронный *RS-триггер* на элементах **ИЛИ–НЕ**:  $a$  – логическая структура (бистабильная ячейка);  $b$  – условное обозначение

Алгоритм работы задается таблицей переходов (см. таблицу 1).

Таблица 1 – Алгоритм работы триггера

| $S(t)$ | $R(t)$ | $Q(t)$ |   | Режим работы                                      |
|--------|--------|--------|---|---|
|        |        | 0      | 1 |   |
| 0      | 0      | 0      | 1 | нейтральное состояние (режим хранения информации) |
| 0      | 1      | 0      | 0 | установка в нулевое состояние                     |
| 1      | 0      | 1      | 1 | установка триггера в единичное состояние          |
| 1      | 1      | *      | * | запрещен (состояние не определено)                |

Аналитически функционирование триггера описывается выражением:

$$Q(t+1) = S(t) \vee Q(t) \cdot \bar{R}(t), \quad S(t) \cdot R(t) = 0. \quad (4)$$

Функция входов RS-триггера приведена в таблице 2. Из таблицы 2 видно, что триггер переходит в состояние 1 независимо от того, в каком состоянии он раньше находился при поступлении единицы на вход  $S$ ; при поступлении единицы на вход  $R$  триггер переходит в состояние 0. Если триггер сохраняет состояние 0, то это не зависит от сигнала на входе  $R$ . Аналогично, если сохраняет состояние 1, это не зависит от сигнала на входе  $S$ . Преобразованная с учетом этого функция входов дана в таблице 3.

Таблица 2

| $Q(t)$ | $S(t) R(t)$  | $Q(t+1)$ |
|--------|--------------|----------|
| 0      | $00 \vee 01$ | 0        |
| 0      | 10           | 1        |
| 1      | 01           | 0        |
| 1      | $00 \vee 10$ | 1        |

Таблица 3

| $Q(t)$ | $S(t) R(t)$ | $Q(t+1)$ |
|--------|-------------|----------|
| 0      | 0 *         | 0        |
| 0      | 1 0         | 1        |
| 1      | 0 1         | 0        |
| 1      | * 0         | 1        |

**Синхронный RS-триггер.** Известно, что из-за задержек переключения логических элементов могут возникнуть ложные состояния. Устранить это помогает временное стробирование. Временное стробирование обеспечивается синхронизирующими (тактовыми) импульсами, поэтому синхронный RS-триггер кроме информационных входов

$R$  и  $S$  имеется вход  $C$ , на который подается синхронизирующий сигнал (см. рисунок 4).

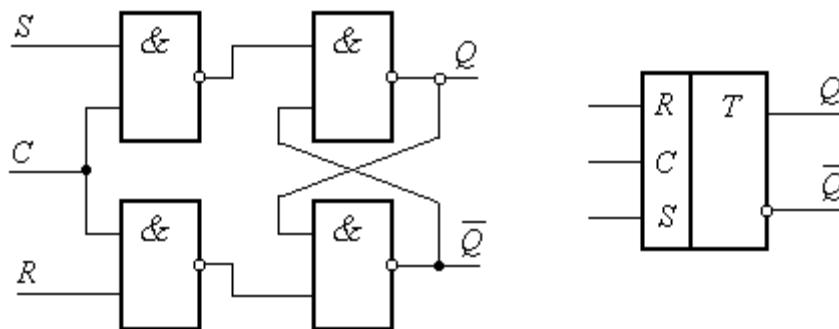


Рисунок 4 – Синхронный RS-триггер с прямыми статическими входами (синхронный) на элементах И-НЕ и его условное обозначение

Такой триггер функционирует как RS-триггер только при условии наличия синхронизирующих импульсов. В противном случае, т.е. при отсутствии синхронизирующих импульсов, состояние его сохраняется

неизменным  $Q(t+1)=Q(t)$ , какие бы сигналы ни подавались на информационные входы.

**T-триггер.** T-триггер или триггер со счетным входом как бы считает поступающие на вход импульсы. То есть изменение состояния триггера происходит при поступлении на его вход одиночного сигнала. Алгоритм работы задается таблицей переходов (см. таблицу 4). Функция входов T-триггера приведены в таблице 5.

Таблица 4

| $T(t)$ | $Q(t)$ |   |
|--------|--------|---|
|        | 0      | 1 |
| 0      | 0      | 1 |
| 1      | 1      | 0 |

Таблица 5

| $Q(t)$ | $T(t)$ | $Q(t+1)$ |
|--------|--------|----------|
| 0      | 0      | 0        |
| 0      | 1      | 1        |
| 1      | 1      | 0        |
| 1      | 0      | 1        |

Аналитически функционирование триггера описывается выражением :

$$Q(t+1) = \bar{T}(t) \cdot Q(t) \vee T(t) \cdot \bar{Q}(t). \quad (5)$$

Особенностью T-триггера является в два раза меньшая частота выходных сигналов по сравнению с частотой сигналов на входе. Это позволяет использовать его в качестве делителя частоты последовательности импульсов на два, а также при создании двоичных счетчиков. Счетные триггеры как самостоятельные микросэлектронные изделия не выпускаются промышленно, так как их легко получить из других типов триггеров.

**D-триггер.** D-триггер реализует функцию временной задержки, т.е. осуществляет задержку поступившего на его вход сигнала на один такт. Функция переходов и функция входов D-триггера приведены в таблицах 6 и 7, соответственно.

Таблица 6

| $D(t)$ | $Q(t)$ |   |
|--------|--------|---|
|        | 0      | 1 |
| 0      | 0      | 0 |
| 1      | 1      | 1 |

Таблица 7

| $Q(t)$ | $D(t)$ | $Q(t+1)$ |
|--------|--------|----------|
| 0      | 0      | 0        |
| 0      | 1      | 1        |
| 1      | 0      | 0        |
| 1      | 1      | 1        |

D-триггер реализует функцию вида:

$$Q(t+1) = D(t). \quad (6)$$

Асинхронный D-триггер не применяется, так как его выход просто повторяет входной сигнал после окончания переходного процесса, поэтому все реальные D-триггеры тактируемые. Смена состояний триггера происходит под действием тактового импульса ( $C=1$ ), т. е. хранение информации в D-триггере обеспечивается цепями синхронизации.

**JK-триггер.** Универсальный по своим возможностям JK-триггер нашел наибольшее применение. Во-первых, эти триггеры с равным успехом могут быть использованы в счетчиках, регистрах, делителях частоты и других электронных узлах, во-вторых, путем определенного соединения выводов они легко обращаются в триггеры других типов. Алгоритм работы задается таблицей переходов (см. таблицу 8). Функция входов и преобразованная функция входов даны в таблицах 9 и 10, соответственно. Функцию переходов JK-триггера можно представить в виде булевой функции:

$$Q(t+1) = \bar{K}(t) \cdot Q(t) \vee J(t) \cdot \bar{Q}(t). \quad (7)$$

Таблица 8

| $J(t) K(t)$ | $Q(t)$ |   | Режим работы | Примечание        |
|-------------|--------|---|--------------|-------------------|
|             | 0      | 1 |              |                   |
| 0 0         | 0      | 0 | Хранение     | Режим RS-триггера |
| 0 1         | 0      | 0 | Сброс в 0    | Режим RS-триггера |
| 1 0         | 1      | 1 | Установка 1  | Режим RS-триггера |
| 1 1         | 1      | 1 | Инверсия     | Режим T-триггера  |

Таблица 9

| $Q(t)$ | $J(t) K(t)$  | $Q(t+1)$ |
|--------|--------------|----------|
| 0      | $00 \vee 01$ | 0        |
| 0      | $10 \vee 11$ | 1        |
| 1      | $01 \vee 11$ | 0        |
| 1      | $00 \vee 10$ | 1        |

Таблица 10

| $Q(t)$ | $J(t) K(t)$ | $Q(t+1)$ |
|--------|-------------|----------|
| 0      | 0 *         | 0        |
| 0      | 1 *         | 1        |
| 1      | * 1         | 0        |
| 1      | * 0         | 1        |

Входы  $J$  и  $K$  соответствуют входам установки в состояния  $Q = 1$  и  $Q = 0$  соответственно. В отличие от RS-триггера в JK-триггере сигналы 1 могут одновременно прийти на входы  $J$  и  $K$ . При этом состояние триггера изменяется на противоположное, т.е. при  $J = K$  схема ведет себя как триггер со счетным входом.

JK-триггер удобен тем, что при различных вариантах подключения его входов можно получить схемы, функционирующие как D, T, и RS-триггеры (см. рисунок 5).

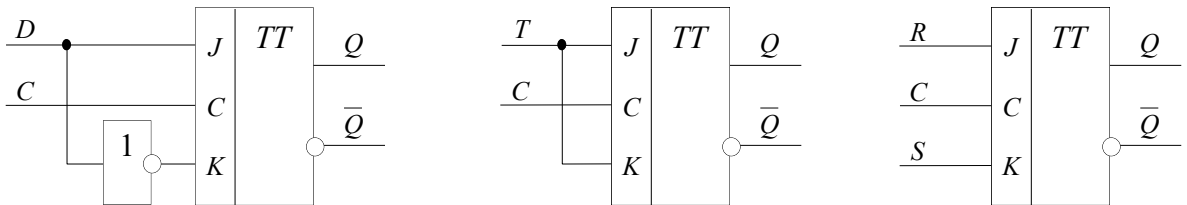


Рисунок 5 – Способы использования JK-триггера

В интегральной схемотехнике применяются только синхронные JK-триггеры в силу жестких требований к длительности входных сигналов для асинхронного варианта.

## 2 Этапы проектирования цифрового автомата

В лабораторной работе необходимо спроектировать цифровой автомат, который распознает в бесконечной цепочке нулей и единиц индивидуальную последовательность и сообщает информацию о процессе поиска:

- последовательность определена;
- поиск;
- сбой,

и реализовать на заданных триггерах и в заданном базисе.

При выполнении лабораторной работы по проектированию цифрового автомата необходимо выполнить следующие этапы:

1. Анализ технического задания и построение графа автомата.
2. Определение количества элементов памяти. Кодирование состояний автомата, входных и выходных сигналов.
3. Заполнение прямой таблицы переходов и выходов (при проектировании автомата типа Мили) или заполнение прямой таблицы переходов и получение системы выходных функций (при проектировании автомата типа Мура).
4. Минимизация функций возбуждения триггеров и выходных функций.
5. Перевод полученных минимальных форм в заданный базис.

6. Проектирование цифрового автомата на заданных триггерах и логических элементах (в заданном базисе), т.е. комбинационных схем автомата.
7. Проверка схемы автомата на работоспособность и при необходимости ее корректировка.

### 3 Порядок выполнения лабораторной работы

Получить вариант задания у преподавателя.

Исходные данные:

Элементы памяти – триггеры для реализации автоматов типа Мура и Мили (RS, JK, T, D).

Логические элементы (базис) –  $\{|\}$  или  $\{\downarrow\}$ .

Индивидуальная последовательность – выдается преподавателем индивидуально.

Спроектировать два автомата: автомат типа Мили и автомат типа Мура.

### 4 Содержание отчета

Отчет должен оформляться на листах А4 рукописным способом и содержать следующее.

1. Титульный лист
2. Задание на проектирование цифрового автомата.
3. Перечислить этапы проектирования.
4. Представлять этапы последовательно:
  - построенный граф автомата;
  - определение количества элементов памяти, закодированные состояния автомата, входные и выходные сигналы;
  - заполненная прямая таблицу переходов и выходов (при проектировании автомата типа Мили) или заполненная прямая таблица переходов и система выходных функций (при проектировании автомата типа Мура);
  - минимизированные функции возбуждения триггеров и выходные функции с помощью Карт Карно<sup>1</sup>;
  - переведенные в заданный базис минимальные формы, полученные на предыдущем этапе, с помощью правила Де Моргана<sup>1</sup>;
  - спроектированная схема автомата в заданном базисе и на заданных триггерах (схему реализовать на миллиметровой бумаге с соблюдением требований ЕСКД);
  - проверка схемы автомата на работоспособность и при необходимости ее корректировка.

---

<sup>1</sup> Этапы можно совместить.

– выводы по работе.

Все этапы сначала выполнять для автомата типа Мили, затем для автомата типа Мура.

### **5 Контрольные вопросы**

1. Дайте определение цифрового автомата.
2. В чем отличие структурного цифрового автомата от абстрактного?
3. Назовите важное различие в функционировании автоматов Мили и Мура.
4. Дайте определение структурного автомата.
5. Что является теоретическим обоснованием канонического метода структурного синтеза?
6. Что является результатом канонического метода структурного синтеза?
7. Нарисуйте схему структурного С-автомата.
8. Поясните назначение узлов схемы структурного С-автомата.
9. Как определить число элементарных автоматов памяти?
10. Что означает полнота системы переходов? Полнота системы выходов?
11. Что такое триггер? Условное обозначение триггеров.
12. Опишите поведение триггеров типа D, T, RS и JK аналитическим выражением.
13. Нарисуйте таблицу переходов и функцию входов триггеров типа D, T, RS, JK.
14. Способы использования JK-триггера.
15. Назовите основные этапы канонического метода структурного синтеза.
16. Какая задача решается на этапе перехода к структурному представлению?
17. Как находятся функции возбуждения памяти?
18. Чем отличается синтез схемы автомата Мура от автомата Мили?

### **Список литературы**

1. Чернецкая, И. Е. Теория автоматов [Текст]: учебное пособие / И. Е. Чернецкая; МИНОБРНАУКИ РОССИИ, Юго-Западный государственный университет. - Курск: ЮЗГУ, 2011. - 143 с.